



PONTIFICIA UNIVERSIDAD CATOLICA DE CHILE  
ESCUELA DE INGENIERIA

**SISTEMA DE MONITOREO  
INTELIGENTE PARA DETECTAR  
FALLAS EN INVERSOR MULTINIVEL**

**SEBASTIÁN ANDRÉS BOSCH CASTRO**

Tesis para optar al grado de  
Magister en Ciencias de la Ingeniería

Profesor Supervisor:  
**JUAN W. DIXON ROJAS**

Santiago de Chile, Julio 2013

© 2013, Sebastián Bosch Castro



PONTIFICIA UNIVERSIDAD CATOLICA DE CHILE  
ESCUELA DE INGENIERIA

# **SISTEMA DE MONITOREO INTELIGENTE PARA DETECTAR FALLAS EN INVERSOR MULTINIVEL**

**SEBASTIÁN ANDRÉS BOSCH CASTRO**

Tesis presentada a la Comisión integrada por los profesores:

**JUAN DIXON**

**DAVID WATTS**

**MICAH ORTUZAR**

**JAIME NAVON**

Para completar las exigencias del grado de  
Magister en Ciencias de la Ingeniería

Santiago de Chile, Julio, 2013

A Katherine y mis padres  
por su infinita paciencia.

## **AGRADECIMIENTOS**

Quiero agradecer a mis Padres y Hermanos por el respaldo que me brindaron durante todo este tiempo. Además al Profesor Dixon por la confianza que depositó en mí para llevar adelante el proyecto. A NEIM y FONDECYT por el apoyo financiero entregado. A mis compañeros y miembros de laboratorio: Javier, Carlos, Maximiliano, Lorenzo, Cristián, Patricio, Eduardo y Carlos por toda la ayuda y consejos que me entregaron. A mis amigos Raúl, Ángela y Juan que me dieron el apoyo que necesitaba para seguir adelante. A las secretarias: Betty, Gianina, Debbie, Danisa y también a la Sra. Fernanda, que me dieron su consejo y soporte cuando más lo necesitaba. Finalmente, a Katherine que siempre ha estado a mi lado, en las buenas y en las malas. Empujándome a seguir adelante, no permitiendo que me rindiera. Confiando en mis capacidades y procurando que cada día sea mejor.

## INDICE GENERAL

	Pág.
DEDICATORIA .....	ii
AGRADECIMIENTOS .....	iii
INDICE DE TABLAS .....	vii
INDICE DE FIGURAS.....	viii
RESUMEN.....	1
ABSTRACT .....	2
1 INTRODUCCIÓN.....	3
1.1 Hipótesis.....	5
1.2 Objetivos .....	5
2 ESTRATEGIA PARA LA DETECCIÓN DE FALLAS .....	6
2.1 Detección de estados .....	8
2.1.1 Observación de estados.....	9
2.1.2 El puente-H.....	11
2.1.3 El puente trifásico .....	15
2.1.4 El puente NPC .....	16
2.1.5 Numeración de estados .....	18
2.1.6 Umbral de corriente cero .....	19
2.2 Detección de fallas .....	22
2.2.1 Identificación de modos de operación .....	22
2.2.2 Acumulador de modos de operación .....	25
2.2.3 Identificación de fallas.....	26
3 IMPLEMENTACIÓN DEL SISTEMA .....	28
3.1 Placa de sensado.....	28
3.2 Sensores de corriente.....	30
3.3 LCD.....	31
3.4 Software .....	32

3.4.1	Esquema general .....	32
3.4.2	Inicialización.....	33
3.4.3	Muestreo e identificación de estados .....	34
3.4.4	Modos y salud de los IGBTs .....	35
3.4.5	Actualización de pantalla.....	35
4	<b>SIMULACIÓN</b> .....	37
4.1	Implementación de la simulación.....	37
4.2	Resultados para 2L.....	38
4.2.1	Umbral de corriente cero .....	38
4.2.2	Cambio de frecuencia .....	40
4.2.3	Fase abierta .....	42
4.2.4	IGBT abierto.....	44
4.3	Resultados para 3L-CHB .....	46
4.3.1	Umbral de corriente cero .....	46
4.3.2	Cambio de frecuencia .....	47
4.3.3	Fase abierta .....	49
4.3.4	IGBT abierto.....	51
4.4	Resultados para 3L-NPC.....	52
4.4.1	Umbral de corriente cero .....	53
4.4.2	Cambio de frecuencia .....	54
4.4.3	Fase abierta .....	56
4.4.4	IGBT abierto.....	57
4.4.5	IGBT cerrado .....	59
5	<b>EXPERIMENTOS</b> .....	62
5.1	Montaje experimental.....	62
5.2	Estados observados .....	67
5.2.1	Inversor normal.....	68
5.2.2	Fase abierta .....	69
5.2.3	IGBT abierto.....	70
6	<b>CONCLUSIONES Y TRABAJO FUTURO</b> .....	72
	<b>BIBLIOGRAFIA</b> .....	74

A N E X O S .....	77
Anexo A: Encapsulados comerciales de IGBTs .....	78
Anexo B: Flujos en puente-H.....	82
Anexo C: Flujos en puente trifásico.....	84
Anexo D: Flujos en puente NPC .....	87
Anexo E: Flujos al cambiar umbral de corriente cero .....	90
Anexo F: Datasheet de DSP .....	91
Anexo G: Datasheet Conversores DC/DC .....	95
Anexo H: Datasheet de MAX3386E.....	99
Anexo I: Datasheet sensor de corriente.....	100
Anexo J: Datasheet de ezLCD .....	103
Anexo K: Código fuente del microcontrolador. Archivo main.c.....	111
Anexo L: Código fuente del microcontrolador. Archivo ezLCD_core.c.....	119
Anexo M: Código fuente del microcontrolador. Archivo ezLCD_extras.c .....	121
Anexo N: Esquema de simulación 2L.....	123
Anexo O: Esquema de simulación 3L-CHB .....	132
Anexo P: Esquema de simulación 3L-NPC .....	138
Anexo Q: Datasheet de Inversor trifásico .....	143

## INDICE DE TABLAS

	Pág.
Tabla II-1 Flujos y estados factibles en un puente-H.....	14
Tabla II-2: Flujos y estados factibles midiendo sólo corrientes.....	14
Tabla II-3: Estados observados IGBTs en conducción para puente-H .....	23
Tabla II-4: Estados observados IGBTs en bloqueo para puente-H.....	23
Tabla II-5: Estados observados conducción para puente trifásico .....	23
Tabla II-6: Estados observados bloqueo para puente trifásico.....	24
Tabla II-7: Estados observados conducción y bloqueo para puente NPC .....	25
Tabla IV-1: Estados observados mínimos en inversor normal .....	69
Tabla IV-2: Estados observados mínimos en inversor fase abierta .....	70
Tabla IV-3: Estados observados mínimo en inversor con IGBT abierto .....	71

## INDICE DE FIGURAS

	Pág.
Figura 2-1: Esquema de módulos puente-H, puente trifásico, y puente NPC.....	7
Figura 2-2: Esquema interno de un módulo puente-H.....	11
Figura 2-3: Flujos de corriente posibles en un puente-H.....	12
Figura 2-4: Posibles sensores para un puente-H.....	13
Figura 2-6: Ejemplos de flujo de corriente para un puente trifásico.....	16
Figura 2-7: Esquema interno de un módulo puente NPC.....	17
Figura 2-9: Estados observados modificación de umbral estado inicial 41.....	21
Figura 3-1: Implementación de la placa de sensado.....	29
Figura 3-2: Montaje de pantalla LCD inteligente.....	32
Figura 3-3: Estructura general del código para la DSP.....	33
Figura 4-1: Esquema de inversor trifásico de dos niveles.....	38
Figura 4-2: Proporción de modos observados al cambiar el umbral corriente cero..	39
Figura 4-3: Corrientes de fase y señal de falla al cambio de frecuencia.....	40
Figura 4-4: Modos observados en cambio de frecuencia.....	41
Figura 4-5: Corrientes de fase y señal de falla en fase abierta.....	42
Figura 4-6: Modos observados en fase abierta.....	43
Figura 4-7: Corrientes de fase y señal de falla en IGBT abierto.....	44
Figura 4-8: Modos observados en IGBT abierto.....	45
Figura 4-9: Esquema de inversor trifásico de tres niveles tipo CHB.....	46

Figura 4-10: Modos observados ante cambio de umbral de corriente cero .....	47
Figura 4-11: Corrientes de fase y señal de falla ante cambio de frecuencia .....	48
Figura 4-12: Modos observados ante cambio de frecuencia.....	48
Figura 4-13: Corrientes de fase y señal de falla ante falla fase abierta.....	49
Figura 4-14: Modos observados ante falla fase abierta.....	50
Figura 4-15: Corrientes de fase y señal de falla ante IGBT abierto.....	51
Figura 4-16: Modos observados ante falla IGBT abierto.....	52
Figura 4-17: Esquema de inversor trifásico de tres niveles tipo NPC .....	53
Figura 4-18: Modos observados ante cambio de umbral de corriente cero .....	53
Figura 4-19: Corrientes de fase y señal de falla en cambio de frecuencia .....	54
Figura 4-20: Modos observados en cambio de frecuencia.....	55
Figura 4-21: Corrientes de fase y señal de fallas en fase abierta .....	56
Figura 4-22: Modos observados en fase abierta.....	57
Figura 4-23: Corrientes de fase y señal de falla en IGBT abierto.....	58
Figura 4-24: Modos observados en IGBT abierto.....	59
Figura 4-25: Corrientes de fase y señal de fallas en IGBT cerrado .....	60
Figura 4-26: Modos observados en IGBT cerrado.....	61
Figura 5-1: Esquema general del montaje experimental.....	63
Figura 5-2: Montaje experimental.....	63
Figura 5-3: Carga de prueba y LCD desplegando información .....	64
Figura 5-4: Esquema de disparos IGBTs complementarios.....	65

Figura 5-5: Esquema de interconexión para simular falla .....	65
Figura 5-6: Implementación de 3 puentes trifásicos .....	67
Figura 5-7: Gráfico de estados normales observados .....	68
Figura 5-8: Gráfico de todos los estados observados en fase abierta.....	69
Figura 5-9: Gráfico de todos los estados observados con IGBT abierto.....	70

## RESUMEN

Los avances tecnológicos relacionados con la electrónica de potencia y los convertidores estáticos de potencia, han permitido el desarrollo de sistemas de automatización más eficientes, sofisticados, y económicos. Parte de este avance ha sido posible gracias al uso de los inversores multinivel, los que permiten reducir los inconvenientes de los inversores de dos niveles. No obstante, al tener un mayor número de semiconductores, la probabilidad de falla del sistema completo aumenta. De no ser detectadas a tiempo, estas fallas pueden degradar el proceso productivo o detenerlo completamente, lo que conlleva necesariamente pérdidas económicas producto de detenciones no planificadas. Por tanto, es necesario el desarrollo de sistemas de monitoreo para este tipo de inversores, donde se detecte e identifique la ocurrencia de fallas, posibilitando una respuesta adecuada.

El sistema desarrollado en esta tesis determina el estado de salud de cada uno de los semiconductores en un inversor multinivel. Para lograrlo, el sistema de monitoreo realiza mediciones de corriente en las fases y la alimentación del inversor. Con esta información determina si todos los semiconductores operan correctamente, o si ha ocurrido una falla en alguno de ellos. Las fallas consideradas en este trabajo son aquellas no catastróficas, aquellas fallas detectadas utilizando en sistema de monitoreo de manera permanente o durante una mantención preventiva. Lo que disminuye la probabilidad de una falla catastrófica que signifique una parada de planta no programada.

Las simulaciones implementadas en MATLAB/Simulink demuestran que el sistema de monitoreo propuesto tiene aplicaciones para inversores de dos niveles trifásicos y para inversores multinivel tipo “*cascaded H-bridge*” (CHB) y “*neutral point clamped*” (NPC). Además, los resultados experimentales demuestran su efectividad para un inversor de dos niveles trifásico. Finalmente, el sistema de monitoreo propuesto se caracteriza por no ser invasivo y de fácil implementación, no requiriendo información proveniente del sistema de control, ni utilizando demasiados sensores adicionales o demasiado procesamiento de información. Por ello el sistema propuesto presenta ventajas para ser implementado en inversores multinivel y para inversores ya instalados en terreno.

Palabras Claves: Diagnóstico de fallas, localización de fallas, Insulated gate bipolar transistor, inversor, inversor multinivel, falla circuito abierto

## ABSTRACT

Technological advances related to power electronics and static power converters, have enabled the development of more efficient, sophisticated and cheaper automation systems. Some of these advances are possible by using multilevel inverters, which can reduce the drawbacks of the two-level inverters. However, by having a greater number of semiconductors, it increases the probability of complete system failure. If not detected early, these faults may degrade the production process or stop it completely. An unscheduled plant shutdown leads to economic losses. Therefore, it is necessary to develop monitoring systems for these types of inverters, which could detect and identify faults, enabling an appropriate response to such events.

The system developed in this thesis determines the state of health of each of the semiconductor in a multilevel inverter. To achieve this, the monitoring system measures phase and supply currents on the power inverter. With this information, the proposed system determines whether all semiconductors are properly operating, or if a fault has occurred in one of them. The faults considered in this paper are those not catastrophic and are detected by a permanent monitoring system or during preventive maintenance. This diminishes the probability of catastrophic failure, which can lead to an unscheduled plant shutdown.

The simulations implemented in Matlab/Simulink shows that the proposed monitoring system has applications on two-level inverters, and multilevel cascaded H-bridge or neutral point clamped inverters. In addition, experimental results show its effectiveness for a three phase two-level inverter. Finally, the proposed monitoring system is characterized by being non-invasive and easy to implement. No connection is required to the control system; it does not use too many additional sensors, nor excessive processing power. So the proposed system has advantages for implementation in multilevel inverters and inverters already installed in the field.

**Keywords:** Fault diagnosis, fault location, Insulated gate bipolar transistor, power inverter, multilevel inverter, open-circuit fault, short-circuit fault.

## **1 INTRODUCCIÓN**

Con los avances en el ámbito de la electrónica de potencia, un mayor número de sistemas críticos están basándose en soluciones automatizadas. Reducción de costos y un incremento en la eficiencia y control sobre los procesos, hacen que estas soluciones sean más atractivas para las aplicaciones industriales. Tales aplicaciones incluyen: fuentes de poder ininterrumpibles (UPS), filtros activos de potencia, accionamientos de velocidad variable, transmisión AC flexible (FACTS), compensadores estáticos de reactivos (STATCOM), redes inteligentes, sistemas de conversión para energías renovables, transmisión de corriente continua en alta tensión (HVDC), incluyendo los nuevos HVDC VSC (sistemas de transmisión en corriente continua basados en inversores fuente de voltaje). Además de interconexiones de sistemas de potencia, y aplicaciones en vehículos eléctricos e híbridos.

El uso de inversores multinivel ha permitido la implementación y refinamiento de las aplicaciones mencionadas anteriormente (Rodriguez et al., 2009), (Rodriguez, 2002). Los inversores multinivel permiten generar formas de onda en corriente y voltaje más precisa, por medio del uso de los múltiples niveles. Lo que reduce de manera considerable los inconvenientes generados por los inversores convencionales de dos niveles.

A pesar de los beneficios generados por el uso de la electrónica de potencia y los inversores multinivel, algunas precauciones deben ser tomadas para asegurar la confiabilidad del sistema. Fallas en los componentes, si no son detectadas y abordadas a tiempo, pueden generar una degradación del proceso productivo, incluso pudiendo escalar a detenciones de planta no programadas, con las consecuentes pérdidas económicas.

Debido al mayor número de componentes, los inversores multinivel tienen una mayor probabilidad de falla (Zhou & Smedley, 2009). Es por ello que un adecuado sistema de detección de fallas es recomendado. Y, usando la redundancia natural de los inversores multinivel se pueden tomar medidas para mantener el proceso operativo (Lezana et al., 2010).

Los tipos de falla que pueden ocurrir en los inversores son descritos en Kastha & Bose,

1994, donde destacan las fallas de semiconductores abiertos, fallas de semiconductores cerrados, y fallas de fase abierta. Las fallas de semiconductor abierto usualmente no son catastróficas, pero las de semiconductores con fallas cerradas son más complejas.

Los sistemas de detección de fallas pueden ser clasificados en dos tipos: (1) Medición de voltaje y/o corriente en cada uno de los semiconductores del inversor, y (2) Análisis de forma de onda de salida (Lezana et al., 2010). La primera compara las señales de control recibidas, con la respuesta generada por el semiconductor. El método es simple para identificar la falla, pero requiere al menos un sensor por cada semiconductor. El segundo método hace uso de un menor número de sensores, pero requiere de un mayor procesamiento para determinar el origen de la falla.

Un importante número de métodos han sido desarrollados para detectar fallas en inversores de dos-niveles (Lu & Sharma, 2009). Para las fallas de semiconductor abierto destacan: *Modified Normalized DC Current Method*, *Current Deviation Method*, *Wavelet-Fuzzy* y *Wavelet-Neural Network*. Todos basados en la medición de las corrientes de fase, siendo los dos primeros más simples y capaces de detectar múltiples fallas (Estima & Marques Cardoso, 2011). Algunas soluciones incluyen la medición de voltaje utilizando circuitos análogos especiales (An, Sun, Zhao, & Sun, 2011), (Trabelsi, Boussak, Mestre, & Gossa, 2011a), (Trabelsi, Boussak, Mestre, & Gossa, 2011b), y también la medición de la corriente en la barra DC (Gaeta, Scarcella, Scelba, De Caro, & Testa, 2011). Otros métodos para la detección de falla usan la medición de voltaje en el terminal de control (Rodríguez-Blanco et al., 2011), (Kim, Park, Kim, & Hyun, 2011), incluso pudiendo anticipar la falla del semiconductor (Brown et al., 2012). Sin embargo, estos sistemas son difíciles de implementar en inversores multinivel.

La detección de falla, en base a la medición de corrientes y voltajes de las fases, para inversores multinivel es más complicada que para los sistemas de inversores de dos niveles. Esto porque son múltiples los semiconductores que intervienen en la generación de la onda de cada fase. Por lo tanto, son necesarios sistemas más sofisticados y con alto requerimiento en procesamiento para detectar las fallas en estos inversores. Algunos ejemplos son los sistemas basados en redes neuronales e inteligencia artificial (Sedghi, Dastfan, & Amnadyfard, 2011), (Khomfoi & Tolbert, 2007a), (Brando, Danner, Del

Pizzo, & Rizzo, 2007), (Khomfoi & Tolbert, 2007b).

### **1.1 Hipótesis**

La hipótesis de este trabajo afirma que el desarrollo de un sistema de monitoreo, a base de la observación de señales eléctricas de entrada y salida en un módulos tipo puente-H, puente trifásico, y puente NPC, permite identificar y descartar fallas en los semiconductores de un inversor multinivel, sin la necesidad de sensores al interior del mismo módulo.

### **1.2 Objetivos**

El objetivo general de esta tesis consiste en desarrollar un sistema de monitoreo inteligente para inversores multinivel, que detecte fallas de semiconductores con sólo medir los terminales (estadas y salidas) de los módulos de transistores. Dentro de los objetivos específicos se encuentran los siguientes: (1) Desarrollar una metodología que identifique el estado de operación instantáneo de todos los módulos de semiconductores tipo puente-H, puente trifásico, y puente NPC. (2) Elaborar un protocolo que identifique o descarte fallas, a partir de los estados observados desde el exterior, en los módulos de distintos puentes. (3) Implementar un sistema de monitoreo inteligente que identifique o descarte fallas en un inversor puente trifásico, a partir de los estados observados. (4) Desarrollar una interfaz gráfica que despliegue información respecto del funcionamiento y estado del inversor.

## 2 ESTRATEGIA PARA LA DETECCIÓN DE FALLAS

La principal característica de los semiconductores, es la capacidad de modificar su modo de operación eléctrica, según la señal de control que reciban. Estos modos de operación (MO) son de conducción y de bloqueo de la corriente eléctrica, para voltajes positivos en los terminales de cada uno de los semiconductores. Los terminales de los semiconductores son interconectados para formar distintas topologías de inversores. Al controlar el MO de cada uno de los semiconductores, el inversor es capaz de modificar el voltaje y la corriente de sus terminales de salida (fases), lo que finalmente implica un control sobre la máquina eléctrica que acciona. No obstante, al ocurrir una falla en el inversor, el semiconductor dañado deja de operar como conductor o aislador independiente de la instrucción proveniente del controlador. Como resultado, se produce una alteración en la correcta operación de la máquina eléctrica accionada.

Los modelos comerciales de semiconductores son vendidos como módulos de uno o más semiconductores. Cuando son múltiples semiconductores, los semiconductores ya vienen interconectados internamente de fábrica para formar un inversor, lo que facilita la instalación y mantenimiento del equipo. Existe una variedad de módulos con distintas interconexiones de semiconductores. Aquí analizaremos el puente-H, el puente trifásico y el puente NPC (*neutral point clamped*) de tres niveles. La Figura 2-1 muestra los esquemas de interconexión y fotografías de algunos módulos comerciales de IGBTs (*insulated gate bipolar transistor*). Otras interconexiones son mostradas en el Anexo A.

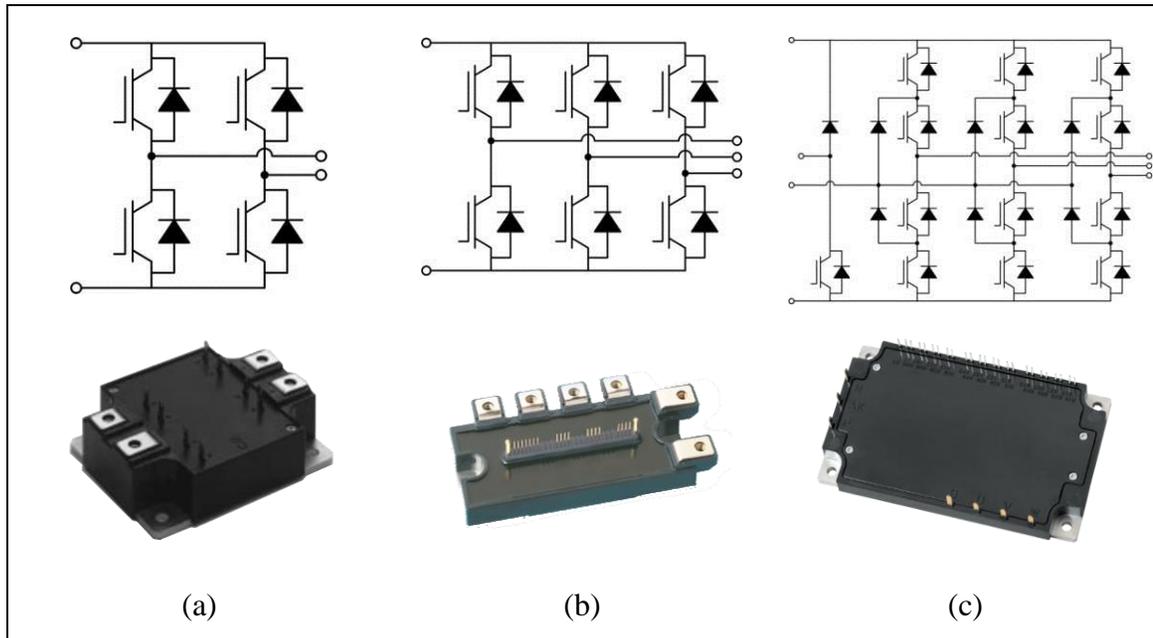


Figura 2-1: Esquema interno y módulos comerciales de (a) puente-H, (b) puente trifásico, y (c) puente NPC

En la Figura 2-1 se observa que no hay acceso directo a todos los terminales de cada uno de los IGBTs que componen los módulos. Sólo es posible realizar mediciones en los terminales externos de los módulos. Por tanto, es necesario deducir los MO, de todos los IGBTs, por medio de sensores ubicados en el exterior. Sólo con esa información se determinará si ha ocurrido alguna falla interna, o si el módulo se encuentra operando en perfectas condiciones.

En este capítulo se describe la teoría básica para detección de fallas en el sistema propuesto. Se explica el método general para la detección de estados, que permite obtener información sobre los flujos internos de corriente, sin la necesidad de realizar mediciones internas. Se analizan también los casos específicos de módulos puente-H, puente trifásico, y puente NPC de tres niveles. Finalmente se describe el método de detección de fallas, el cual obtiene información únicamente de los estados detectados y es capaz de determinar los MO de cada uno de los IGBTs presentes en el módulo de semiconductores. Esto permite determinar si el módulo de IGBTs está operativo o si es necesaria su sustitución, indicando en detalle la falla detectada.

## 2.1 Detección de estados

El objetivo de los módulos de semiconductores es canalizar, de manera controlada, el flujo de energía desde una fuente de energía hacia una carga (y viceversa). Los elementos que componen un módulo de semiconductores pueden clasificarse en cuatro grupos: (a) terminales de alimentación, (b) terminales de salida (fases), (c) semiconductores internos, y (d) terminales de control. Estos últimos reciben las señales desde el controlador y cambian el MO de los semiconductores. En este trabajo no analizaremos los terminales de control, pues nuestro objetivo es estudiar la respuesta eléctrica del módulo de semiconductores, independiente de las instrucciones de control que reciba el módulo.

- a) Los terminales de alimentación son conectores eléctricos que permiten enlazar una fuente de energía al módulo de semiconductores. Esta fuente de energía puede ser unidireccional o bidireccional.
- b) Los terminales de salida son también conectores eléctricos y unen el módulo de semiconductores con la carga. Usualmente la carga es un motor eléctrico, pero también pueden ser otros dispositivos eléctricos e incluso ser otros módulos de semiconductores.
- c) Los semiconductores internos tienen como función el interconectar cada uno de los terminales de alimentación con los terminales de salida del módulo. Estos elementos bloquean o canalizan la corriente eléctrica desde cada uno de los terminales de alimentación hacia cada uno de los terminales la salida. Este flujo también puede darse en sentido inverso, desde salida hacia alimentación.

Notar que el objetivo es determinar únicamente los MO de los semiconductores y no la magnitud de los flujos de corriente. No es relevante, para detectar una falla en los semiconductores, la magnitud de la corriente que fluye. Sólo basta conocer si fluye o no corriente por el semiconductor. Al analizar estos flujos según su polaridad, es posible caracterizar los flujos de energía dentro del módulo de semiconductores, como una máquina de estados.

### 2.1.1 Observación de estados

Dentro del módulo de semiconductores, la corriente eléctrica puede tomar múltiples caminos. Estos caminos dependen del MO instantáneo de los semiconductores y de las condiciones externas al módulo. Conociendo la estructura interna del módulo, es posible numerar todos los flujos de corriente factibles, lo que permite conocer los modos de operación de los semiconductores en cada instante de tiempo, posibilitando la posterior identificación y clasificación de estos flujos.

Para numerar todos los flujos posibles, se debe de considerar los flujos de corriente por las alimentaciones, las salidas, y todos los semiconductores que constituyen el módulo. Estos flujos no son arbitrarios, sino que deben respetar la Ley de Kirchhoff de corriente (LKC). La LKC indica que en todo nodo (superficie cerrada), la suma de las corrientes entrantes debe de ser igual a todas las corrientes salientes. Teniendo en cuenta la LKC, se numeran todos los flujos físicamente factibles y se clasifican según los flujos medidos externamente al módulo de semiconductores.

Del módulo de semiconductores se desea observar su interacción con el exterior, ignorando lo que ocurre internamente y concentrándonos, en esta etapa, en lo que es medible desde el exterior. Se dispone, teóricamente, de dos tipos de sensores para analizar el módulo de semiconductores: sensores de voltaje y sensores corriente eléctrica. Estos dos tipos de sensores pueden ser instalados tanto en los terminales de alimentación, como en los terminales de salida del módulo. Dependiendo del número total de terminales será la cantidad de combinaciones de señales que entregarán estos sensores.

Cada sensor es capaz de entregar, para efectos prácticos, un rango continuo (no discreto) de valores que dependen de la señal medida. No obstante, como ya se mencionó anteriormente, sólo basta saber si existe o no conducción de corriente por lo semiconductores para garantizar su operatividad. Por tanto, sólo basta distinguir tres medidas discretas de estas señales: positiva, negativa y nula. Considerando los dos tipos de sensores (corriente y voltaje) e instalando estos

sensores en los terminales de alimentaciones y de salida del módulo de semiconductores, es posible hacer un listado de todas las combinaciones de valores discretos que se pueden interpretar de cada uno de los sensores.

A cada combinación de mediciones en el módulo le llamaremos estados observados (EO). Esta será la información utilizada para determinar los flujos internos del módulo y verificar que cada semiconductor del módulo esté operando correctamente.

El número de EO posibles crece exponencialmente con el número de sensores. No obstante, no todas las combinaciones de valores de sensores son físicamente posibles. Esto reduce considerablemente el número de EO que tiene relevancia numerar y estudiar. La detección de estados físicamente imposibles, sólo entrega información respecto al malfuncionamiento de los sensores. En este trabajo no se busca identificar fallas de sensores, por lo que no se profundizará en ellos. Sólo nos limitaremos a identificar los EO que sean capaces de entregar información relevante sobre lo que ocurre internamente en el módulo.

Con el listado de todos los flujos factibles y los EO, se agrupan los flujos de corriente según los estados que producen. Así se podrá saber cuáles son los flujos que podrían estar presentes, para cada EO.

Al agrupar los flujos según los EO, habrá algunos estados que contendrán un único flujo de corriente característico, mientras que otros, dos o más flujos de corriente son posibles. En general, los estados más relevantes de observar, son los estados que tienen un único flujo característico. Gracias a estos EO, se puede saber con exactitud, qué modos de operación están presentes en ese instante para algunos semiconductores. Los EO con múltiples flujos no pueden garantizar que la corriente esté o no fluyendo por un determinado semiconductor, por lo que la información que entregan no es, en principio, relevante.

El objetivo es identificar determinados flujos, de manera inequívoca, con la menor cantidad de sensores posibles. Analizando el listado de flujos y EO, es posible eliminar selectivamente los sensores que no aportan información relevante. No

interesan todos los flujos de corriente, sino aquellos que entregan información relevante sobre los MO de los semiconductores dentro del módulo.

### 2.1.2 El puente-H

Los módulos de puente-H están constituidos por; dos terminales de alimentación, cuatro semiconductores y dos terminales de salida. En la Figura 2-2 se muestra el esquema de un puente-H.

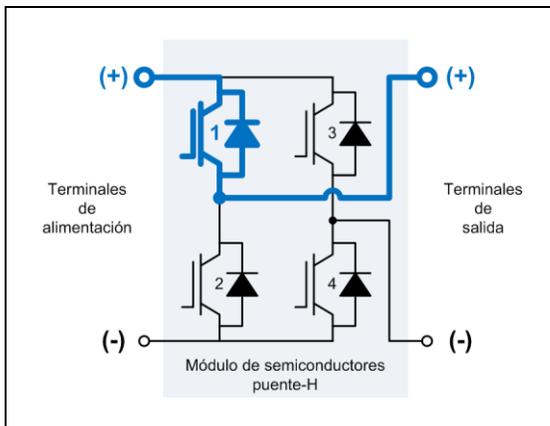


Figura 2-2: Esquema interno de un módulo puente-H

Las principales aplicaciones de un puente-H son accionamientos de motores monofásicos de tamaño reducido, aunque concatenando múltiples puentes-H se pueden montar inversores multinivel del tipo CHB (*cascaded H-bridge*) de mayor potencia.

Cada semiconductor, cuando es activado, interconecta un terminal de alimentación con uno de salida. Se destaca en la figura el IGBT 1, que interconecta el terminal de alimentación positivo con el terminal de salida del mismo signo. De igual modo, el IGBT 2 interconecta el terminal de alimentación negativo con el terminal de salida positivo. Los IGBTs 3 y 4 tienen funciones análogas, pero relacionados con el terminal de salida negativo.

Existen 9 flujos de corriente relevantes para numerar en el puente-H, los que son mostrados en la Figura 2-3. Un listado completo con todos los flujos posibles en el puente-H se encuentran en el Anexo B.

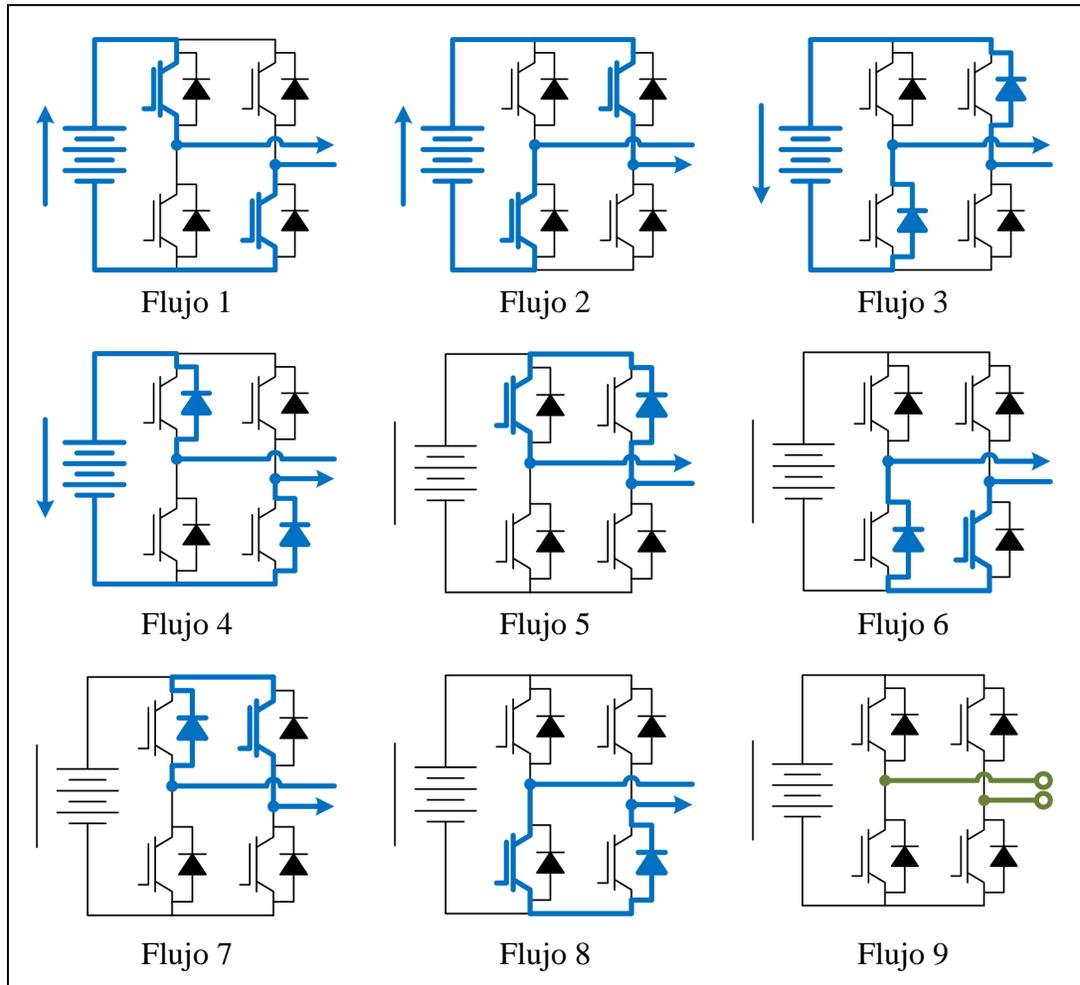


Figura 2-3: Flujos de corriente posibles en un puente-H

A cada uno de los flujos de corriente en la Figura 2-3, se le asigna un número de identificación. La finalidad es asociar este número de flujo con algún EO. Para el caso del flujo 1, la corriente pasa por el IGBT 1, conectando de manera positiva el terminal de alimentación positivo (superior) con el terminal de salida positivo (superior). Además, el semiconductor 4 conecta de manera positiva el terminal de salida negativo (inferior) con el terminal de alimentación negativo (inferior). El flujo 4 es muy similar al flujo 1, donde únicamente varía el sentido de la corriente, pero que implica distintos MO de los IGBT 1 y 4. El flujo 9 es un caso especial, pues no hay flujo de corriente alguno. Esto puede indicar que el sistema está

simplemente apagado, por lo que no entrega información sobre los semiconductores involucrados.

Los 27 flujos excluidos son aquellos que involucran cortocircuito (Anexo B). A pesar de que sería interesante identificar instantáneamente la ocurrencia de estos últimos, no es posible diferenciarlos entre ellos de manera precisa. Estos EO sólo permiten identificar la ocurrencia de una falla de cortocircuito, sin ahondar en el o los semiconductores involucrados.

Para definir los EO, se deben de colocar sensores de corriente y voltaje, tanto en los terminales de alimentación como en las salidas del puente-H. Así lo muestra la Figura 2-4. La energía que fluye entre la fuente de alimentación y el puente-H, debe de atravesar los sensores de alimentación, y la energía que fluye entre el puente-H y la carga, debe de fluir por los sensores de salida.

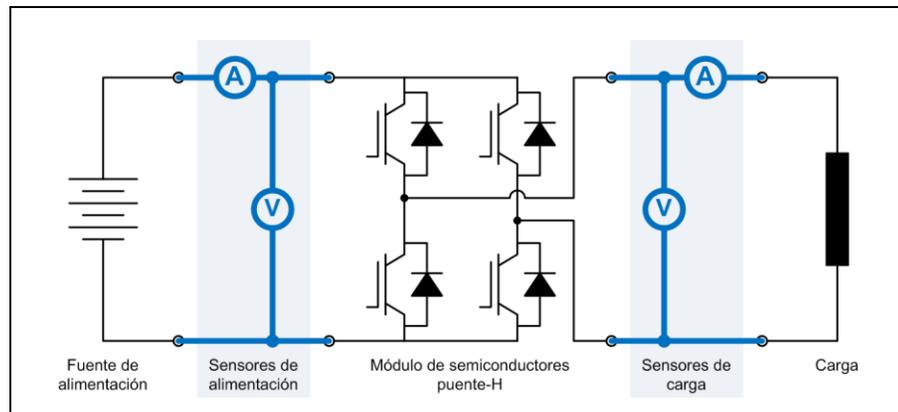


Figura 2-4: Posibles sensores para un puente-H

Se analizaron todos los EO posibles, por medio de la medición de: corriente de alimentación, corriente de fase, y voltaje de fase. No se consideró el voltaje de alimentación, porque se asume que es constante y en este trabajo no se analizan las fallas de alimentación en el inversor. Son 27 estados posibles de identificar dado los sensores especificados. Al revisar todas las combinaciones de corrientes y voltajes, se puede observar que no todas las combinaciones son EO factibles (estados no factibles marcados con un X en la Tabla II-1). Los estados factibles

son numerados y el estado marcado como CC indica un cortocircuito en el módulo.

Tabla II-1 Flujos y estados factibles en un puente-H

Corriente de alimentación	Voltaje de fase	Corriente de fase		
		Positiva	Negativa	Bloqueo
Positiva	Positivo	(1)	X	X
	Negativo	X	(2)	X
	Conducción	X	X	CC
Negativa	Positivo	X	(4)	X
	Negativo	(3)	X	X
	Conducción	X	X	X
Nula	Positivo	X	X	(7)
	Negativo	X	X	(8)
	Conducción	(5)	(6)	X

De la Tabla II-1, se observa que el voltaje de fase es, para casi todos los flujos de corriente, redundante. No aporta mayor información que permita identificar cuál es el flujo de corriente que instantáneamente está ocurriendo. Si se elimina el sensor de voltaje por fase, la identificación de flujo se reduce a la Tabla II-2.

Tabla II-2: Flujos y estados factibles midiendo sólo corrientes

		Corriente de fase		
		Positiva	Negativa	Bloqueo
Corriente de alimentación	Positiva	(1)	(2)	CC
	Negativa	(3)	(4)	X
	Nula	(5)	(6)	(7) u (8)

Cada uno de los flujos en el puente-H es perfectamente identificable, excepto los flujos (7) y (8). El reconocer si ha ocurrido uno u otro de estos dos EO será ignorado, debido a que el costo de colocar un sensor de voltaje no justifica la poca información que estos flujos aportan. Sólo se trabajará con la información proveniente de los sensores de corriente, la cual es suficiente para determinar el estado de salud del inversor.

### 2.1.3 El puente trifásico

Los módulos puente trifásico están constituidos por dos terminales de alimentación, seis semiconductores y tres terminales de salida. Su funcionamiento, siendo un poco más complejo, es muy similar al puente-H. La Figura 2-5 muestra sus componentes y los sensores necesarios.

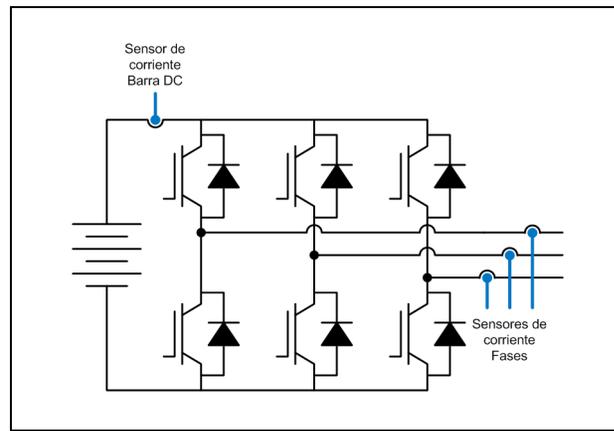


Figura 2-5 Esquema interno de un módulo puente trifásico y los sensores de corriente a instalar

Las aplicaciones prácticas para este inversor son muchas, pero destaca principalmente el accionamiento de motores trifásicos, pudiendo ser los que mueven bombas, ventiladores, cintas transportadoras u otros.

El sensor de la barra DC no es complejo de instalar, ya que ocupa poco espacio. No obstante, se debe colocar después del condensador de la barra DC, para evitar errores de medición en la corriente que llega efectivamente a los semiconductores.

Dado que el puente trifásico tiene un mayor número de IGBTs, es mayor el número de flujos de corriente posibles. Algunos ejemplos de flujo se muestran en la Figura 2-6. Para tener un listado completo, ver el Anexo C.

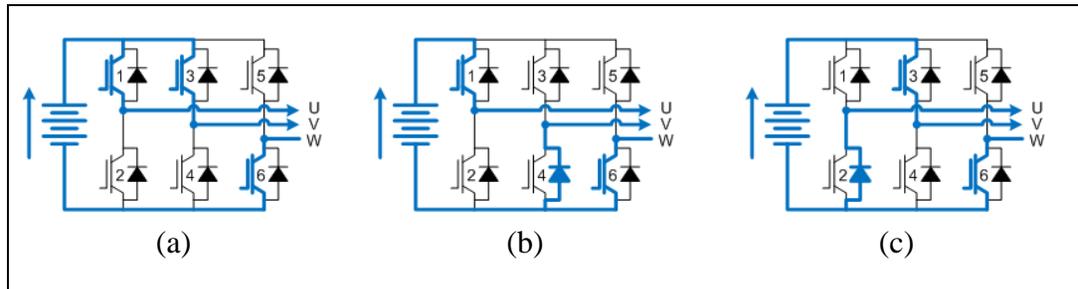


Figura 2-6: Ejemplos de flujo de corriente para un puente trifásico

Basado en lo concluido para el puente-H, sólo se utilizarán sensores de corriente para determinar los EO en el puente trifásico. Es más económico el incluir un sensor de corriente en la barra DC, que agregar un sensor de voltaje para cada una de las fases del inversor. Se asume que el inversor posee control de corriente, y por tanto, ya existen los sensores de corriente para cada una de sus fases, si se aplica el método como sistema de monitoreo permanente.

Para un determinado EO, existen múltiples flujos de corriente posibles. Las Figuras 2-6 (a), (b), y (c) muestran tres flujos de corriente eléctrica para un mismo EO. Por lo tanto, no existe absoluta certeza sobre lo que ocurre con cada uno de los IGBTs del módulo al observar sólo las corrientes externas del módulo. No obstante, se puede apreciar que para todos los flujos posibles de este caso, el IGBT 5 siempre está bloqueando corriente y el IGBT 6 siempre la conduce. Por lo tanto, se puede extraer algo de información sobre lo que ocurre internamente del módulo. Habrá que observar, en otros instantes, otros EO, para poder verificar la correcta operación del inversor.

#### 2.1.4 El puente NPC

Los módulos puente trifásico NPC de tres niveles están constituidos por tres terminales de alimentación, doce IGBTs y tres terminales de salida. Su funcionamiento es muy similar al puente trifásico, teniendo como diferencia, ser capaces de generar voltajes positivos, negativos e intermedios. La Figura 2-7 muestra un esquema del inversor NPC de tres niveles y los sensores de corriente requeridos.

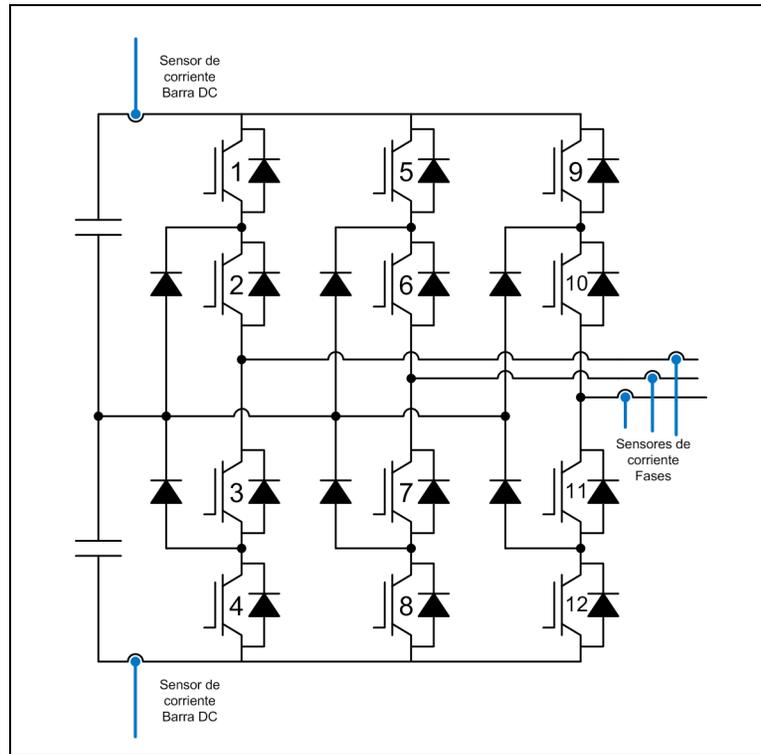


Figura 2-7: Esquema interno de un módulo puente NPC y los sensores de corriente instalados

La aplicación práctica más común de este tipo de inversores es el accionamiento de motores trifásicos de mediana y alta potencia. Debido a la topología NPC, se requieren semiconductores de menor tamaño que los necesarios para un inversor puente trifásico, dada una misma potencia de motor accionado.

Dado que el inversor NPC está constituido por 12 IGBTs y tres alimentaciones, es aún mayor en número de flujos de corriente que son factibles dentro del inversor. Para cada combinación de corrientes en las fases, el número de flujos posibles puede alcanzar los 27 flujos (Anexo D). Algunos ejemplos se muestran en la Figura 2-8.

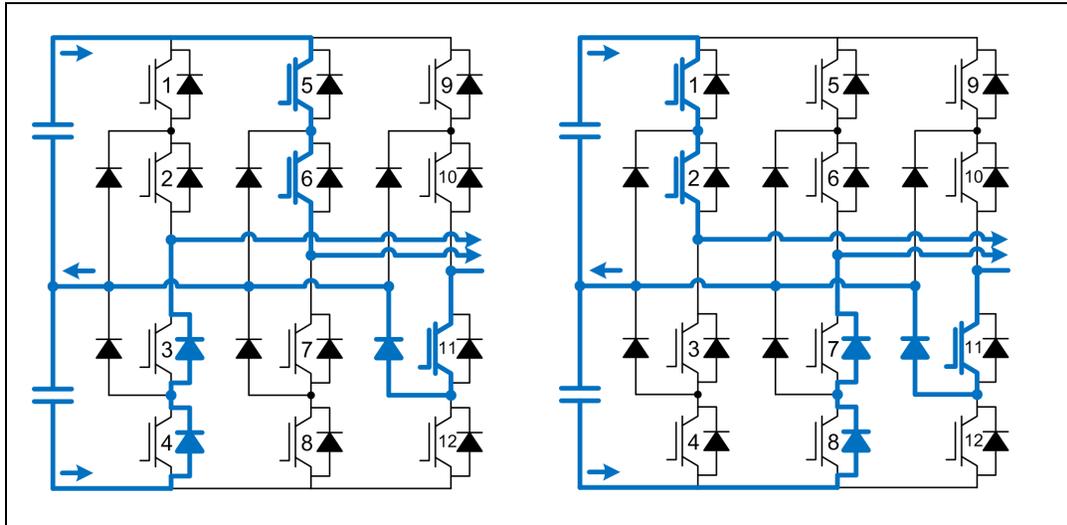


Figura 2-8: Ejemplos de flujos de corriente para un puente NPC

Agregando un nuevo sensor de corriente a la alimentación, el inversor NPC puede monitorear el doble de IGBTs, en comparación con el puente trifásico.

En la Figura 2-8 se muestran dos flujos posibles, dado un EO en el inversor NPC. Similar al caso del inversor trifásico, no se puede obtener información sobre todos los IGBTs, sino de una fracción de ellos. Para este caso, el IGBT 11 está conduciendo, mientras que el IGBT 10 y 12 están siempre bloqueando. Se requiere de observar más EO, a lo largo del tiempo, para determinar los MO de los demás IGBTs. Dado que más EO son necesarios para completar un ciclo del inversor, no constituye un problema el hecho que cada EO entregue menos información sobre los IGBTs.

### 2.1.5 Numeración de estados

Para poder reconocer y organizar los EO en los distintos tipos de inversores, se utilizó un sistema de numeración en base a las corrientes medidas. Ya se mencionó anteriormente que las corrientes se analizaron como positivas, nulas y negativas. Así, se asignaron valores que representen cada una de estas tres corrientes según muestra la ecuación (2.1), donde  $I'_x$  representa el número asignado para identificar

la corriente medida  $I_x$  de cada sensor  $x$  y  $e$  representa el margen de error tolerado para considerar una corriente como nula.

$$I'_x = \begin{cases} 0 & -e \leq I_x \leq e \\ 1 & I_x > e \\ 2 & I_x < -e \end{cases} \quad (2.1)$$

Ya definido el sistema de identificación de corrientes, se utilizan las ecuaciones (2.2, 2.3, 2.4) para numerar los EO en los distintos inversores. Dado que son tres los valores posibles para cada una de las corrientes, se utilizó un sistema en base de potencias de tres.

$$EO_H = 3 \cdot I'_{DC} + I'_f \quad (2.2)$$

$$EO_2 = 27 \cdot I'_{DC} + 9 \cdot I'_U + 3 \cdot I'_V + I'_W \quad (2.3)$$

$$EO_3 = 243 \cdot I'_{DC1} + 81 \cdot I'_{DC2} + 27 \cdot I'_{DC1} + 9 \cdot I'_U + 3 \cdot I'_V + I'_W \quad (2.4)$$

La ecuación (2.2) muestra la relación entre las corrientes medidas en un puente-H y su respectivo EO asignado, teniendo un mayor peso la corriente medida en la barra DC. La ecuación (2.3) hace lo mismo para un puente trifásico y finalmente la ecuación (2.4) lo hace para un inversor NPC de tres niveles.

### 2.1.6 Umbral de corriente cero

El umbral de corriente cero (UC0) es la magnitud de corriente “e” definida en la ecuación (2.1). Es aquella magnitud de corriente demasiado pequeña como para considerarse positiva o negativa. Este margen afecta de manera importante el EO, y por tanto en los MO observados de cada uno de los IGBTs del inversor.

Definir un UC0 demasiado bajo, puede acarrear la errada detección de corrientes de fase o en las barras DC. Los sensores de corriente, en sus especificaciones, tienen un nivel de ruido inherente y un margen de error aceptable, lo que hace necesario definir un límite que impida que una corriente, efectivamente cero, sea interpretada como positivo o negativo. Por otro lado, un umbral demasiado alto, impide que cualquier corriente sea detectada durante todo el ciclo del inversor. Si

todas las corrientes son cero todo el tiempo, no hay información que se pueda extraer de la operación del sistema.

Al aumentar la magnitud del UC0, sistemáticamente las corrientes más bajas dejarán de ser observadas como positivas y negativas, pasando a ser consideradas nulas. Esto afectará los EO y los flujos identificables. Lo más importante es que estos nuevos EO y flujos posibles, no entren en contradicción con los EO reales. De ocurrir contradicciones en los flujos, la información recolectada sobre cada uno de los IGBTs sería falsa, y por tanto, no útil para el sistema de monitoreo.

Para ejemplificar esto, se muestra el caso del EO 41 (Figura 2-9). Los estados y sus flujos son mostrados en el Anexo E. El EO 41 posee tres tipos de flujos posibles (a, b, c). El primer flujo posible es el 41a, en el que puede apreciar que la corriente entra por la fase W, atraviesa la barra DC y luego se divide en dos, para salir por las fases U y V. De lo anterior se concluye que las corrientes más bajas son las medidas por las fases U y V, lo que implica que serán las primeras en ser consideradas como nulas al subir el UC0. Si se vuelve nula la fase V, entonces el EO será el 38. El EO 38 es un estado que tiene flujo único, por lo que se puede extraer información acerca de los IGBTs. El IGBT 1 y 6 conducen, lo que no entra en contradicción con lo indicado por el flujo 41a. Si el flujo 41a sube el umbral y vuelve nula la fase U, entonces el EO será el 32, el cual también es único. Éste indicará que el IGBT 3 y 6 conducen, lo que tampoco contradice el flujo 41a. No obstante, no entrega información sobre el IGBT 3. Si las corrientes por las fases U y V son iguales, entonces el EO, al subir el UC0, será el EO 29. Éste no entrega información sobre los IGBTs 1 al 4, pero sí indica que el IGBT 6 conduce, lo que tampoco contradice el flujo 41a. Similar es lo que ocurre para los EO 41b y 41c.

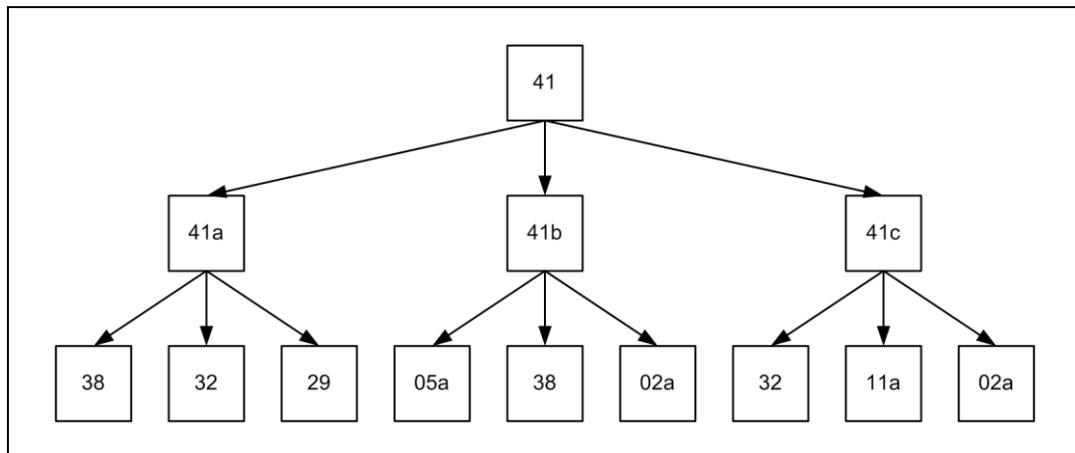


Figura 2-9: Estados observados al modificar el umbral de corriente cero para el estado inicial 41

En el flujo 41b la corriente ingresa por la fase W y se divide para ir a la fase V y para cruzar la barra DC. Por tanto, los sensores podrían indicar cero en las fases U, V y la barra DC. De hacerse cero la fase U, también lo hará la barra DC, por lo que el EO será el 05a. Este EO no tiene flujo único, por lo que no aporta información. Lo interesante es que tampoco contradice lo indicado por el estado 41b. De hacerse cero la fase V, el EO es el 38, que tiene un flujo único y que no contradice el estado 41b. Finalmente, de medirse las fases U (DC) y V con valor cero, el EO será el 02a. Al no ser un flujo único, no es considerado y por tanto, no contradice el estado 41b. Para el caso 41c la situación es análoga, pero se invierte la unión de la fase U a la barra DC, pasando a unir la barra DC a la fase V. Al hacerse cero alguna o ambas fases, los EO son 32, 11a y 02a. El primero es flujo único, los otros dos no lo son. En ningún caso hay contradicción en lo que indica el flujo 41c y por tanto, lo que indica el EO 41. De lo anterior se puede concluir que, al aumentar el UC0, no se agrega información falsa sobre lo que está ocurriendo dentro del inversor. Ahora, lo que debe determinarse, es el UC0 óptimo que maximiza la información obtenida con cada EO.

Se realizaron simulaciones para verificar el impacto que tiene el UC0 sobre la cantidad de veces que es observada cada uno de los MO de los IGBTs. El objetivo

fue determinar el valor óptimo, para asignar al UC0, de modo de maximizar la observación de los IGBTs. El detalle de lo realizado es mostrado en el capítulo 4 sobre simulaciones.

De las simulaciones se concluye que, para una carga constante, la magnitud óptima del UC0 es el 50% de amplitud de corriente máxima medida en las fases. De esta forma se obtiene un mayor número de observaciones, de cada uno de los MO, para cada uno de los IGBTs del inversor. No obstante, si la carga es variable, entonces se debe escoger un UC0 menor a la corriente mínima suministrada a la carga.

## **2.2 Detección de fallas**

Con el objeto de determinar el estado de salud del módulo de semiconductores, es necesario verificar que todos y cada uno de los semiconductores haya mostrado sus dos MO (conducción y bloqueo). Por tanto, es necesario comprobar que estos MO hayan ocurrido durante el período de muestreo. Para tales efectos, se construyeron tablas que asocian EO con MO de los IGBTs. Al observarse uno de estos EO (por medio de los sensores), se puede certificar la ocurrencia de uno de los MO de los semiconductores (no accesibles directamente por los sensores). Integrando esta información, a lo largo de al menos medio ciclo, se puede verificar el estado de salud de todos y cada uno de los semiconductores del módulo analizado. Finalmente se analizan los efectos cruzados que tienen algunas fallas, en los MO que demuestran los demás semiconductores del módulo.

### **2.2.1 Identificación de modos de operación**

Al tener ya identificados todos los flujos de corrientes posibles, y además numerados todos los EO, se construyen dos tipos de tablas para cada uno de los semiconductores involucrados. Una tabla que asocie el modo de conducción del semiconductor con la de los EO, y la segunda que asocie el modo de bloqueo con los EO.

Tabla II-3: Estados observados que demuestran IGBTs en conducción para puente-H

IGBT 1	IGBT 2	IGBT 3	IGBT 4
4	5	5	4

Tabla II-4: Estados observados que demuestran IGBTs en bloqueo para puente-H

IGBT 1	IGBT 2	IGBT 3	IGBT 4
5	4	4	5
7	8	8	7

Se puede apreciar en la Tabla II-3, que el puente-H tiene pocos EO que demuestran la conductividad. Esto se entiende porque son muy pocos los estados observables. Además, se observa una asimetría entre el número de EO que demuestran el bloqueo de corriente (Tabla II-4), con respecto a los que demuestran conductividad. Esto se debe a que el bloqueo de corriente de un IGBT no necesariamente implica la conducción de corriente positiva del IGBT complementario. La corriente bloqueada por un IGBT puede ser conducida por el diodo antiparalelo del IGBT complementario. Ahora, todos los IGBTs tienen el mismo número de EO, dependiendo de su MO eléctrica.

Tabla II-5: Estados observados que demuestran conducción para puente trifásico

IGBT 1	IGBT 2	IGBT 3	IGBT 4	IGBT 5	IGBT 6
36	45	30	33	28	29
38	46	32	34	34	32
42	48	48	42	46	38
44	49	50	43	52	41

Tabla II-6: Estados observados que demuestran bloqueo para puente trifásico

IGBT 1	IGBT 2	IGBT 3	IGBT 4	IGBT 5	IGBT 6
45	36	33	30	29	28
46	38	34	32	32	34
48	42	42	48	38	46
49	44	43	50	41	52
63	72	57	60	55	56
65	73	59	61	61	59
69	75	75	69	73	65
71	76	77	70	79	68

El caso del puente trifásico (Tabla II-5 y Tabla II-6), es muy similar al del puente-H, pero con un mayor número de EO que confirman los MO de cada IGBT. En las tablas se aprecia un mayor número de EO que demuestran el modo de bloqueo respecto al de conducción. A pesar de lo anterior, el número de EO es igual para cada IGBT.

Finalmente la Tabla II-7 ilustra los EO, para los dos primeros IGBTs, que demuestran los modos de conducción y bloqueo de un inversor NPC de tres niveles. Se aprecia en ella una disparidad en la cantidad de EO sobre el IGBT1 respecto al IGBT2. Esto se explica porque la topología del inversor NPC. Los IGBT superiores e inferiores (IGBT 1 y 4) están involucrados en un menor número de flujos que los IGBT centrales (IGBT 2 y 3).

Tabla II-7: Estados observados que demuestran conducción  
y bloqueo para puente NPC

IGBT 1		IGBT 2	
Bloqueo	Conducción	Bloqueo	Conducción
146	308	154	146
150	312	156	150
152	314	157	152
578	416	200	308
582	420	204	312
584	422	206	314
638	476	316	392
		318	394
		319	416
		400	419
		530	420
		692	421
			422
			476
			578
			581
			582
			583
			584
			638

### 2.2.2 Acumulador de modos de operación

El sólo observar un único EO, no es suficiente para conocer el estado de salud de todos los IGBTs del inversor. Es más, no es suficiente para saber la condición de cualquiera de los IGBTs. Esto porque cada IGBT debe de ser observado en sus dos MO para poder garantizar que éste está funcionando correctamente. Por tanto, es necesario hacer un seguimiento de cada una de los MO de cada uno de los IGBTs a lo largo de un intervalo de tiempo.

En un ciclo del inversor, todos los IGBTs deben pasar tanto por conducción como por bloqueo. Así se justifica la instalación de cada semiconductor. De necesitarse sólo bloqueo, bastaría con dejar el circuito abierto. De necesitarse sólo conducción, se dejaría el circuito cerrado. Es más, por cada fase, todos los IGBTs de la fase deben de conducir y bloquear al menos una vez cada medio ciclo. Esto porque cada IGBT es encargado de aportar el semiciclo positivo o el negativo de la fase. Por tanto, se requiere de un intervalo de muestreo de al menos medio ciclo para obtener resultados fidedignos. Es posible utilizar intervalos de muestreo superiores, incluso de múltiples ciclos, no obstante, esto implica un retardo en el tiempo en que una falla puede ser detectada por el sistema. Al ocurrir una falla, el intervalo de muestreo, en el peor de los casos, debe de terminar, iniciar un nuevo intervalo de muestreo, y cuando éste termine, se puede detectar e identificar el origen de una falla. Por tanto, a mayor intervalo de muestreo, mayor retardo en la detección de la falla.

### **2.2.3 Identificación de fallas**

El último paso para la detección de fallas en los IGBTs, es el análisis de los MO durante el tiempo de muestreo. Esto es porque existen efectos cruzados entre las distintas fallas que pueden ocurrir dentro del inversor.

El hecho de no observar un MO en alguno de los IGBTs, no implica necesariamente que haya ocurrido un problema. Sólo indica que ese semiconductor no ha sido capaz de demostrar el MO. El caso contrario sí es vinculante. Si se ve el MO de conducción o el de bloqueo de un IGBT, esto sí implica que el semiconductor opera correctamente.

El primer ejemplo a mostrar es el caso de un inversor que tiene una fase abierta. Al no poder conducir corriente por la fase abierta, ninguno de los semiconductores de la fase podrá demostrar la capacidad de bloquear corriente o de conducir. Si se interpretaran directamente los MO registrados, se afirmarían que 2 ó 4 IGBTs están fallando (dependiendo del inversor) y las fallas serían simultáneamente de IGBT abierto y de IGBT cerrado, lo que es absurdo, ya que sólo puede ocurrir una de

estas fallas a la vez. Una mejor explicación de lo anterior es que la fase está simplemente abierta.

Un segundo ejemplo es en el caso del inversor NPC. Al ocurrir una falla abierta en el IGBT 2, el IGBT 1 no será capaz de demostrar que puede conducir corriente. El IGBT 1, para conducir, requiere que la corriente también fluya por el IGBT 2. Si este último tiene una falla abierta, el sistema indicaría que ambos semiconductores presentan fallas. Por lo tanto, si este caso ocurre, el sistema de monitoreo, deberá de asumir que ha ocurrido la falla más simple de explicar. Tomando estas consideraciones se implementó el sistema identificador de fallas.

### 3 IMPLEMENTACIÓN DEL SISTEMA

La implementación del sistema de monitoreo, para la detección de fallas en un inversor puente trifásico, es descrito en este capítulo. El sistema se divide en cuatro componentes principales; (1) Placa de sensado, (2) Sensores de corriente, (3) Pantalla LCD, y (4) Software de la DSP (*digital signal processor*). Cada uno de estos elementos es descrito en las siguientes secciones.

#### 3.1 Placa de sensado

La placa de sensado es el elemento central del proyecto. Es en ella donde se encuentra el corazón del sistema de monitoreo, la DSP. Todos los demás componentes de la placa de sensado permiten que la DSP cumpla su función. Una fotografía de la placa de sensado es mostrada en la Figura 3-1.

Esta placa fue diseñada para un proyecto anterior, en el cual se requería un mayor número de sensores y funciones. Por tanto, no todas las funcionalidades de la placa son utilizadas para este proyecto. Aquellos componentes que son utilizados para este sistema de monitoreo son destacados en la Figura 3-1. Estos componentes son: (1) DSP, (2) alimentación (12 V DC) y adaptador de voltaje, (3) puerto ICD2, (4) terminales sensores de corriente y (5) Puerto RS232 y Driver RS232. Cada uno de ellos es descrito a continuación.

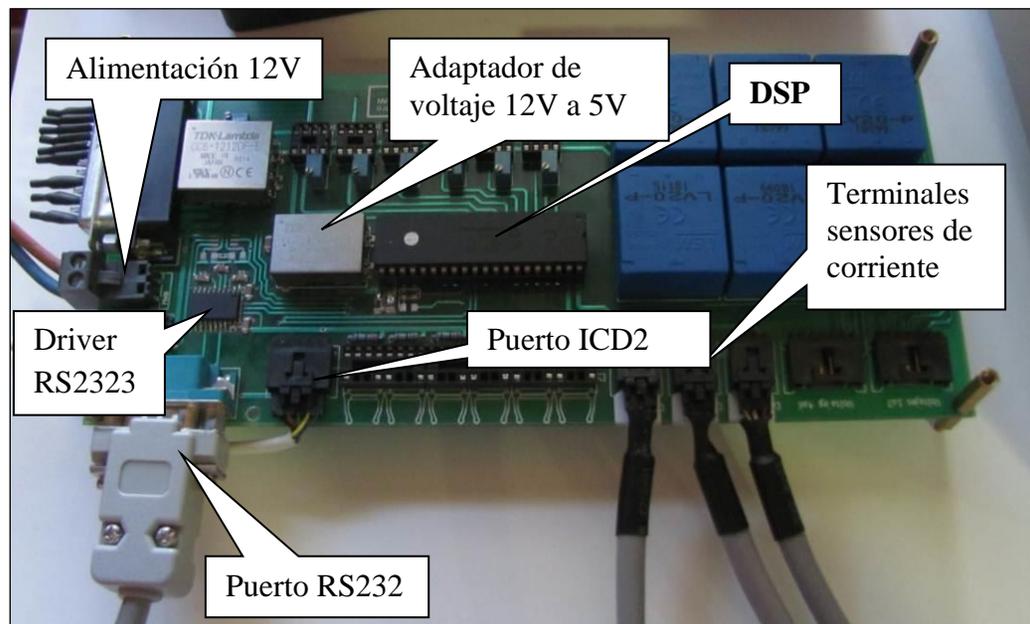


Figura 3-1: Implementación de la placa de sensado, destacando los componentes utilizados

Placa de sensado: Es una placa de circuito integrada de doble capa, diseñada con el software Eagle Layout Editor 5.10.0, software que permite diseñar el circuito eléctrico con facilidad. Los archivos generados por este software fueron enviados a una empresa especializada para la fabricación de la placa.

DSP: La unidad de procesamiento digital de señales utilizada es la dsPIC30F4011 fabricada por Microchip (Anexo F). Su función es analizar, por medio de su software, las señales que recibe desde sus terminales de entrada (sensores de corriente) y entregar la información procesada hacia sus terminales de salida (RS232). Dentro de las características principales de esta DSP están: (1) Operar a 20 MIPS (millones de instrucciones por segundo). Su ALU (unidad aritmético-lógica) es capaz de multiplicar en una instrucción. Puede operar a base de interrupciones, lo que permite priorizar las funciones a ejecutar según las circunstancias. Posee 5 *timers* que se utilizaron, en conjunto con las interrupciones, para organizar de mejor forma el funcionamiento del software. Y,

posee un puerto serial universal asíncrono ajustado para operar a 250 kbps (kilobits por segundo).

Alimentación: Para poder operar todos los componentes electrónicos de la placa, fue necesario alimentar la placa con 12 VDC. No obstante, tanto la DSP como los sensores de corriente requieren de una alimentación de 5 V, para lo cual se utilizó un convertidor DC/DC cuyas características se detallan en el Anexo G. El terminal positivo se encuentra al lado derecho y el terminal negativo al lado izquierdo.

Puerto ICD2: Con el fin de programar y depurar el software desarrollado para la DSP, se implementó un puerto ICD2. Este puerto permite acceder a las variables internas del microcontrolador mientras éste está operando, lo que facilita de depuración del software desarrollado.

Terminales de sensores de corriente: Para conectar los sensores de corriente con la DSP, se implementaron los terminales de sensores de corriente que utilizan tres conexiones. Dos conexiones para alimentar los sensores con 5 V y una señal de voltaje, centrada en 2,5 V, proporcional a la corriente que circula a través de los sensores de corriente. Dicha señal es interpretada por el convertidor análogo-digital del DSP para luego ser procesada por este último.

Terminal RS232 y MAX3386E: Una vez que la información es procesada por la DSP, es enviada a una pantalla LCD por medio de un puerto DB9, utilizando el estándar RS232. Dado que el estándar RS232 opera en voltajes  $\pm 15$  Volts y la DSP es alimentada por 5 Volts, es necesario utilizar un driver que adapte estas diferencias de voltaje. Para la compatibilización se utilizó un circuito integrado superficial MAX3386E (Anexo H), permitiendo la comunicación entre la DSP y el estándar RS232.

### **3.2 Sensores de corriente**

Los sensores de corriente utilizados para implementar el sistema, fueron de marca LEM, modelo HASS 50-S (ver Anexo I). Estos fueron escogidos por su confiabilidad y simplicidad de puesta en marcha, teniendo una respuesta lineal con un error menor al 0,5%. Su funcionamiento, por medio del efecto Hall, permite una aislación galvánica entre la corriente a medir y el circuito de sensado.

Además, al ser alimentados por 5 V, y no  $\pm 15$  V, permite conectar directamente al circuito integrado ya implementado. El rango de medida de este modelo de sensor en específico es de  $\pm 150$  A instantáneos, más que suficiente para las mediciones que se realizan en el laboratorio. Para evitar la presencia de ruido en la señal generada, la señal es transmitida en forma de corriente, por medio de cables blindados, protegiendo de mejor manera la señal.

### **3.3 LCD**

Para implementar la interface gráfica se utilizó una pantalla LCD inteligente, de marca Earth Computers Tech, modelo ezLCD+101 (Anexo J). Esta se caracteriza por tener una pantalla TFT LCD de 10,4" y resolución de 640x480 pixeles. Además incluye un controlador de 32 bits, con 4 MB de memoria flash y una ranura para tarjetas SD. Al poseer una superficie *Touch Screen* resistiva, permite implementar una intuitiva interface gráfica. La pantalla posee múltiples puertos de comunicaciones, pero por simplicidad en la implementación, se utilizó el puerto serie RS232. Al ser una pantalla inteligente, se le envía instrucciones desde la DSP, para que despliegue la información en la pantalla. El montaje de la pantalla se puede apreciar en la Figura 3-2, donde se destacan los componentes principales.

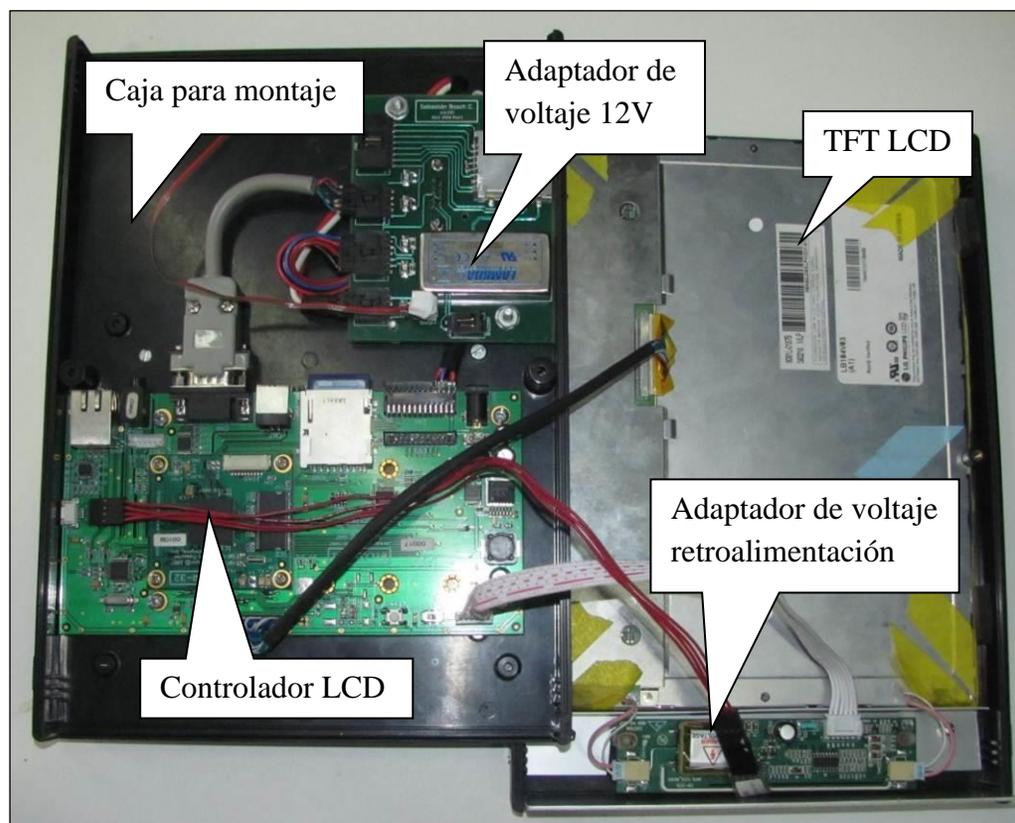


Figura 3-2: Montaje de pantalla LCD inteligente

### 3.4 Software

El código implementado para el sistema de monitoreo en la DSP, fue escrito en el lenguaje de programación C. El código se adjunta en los Anexo K, L, y M.

#### 3.4.1 Esquema general

El sistema es organizado a base a interrupciones que ocurren a intervalos de tiempo regular, donde el intervalo de tiempo depende de la función que ésta cumple. Las interrupciones modifican variables que actúan como *flags*, para que funciones específicas sean ejecutadas, apenas puedan, en el código principal. De esta forma, las funciones quedan adecuadamente organizadas en el tiempo.

La Figura 3-3 muestra un diagrama de flujo con la estructura general del código, donde primeramente la DSP es inicializada y configurada para operar de manera

específica, según los requerimientos de la aplicación. Luego, las variables *flags*: (1) INT\_ADC, (2) INT\_2, (3) INT\_3, son modificadas desde un valor cero a un valor uno, a medida que ocurren las interrupciones respectivas.

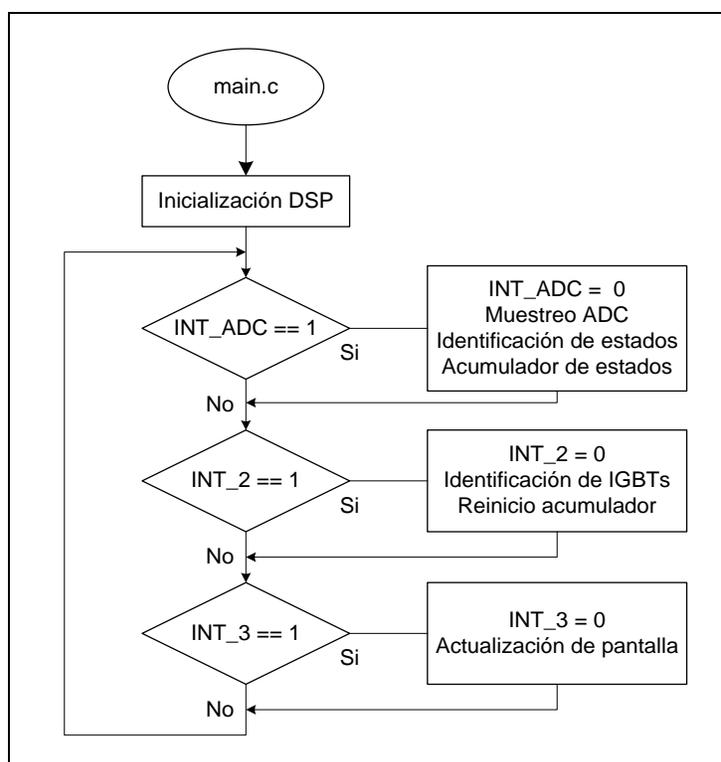


Figura 3-3: Estructura general del código para la DSP

La interrupción INT\_ADC ocurre cada 0,02 ms, y está encargada de muestrear las señales proveniente de los sensores de corriente. La interrupción INT\_2 ocurre cada 100 ms, para identificar y registrar los EO dentro del intervalo de tiempo. Finalmente la interrupción INT\_3 ocurre cada 200 ms y está encargada de actualizar la información desplegada en pantalla.

### 3.4.2 Inicialización

VisualInitialization(): Esta función es generada automáticamente por el software MPLAB IDE, y tiene como propósito el configurar el funcionamiento de la DSP, según los requerimientos específicos de la aplicación (Las DSP son multipropósito).

Los parámetros configurados fueron los siguientes; (1) Operación a 20 MHz, ya que se utilizó un cristal de 10MHz. (2) Activación del convertidor análogo-digital de 10 bits, utilizando el muestreo simultaneo de 4 canales (CH0, CH1, CH2, CH3) con activación manual (este punto es de gran importancia para el sistema de monitoreo, ya que la medición de las 3 señales de corriente debe de ser simultánea. De utilizar muestreo secuencial, por muy pequeño desfase que tenga, se traduciría en un registro de EO errados). (3) Activación del puerto UART2 para funcionar a 250 kbps, 8bits, 1 bit de detección y sin utilización de bit de paridad. (4) Configuración del *timer* 1 para generar una interrupción (INT\_ADC) cada 0,02 ms (50 kHz). Este *timer* 1 es el encargado de inicializar el muestreo del convertidor análogo digital. (5) Ajuste del *timer* 2 para producir una interrupción (INT\_2) cada 100 ms (este *timer* es el encargado de iniciar las funciones que verifican el estado de salud de los IGBTs). (6) Ajuste del *timer* 3 (INT\_3) para operar a 200 ms (este *timer* está encargado de ejecutar las funciones que actualizan el contenido de la pantalla LCD).

### 3.4.3 Muestreo e identificación de estados

Este grupo de funciones es ejecutado cada 0,02 ms según indica el timer 1. Su función es identificar el EO, dado las corrientes medidas, y agregarla al registro de EO, en el intervalo de tiempo de prueba.

Flujos(): Esta función evalúa las magnitudes de las tres corrientes muestreadas por el conversor análogo-digital. Estos valores son de 10 bits, por lo que tienen que ser escaladas al sistema de tres valores útiles: positivo, negativo o neutro. Se utiliza como UC0 las constantes ADC\_HIGH y ADC\_LOW. Las corrientes escaladas son almacenadas en el arreglo FLUJOS[i].

Identificacion de estados(): Una vez clasificado las corrientes medidas según ADC\_HIGH y ADC\_LOW, éstas son escaladas (en potencias de 3) dependiendo de la fase y la barra DC. La respuesta del cálculo indica el EO instantáneo. El resultado es utilizado como índice para sumar uno (+1) al arreglo

ESTADOS\_H[Flujo]. Este arreglo lleva la cuenta de las veces que cada EO ha sido registrado durante el intervalo de tiempo de muestreo.

#### **3.4.4 Modos y salud de los IGBTs**

Ejecutándose cada 100 ms, estas funciones tienen como objetivo recolectar la información de los EO durante el intervalo de muestreo, y luego identificar los MO de todos los semiconductores.

Historial de estados(): Tiene como función almacenar el historial de EO, en el intervalo de muestreo anterior, y reiniciar el contador de EO para ser utilizado en el siguiente ciclo.

Salud(): Determina los MO de cada uno de los IGBTs, dado el historial de EO. Los MO son almacenados en los arreglos PROPIEDADES\_SCX[i].

#### **3.4.5 Actualización de pantalla**

La pantalla inteligente LCD no tiene gran capacidad para actualizar la información mostrada debido a que es el primer modelo de su tipo (rev1). Por tanto, posee algunas fallas en su funcionamiento, las que se manifiestan en forma de comportamiento errático de la información desplegada en pantalla, interpretando erradamente los comandos enviados. Las fallas son gatilladas con el envío de largas secuencias de comandos por medio del puerto RS232, las que son necesarias para desplegar toda la información relevante en pantalla. Por tanto, fue necesario implementar un código en la DSP que divide la información enviada en dos: La primera para inicializar la pantalla (información que se mantendrá constante), y la segunda para la actualización de la información desplegada en la pantalla. Para tales efectos, se generaron dos funciones: Ini\_Pantalla\_03() y Ref\_Pantalla\_03().

Ini\_Pantalla\_03(): tiene como objetivo el inicializar la información que es mostrada. Así se agregan títulos y figuras. Al cambiar el modo de operación del inversor (falla), esta información inicial no se ve afectada. Por tanto no tiene sentido el redibujarla continuamente.

Ref\_Pantalla\_03(): Esta función está orientada a actualizar la información en pantalla una vez que ha ocurrido un evento. El estado de salud de alguno de los IGBTs del inversor pueden haber cambiado, y sólo aquellos que hayan cambiado son actualizados. Por tanto, se evita el problema de la saturación en la pantalla al actualizarla.

## **4 SIMULACIÓN**

En este capítulo se analiza el funcionamiento de tres tipos de inversores bajo distintos escenarios y se evalúa el funcionamiento del sistema de detección de fallas para estos inversores. Los tres inversores evaluados son: (1) inversor de dos niveles puente trifásico, (2) inversor multinivel de tres niveles tipo CHB, y (3) el inversor multinivel de tres niveles tipo NPC.

Para los tres tipos de inversores, se analizó la respuesta del sistema de monitoreo ante cambios en los MO del inversor y la ocurrencia de una falla en un IGBT. Los escenarios evaluados fueron: (1) distintos UC0, (2) cambio de frecuencia en el inversor, (3) falla de fase abierta, y (4) falla de IGBT abierto. Para los casos de falla, se evaluó el tiempo de detección e identificación de las fallas.

### **4.1 Implementación de la simulación**

La implementación de la simulación se realizó en MatLab® 7.6.0 (R2008a) en conjunto con Simulink ® 7.1 (R2008a). En específico, se utilizó el módulo SimPowerSystems, el cual es apropiado para simulaciones de electrónica de potencia. Su interfaz gráfica hace más fácil la elaboración modular de sistemas complejos.

La simulación se divide en dos grupos. El primero relacionado con la simulación correcta de los inversores, su carga, y la implementación de las fallas. El segundo grupo es el sistema de monitoreo, que elabora el sistema de identificación de EO, contabilización de los MO de conducción y bloqueo de cada uno de los semiconductores. Finalmente, el sistema que concluye con el origen de la falla.

La implementación en Simulink del inversor puente trifásico (2L), su carga y su sistema de monitoreo se detallan en el Anexo N. Para el caso del inversor 3L-CHB, el modelo completo es mostrado en el Anexo O, y el modelo del inversor 3L-NPC se desarrolla en el Anexo P.

## 4.2 Resultados para 2L

En la siguiente sub-sección se muestran los resultados de simulación para un inversor trifásico de dos niveles (Figura 4-1). Las pruebas realizadas muestran la respuesta del sistema de monitoreo ante: (1) cambios del UC0, (2) cambio de frecuencia, (3) falla de fase abierta y, (4) falla de IGBT abierto.

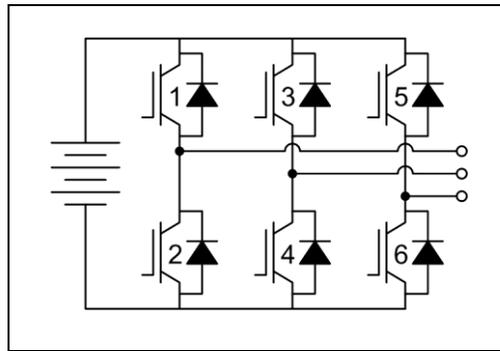


Figura 4-1: Esquema de inversor trifásico de dos niveles

### 4.2.1 Umbral de corriente cero

Alimentando una carga constante (torque constante y velocidad constante) y operando el inversor sin fallas, se evaluaron distintos valores de UC0. Con ello se registró la proporción del ciclo (del inversor) en que fueron observados los distintos MO de los IGBTs. El cambio de UC0 se hizo a intervalos del 10% de la amplitud máxima de corriente que alimenta la carga. Los resultados para el IGBT 1 son mostrados en la Figura 4-2.

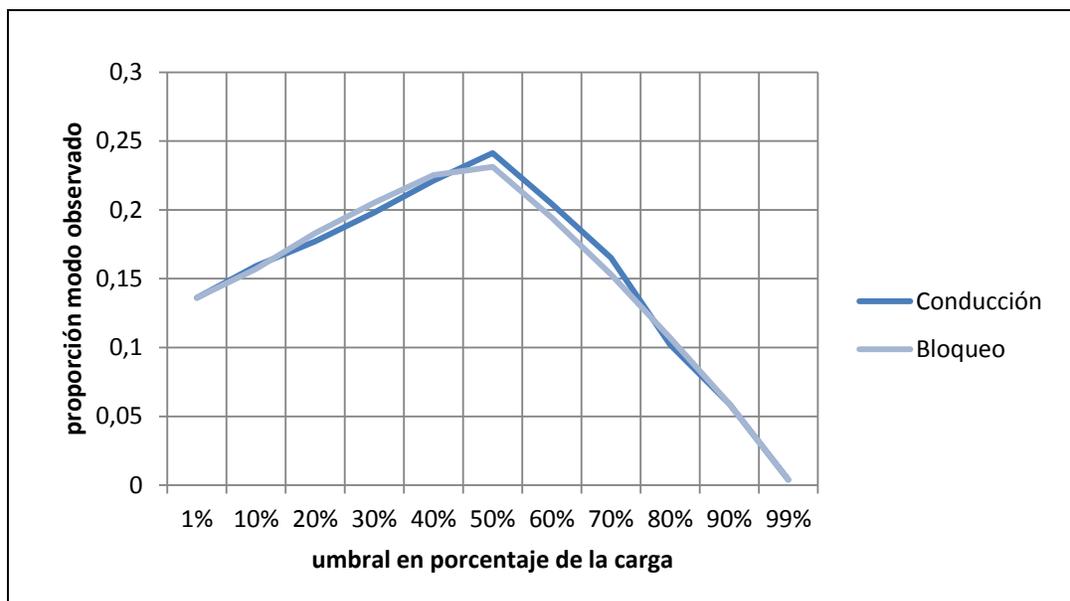


Figura 4-2: Proporción de modos observados en el IGBT 1 al cambiar el umbral de corriente cero

A medida que se aumenta el UC0, la proporción del tiempo que son observados los MO aumenta linealmente. Este aumento lineal alcanza su máximo en el 50%, para luego decaer de manera lineal, pero con mayor pendiente, hasta llegar a cero en el UC0 100%.

De lo anterior se concluye que la magnitud del UC0 a elegir, para un inversor que opera a carga constante, es del 50% de la amplitud de corriente por fase. Para el caso de cargas variables, se debe elegir un UC0 inferior que la amplitud mínima de corriente, y mayor que el margen de error de los sensores de corriente. Cabe notar que las observaciones (Figura 4-2), de los MO, no comienzan con una proporción de tiempo de observación con valor cero al tener un UC0 muy bajo. Por tanto, no hay problemas con definir un UC0 bajo para cargas variables.

### 4.2.2 Cambio de frecuencia

En esta simulación se analizó la respuesta del sistema de monitoreo ante un cambio de frecuencia en la operación del inversor. Este cambio de frecuencia en escalón, consistió en un salto desde los 50 Hz hasta los 190 Hz, a los  $t = 0,05$  s de simulación.

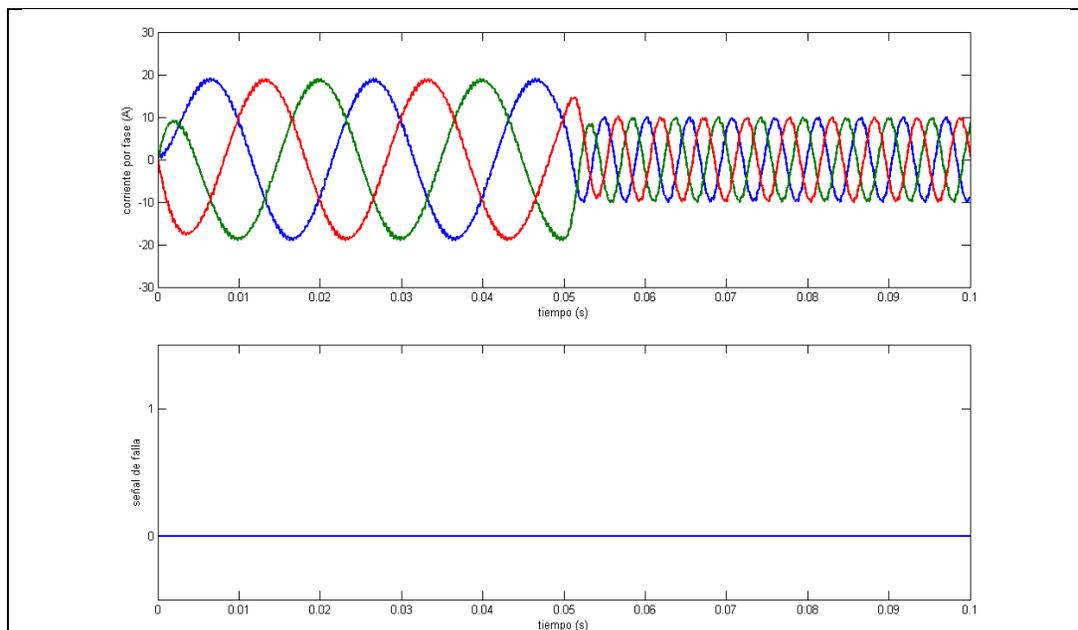


Figura 4-3: Corrientes de fase y señal de falla al cambio de frecuencia

La Figura 4-3 muestra resultados de la simulación. El gráfico superior muestra las corrientes medidas en las fases del inversor a lo largo del tiempo. El gráfico inferior muestra la señal de detección de fallas en el sistema de monitoreo. Se aprecia, de las corrientes de fase, que el cambio de frecuencia del inversor altera tanto la frecuencia como la amplitud de las corrientes. No obstante, el sistema de monitoreo no interpreta este cambio como una falla del sistema.

De la misma simulación, se extraen registros intermedios del sistema de monitoreo. En específico, el registro de MO observados de cada uno de los IGBTs. Estos datos son mostrados en la Figura 4-4.

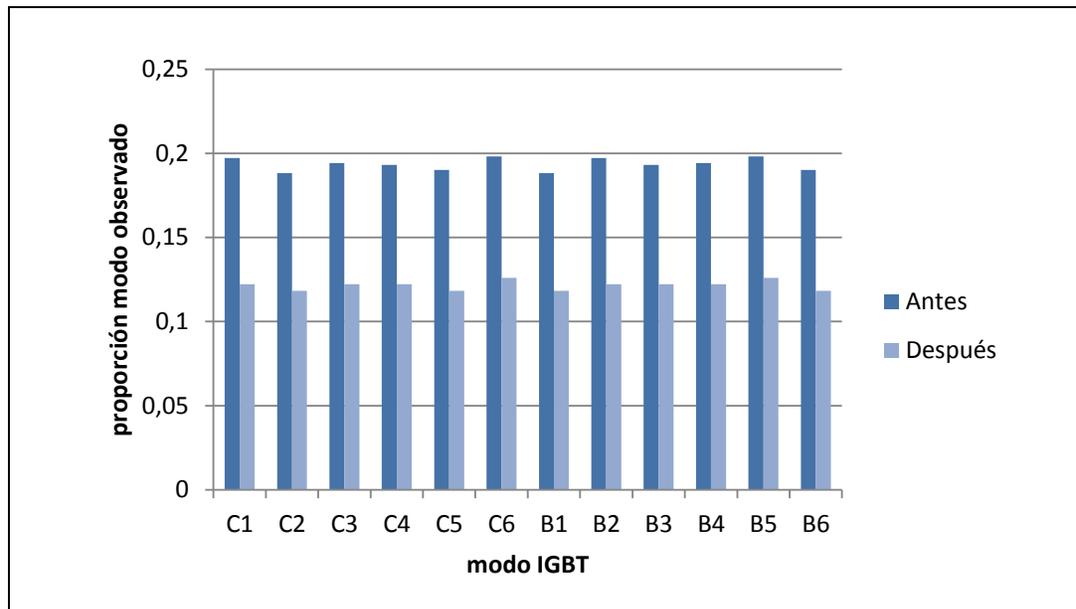


Figura 4-4: Modos observados en cambio de frecuencia

En la Figura 4-4 se muestra la comparación de los MO, para cada uno de los IGBTs del inversor, respecto al antes y después de realizar el cambio de frecuencia. Las columnas muestran la proporción del tiempo en que son observadas la conducción (Cx) y bloqueo (Bx), donde la x denota el número del IGBT evaluado.

Se aprecia que los modos de operación son constantes entre los IGBTs, pero son afectados por la frecuencia de operación del inversor. No obstante, siguen estando presentes para cada uno de ellos. Por lo tanto, el sistema de monitoreo concluye que no ha ocurrido problema alguno.

De esta simulación, se verifica que el sistema no interpreta erróneamente el cambio de frecuencia como una falla en el sistema. De lo que se puede concluir que el sistema es adecuado para inversores que tienen como función entregar frecuencias variables.

### 4.2.3 Fase abierta

La tercera prueba realizada al sistema de monitoreo fue la respuesta a una falla de fase abierta. La simulación inicia operando el inversor de manera correcta a 50 Hz, y luego en  $t = 0,05$  s se indujo una falla en la primera fase. Los resultados de la simulación son mostrados en las Figuras 4-5 y 4-6.

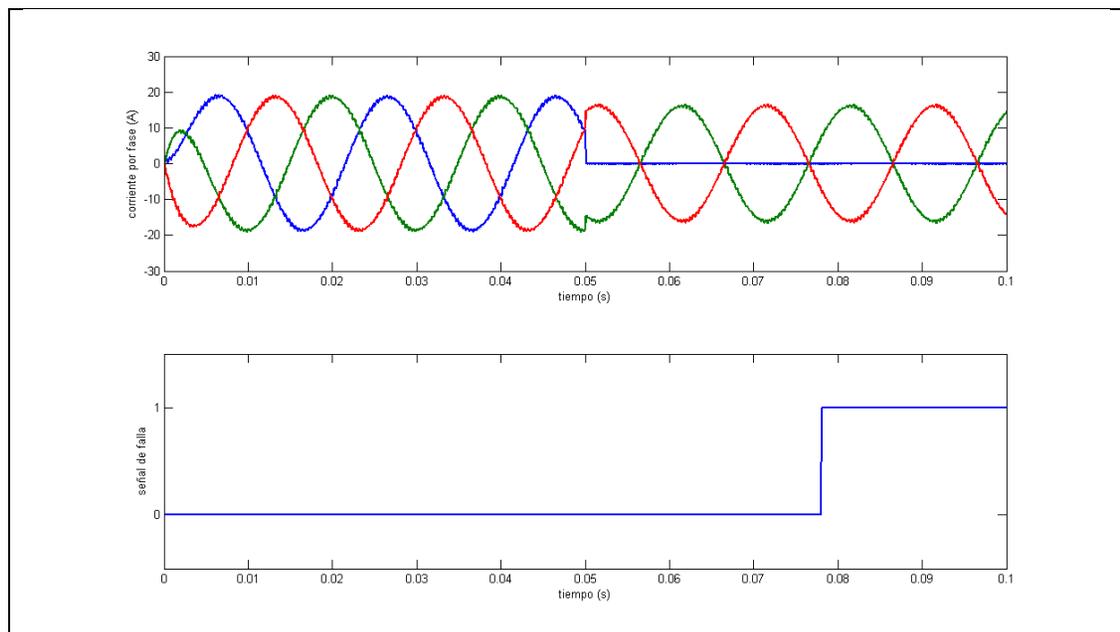


Figura 4-5: Corrientes de fase y señal de falla en fase abierta

La Figura 4-5 muestra los resultados en las corrientes de fase y la respuesta final del sistema de monitoreo. El gráfico superior muestra como la forma de onda de corriente se deforma al ocurrir la falla. La primera fase (azul) se vuelve inmediatamente plana al abrirse la fase. Lo que implica que no circula corriente en esa fase. El segundo gráfico de la Figura 4-5 muestra que el sistema de monitoreo responde, detectando la falla en menos de 1,5 ciclos del inversor.

La Figura 4-6 muestra la proporción del tiempo, dentro de un ciclo, en que los MO de los IGBTs son reconocidos por el sistema de monitoreo. Las barras indican lo observado antes y después de inducirse la falla de fase abierta. Se observa que antes de la falla, todos los modos de operación de todos los IGBTs están presentes.

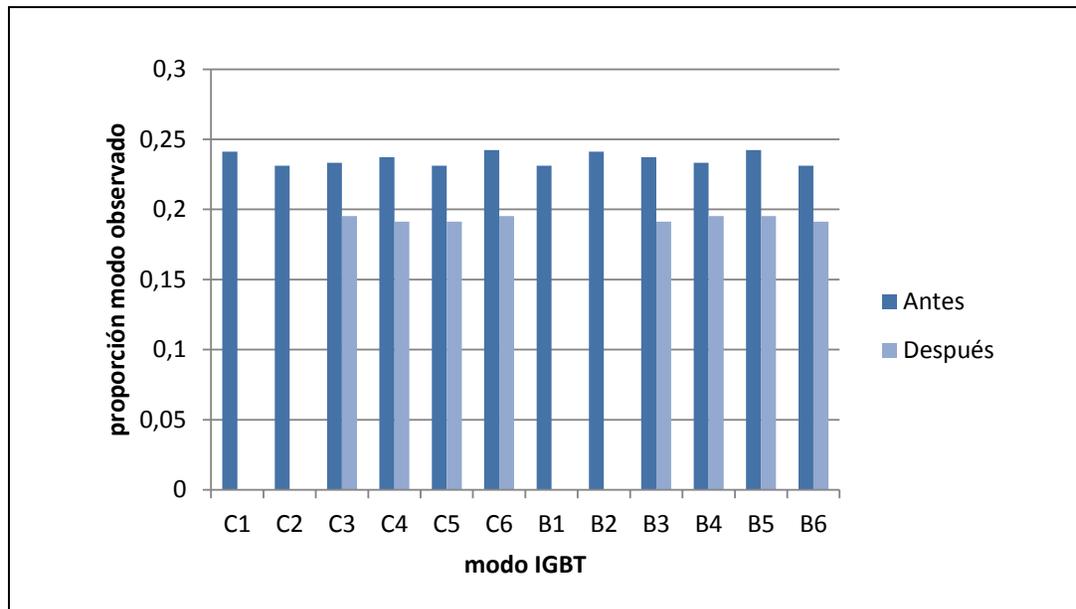


Figura 4-6: Modos observados en fase abierta

Se aprecian en el gráfico de la Figura 4-6 que los MO de los IGBTs 1 y 2 desaparecen completamente, una vez que es inducida la falla de fase abierta. Dado que no pueden ocurrir fallas simultanea abiertas (Cx), como una cerrada (Bx) en un mismo IGBT, debe de ser otra falla que explique este comportamiento. Además, como los dos IGBTs con problemas ocurren en la misma fase, se concluye que la falla ocurrida es producto de una apertura en la primera fase.

#### 4.2.4 IGBT abierto

La cuarta simulación, referente al inversor puente trifásico, consistió en observar la respuesta del inversor y sistema de monitoreo ante una falla abierta del IGBT 6. Los resultados de las simulaciones son mostrados en las Figuras 4-7 y 4-8.

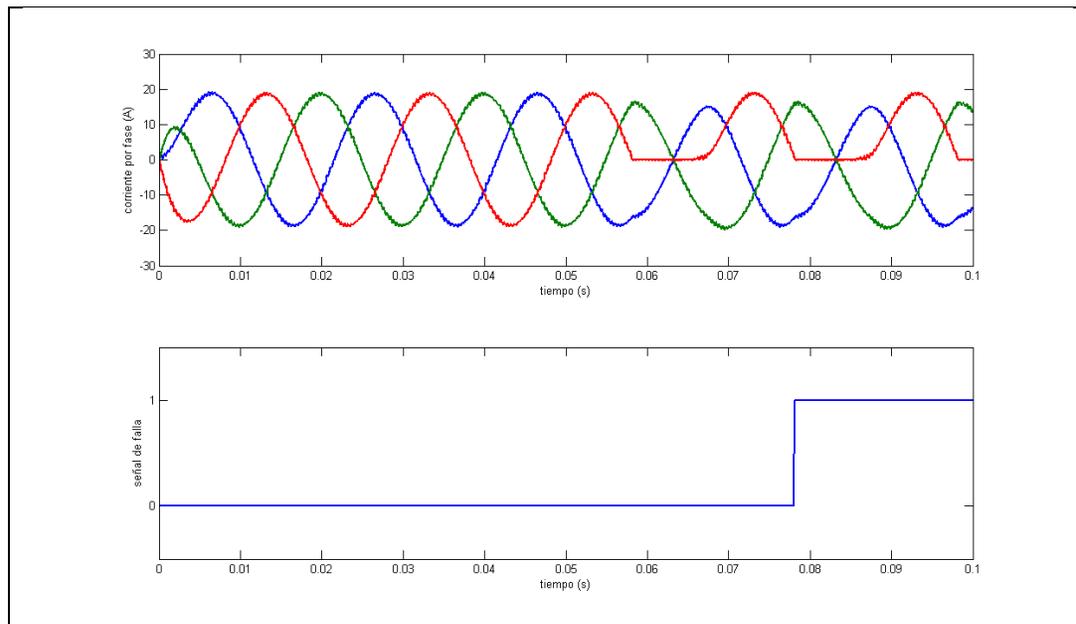


Figura 4-7: Corrientes de fase y señal de falla en IGBT abierto

La Figura 4-7 muestra, en su gráfico superior, la forma de onda de corriente por fase del inversor, y el gráfico inferior, la respuesta final del sistema de monitoreo. Al inducirse la falla en el tiempo  $t = 0,05$  s, la forma de onda inducida por el inversor cambia su forma. Se aprecia que la corriente de la tercera fase (roja), deja de ser negativa luego de la falla. Esto se debe a que el IGBT 6 cumple la función de generar el semiciclo negativo en la tercera fase. El gráfico inferior muestra como el sistema de monitoreo detecta la falla inducida en menos de 1,5 ciclos.

La Figura 4-8 muestra la proporción del tiempo que son observados los distintos MO, de cada uno de los IGBTs del inversor, antes y después de inducirse la falla de IGBT abierto. Se aprecia que, antes de la falla, todos los MO de todos los IGBTs están presentes. No obstante, al ocurrir la falla, estos MO son alterados. En especial los referentes a la conducción del IGBT 6 (C6) y el bloqueo del IGBT 5

(B5). Estos dos no son visualizados después de la falla. Para este caso, el sistema de monitoreo concluye que el problema es una falla abierta, ya que no se observa un estado de conducción (producto de la falla), ni tampoco se puede observar el bloqueo del IGBT complementario. Al ocurrir este tipo de falla abierta, el IGBT complementario se ve afectado en su habilidad de conducir y ser registrado. De todas formas se identifica con una falla abierta.

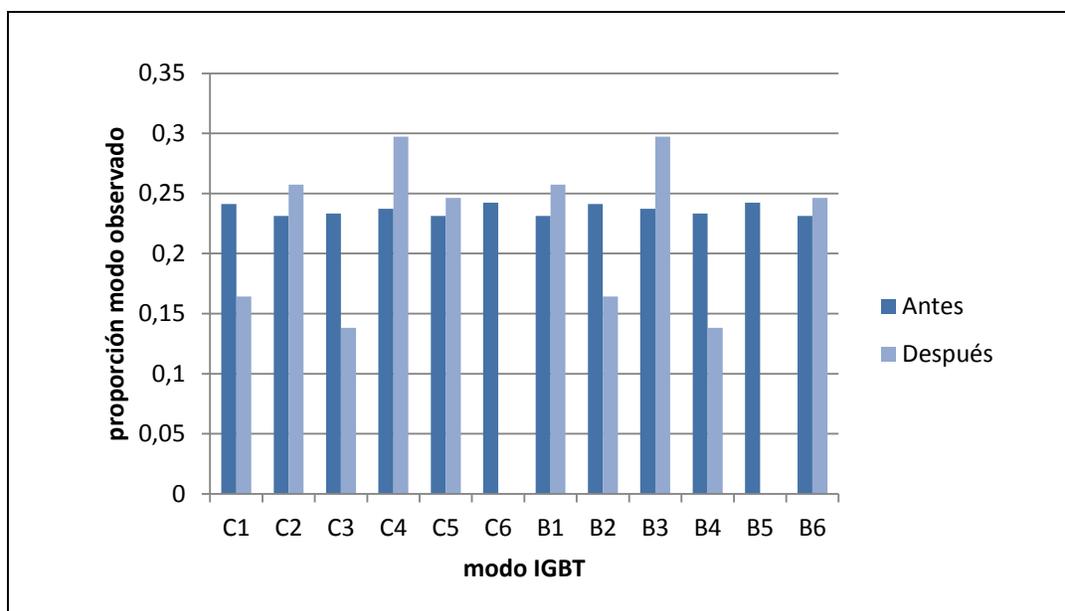


Figura 4-8: Modos observados en IGBT abierto

De la simulación y lo mostrado por las figuras anteriores, se concluye que el sistema de monitoreo no tiene problemas para identificar este tipo de fallas. Los cambios en la observación de los MO, permiten identificar este tipo de fallas en los inversores trifásicos de dos niveles.

### 4.3 Resultados para 3L-CHB

En esta sub-sección se muestran los resultados de simulación para un inversor CHB de tres niveles. Las pruebas realizadas muestran la respuesta del sistema de monitoreo ante: (1) cambios del UC0, (2) cambio de frecuencia, (3) falla de fase abierta y, (4) falla de IGBT abierto.

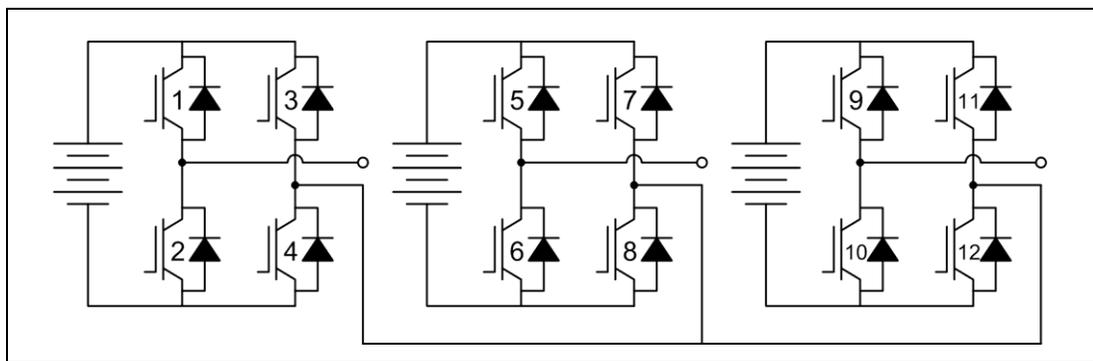


Figura 4-9: Esquema de inversor trifásico de tres niveles tipo CHB

#### 4.3.1 Umbral de corriente cero

La primera simulación con el inversor de tres niveles CHB, tiene como objetivo determinar el nivel de UC0 óptimo. Para ello, se probaron distintos umbrales, y se registró la proporción en el tiempo, dentro de un ciclo, que se observan los MO de cada uno de los IGBTs. La Figura 4-8 muestra los resultados obtenidos, para el caso del IGBT 2 del puente-H de la primera fase.

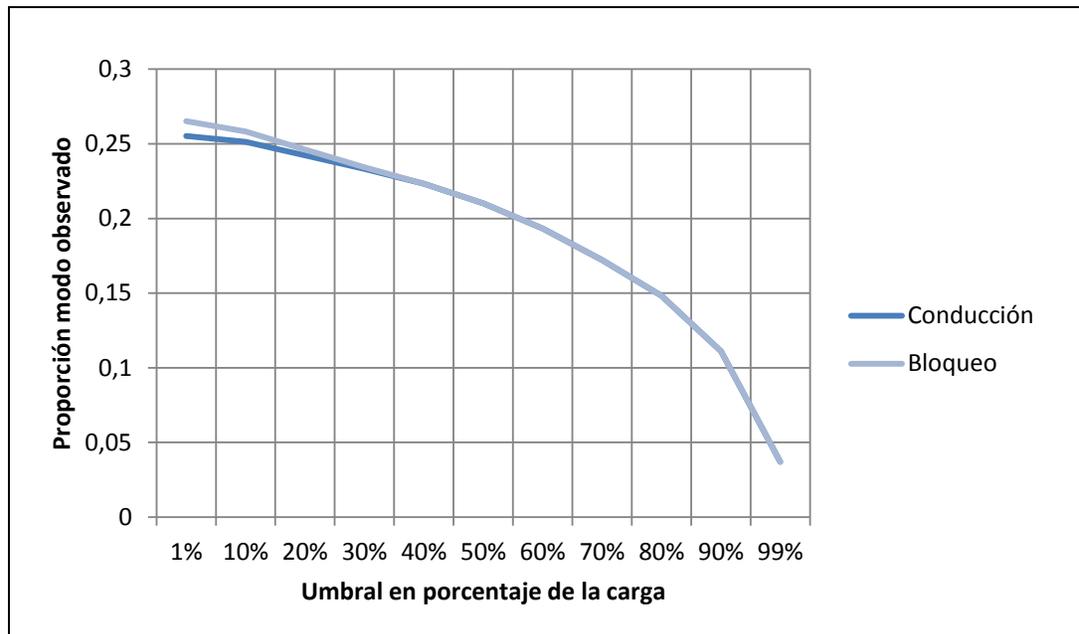


Figura 4-10: Modos observados ante cambio de umbral de corriente cero

De la Figura 4-10 se puede apreciar que los MO disminuyen a medida que se aumenta el UC0, hasta desaparecer en el 100%. Por tanto, para este tipo de inversor, el UC0 óptimo es el de menor tamaño posible.

#### 4.3.2 Cambio de frecuencia

La segunda simulación consiste en un cambio de frecuencia en la operación del inversor. En este caso, se analizó la respuesta final del sistema de monitoreo, como también los MO visualizados, antes y después de inducirse el cambio de frecuencia.

La Figura 4-11 muestra, en su gráfico superior, las forma de onda de corriente. En el tiempo  $t = 0,05$  s se cambia la frecuencia de operación, desde los 50 Hz hasta los 190 Hz. Como es de esperar, dado la carga RL, la amplitud de la corriente, como la frecuencia son afectados. El gráfico inferior de la figura muestra que el sistema de monitoreo no interpreta erróneamente el cambio de frecuencia, como algún tipo de falla en el inversor.

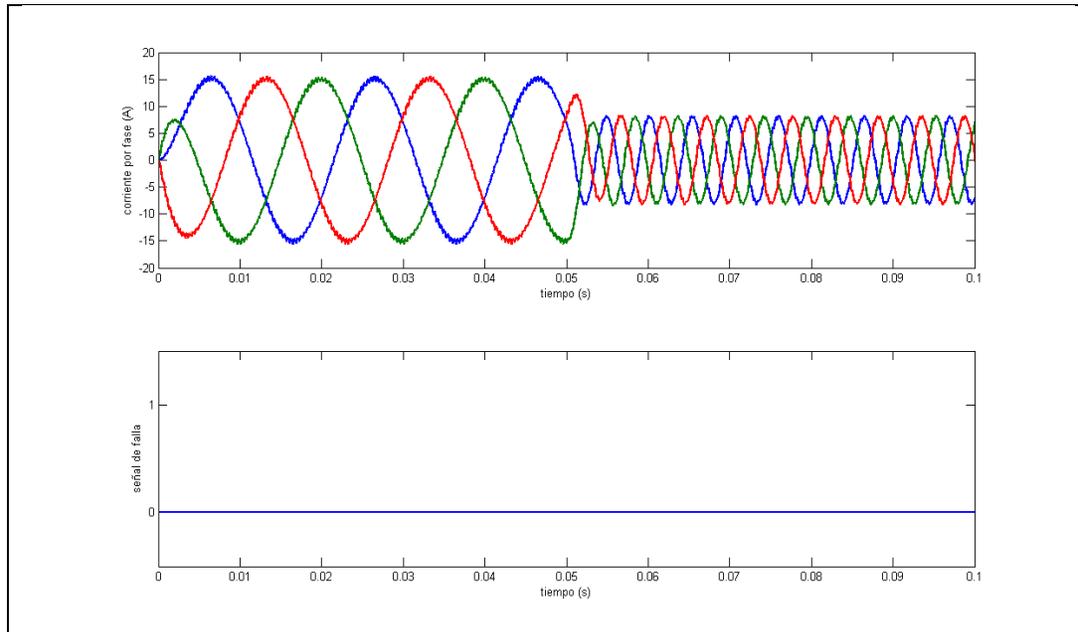


Figura 4-11: Corrientes de fase y señal de falla ante cambio de frecuencia

De la misma simulación, se recolectan la proporción del tiempo en que son confirmados los distintos MO, de cada uno de los IGBTs, pertenecientes a la fase primera. La Figura 4-12 muestra los MO para los caso de operación en 50 Hz y 190 Hz.

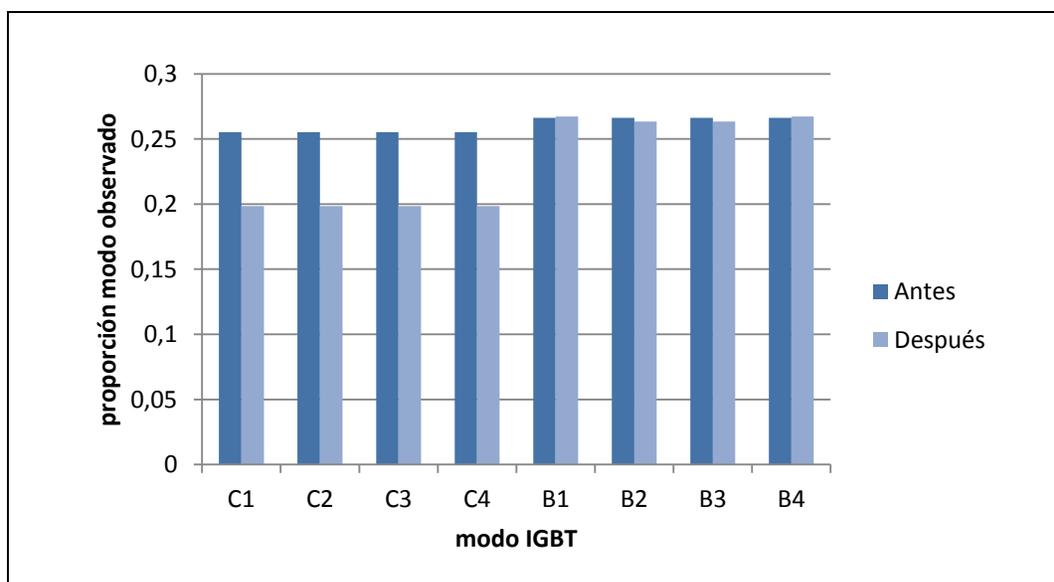


Figura 4-12: Modos observados ante cambio de frecuencia

Se observa que hay un cambio en los modos de conducción observados, luego de cambiar la frecuencia inducido en el inversor. No obstante, todos los MO siguen siendo registrados luego del cambio en escalón. Por lo tanto, el sistema de monitoreo no identifica ningún problema en el funcionamiento del inversor.

### 4.3.3 Fase abierta

La tercera simulación busca determinar la respuesta del sistema de monitoreo para el caso de una falla de fase abierta. Esta falla es inducida en el instante  $t = 0,05$  s. Antes de ese instante, el inversor opera con normalidad a los 50 Hz.

La Figura 4-13 muestra, en su gráfico superior, las formas de onda de corriente de cada una de las fases del inversor. El gráfico inferior muestra la respuesta del sistema de monitoreo durante el tiempo de la simulación.

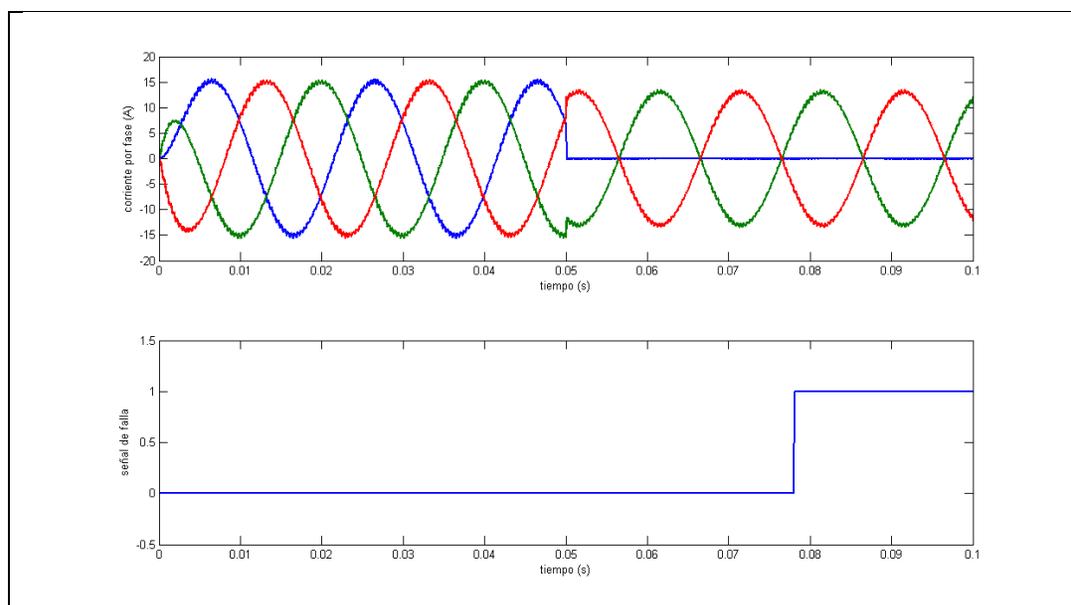


Figura 4-13: Corrientes de fase y señal de falla ante falla fase abierta

De la figura se observa que las formas de onda de corriente se ven afectadas por la falla de fase abierta. Haciendo que esta se vuelva plana en el instante  $t = 0,05$  s. El sistema de monitoreo reacciona, identificando la falla, antes del instante de tiempo  $t = 0,08$  s, lo que equivale a 1,5 ciclos del inversor.

Los MO observados, antes y después de inducir la falla de fase abierta, son mostrados en la Figura 4-14.

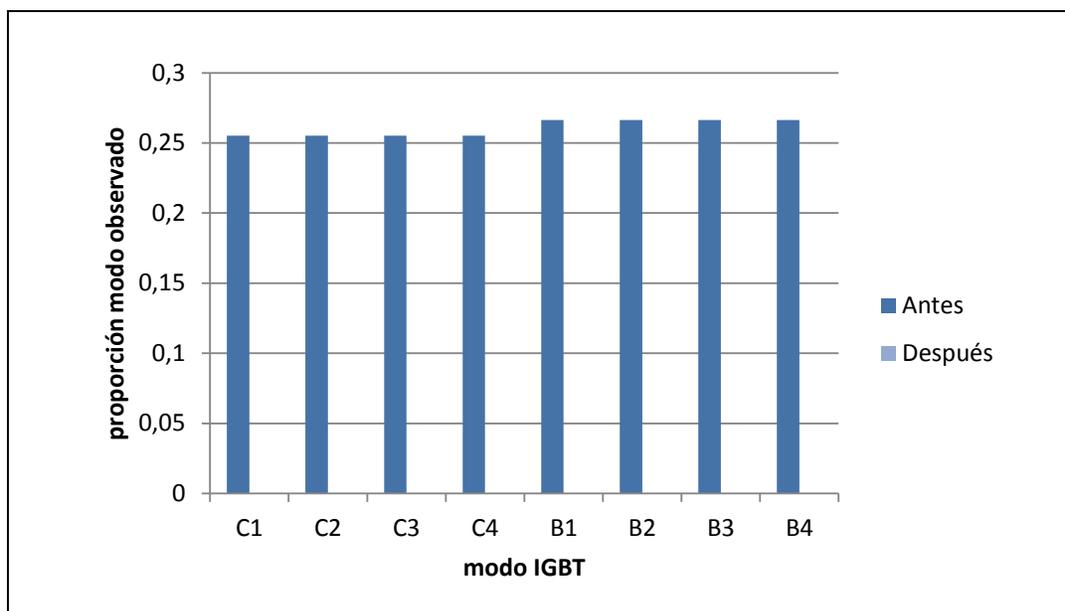


Figura 4-14: Modos observados ante falla de fase abierta

De la Figura 4-14 se aprecia que antes de inducir la falla, la proporción del tiempo que son observados los MO de los IGBTs es alta, pero al ocurrir la falla de fase abierta en la primera fase, estos MO desaparecen completamente. Al no circular corriente por la fase, todos los IGBTs de esa fase dejan de mostrar su operación. Dado que no puede ocurrir una falla abierta y otra cerrada simultáneamente para los 4 IGBTs, se concluye que la falla real es una falla de fase abierta.

#### 4.3.4 IGBT abierto

La última simulación realizada al inversor 3L-CHB y su sistema de monitoreo, consistió en una falla de IGBT abierto. En específico, la falla del IGBT 2 en la primera fase. Los resultados de la simulación se muestran en las Figuras 4-15 y 4-16.

La Figura 4-15 muestra dos gráficos. El primero correspondiente a las corrientes de fase del inversor, y el gráfico segundo a la respuesta del sistema de monitoreo a lo largo del tiempo. La falla es inducida en el instante  $t = 0,05$  s, y se puede apreciar la distorsión que se produce en la forma de onda de corriente. La primera fase (azul), prácticamente no es capaz de inducir una corriente negativa para su fase. Esto se debe a que el IGBT 2, de esa fase, tiene como función el generar aquella corriente negativa. El sistema de monitoreo, como lo muestra en segundo gráfico, responde en un tiempo menor a 1,5 ciclos del inversor.

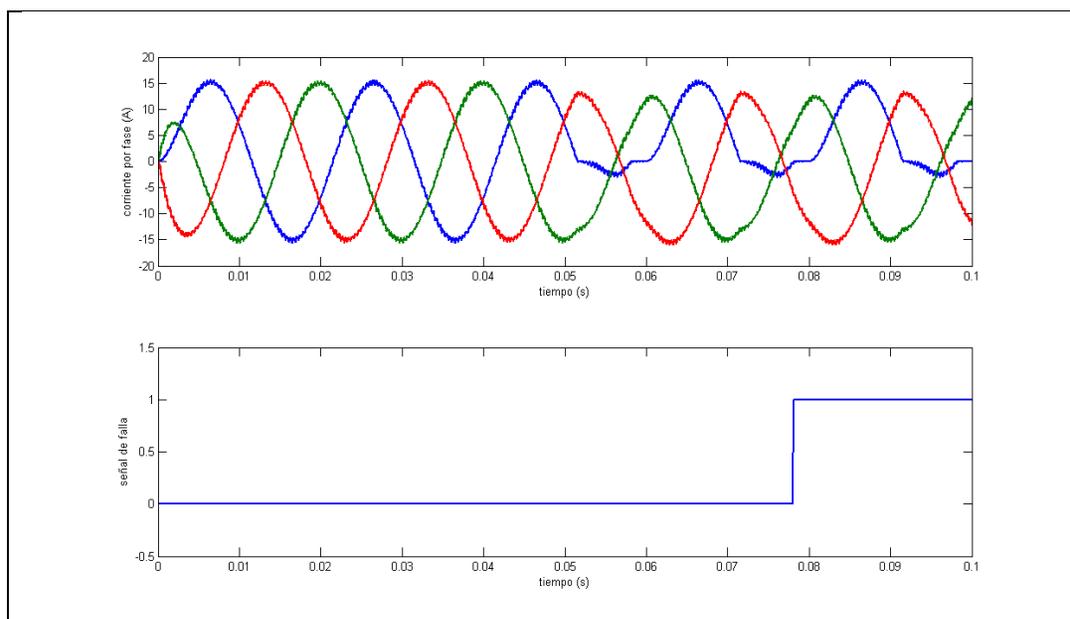


Figura 4-15: Corrientes de fase y señal de falla ante IGBT abierto

En la Figura 4-16 se muestra los MO de cada uno de los IGBTs de primera fase. En específico de muestra la conducción (Cx) y bloqueo (Bx), antes y después, de inducirse la falla de IGBT 2 abierto. Se aprecia de la figura que los modos de

conducción 2 y 3, no son registrados a lo largo del ciclo de muestreo. Esto se debe a que, tanto el IGBT 2 como el IGBT 3, deben de actuar de manera simultánea, para poder inducir la corriente negativa de la fase. Por tanto, el sistema de monitoreo detecta una falla, pero no es capaz de identificar si ha ocurrido una falla en el IGBT 2 o en el IGBT 3.

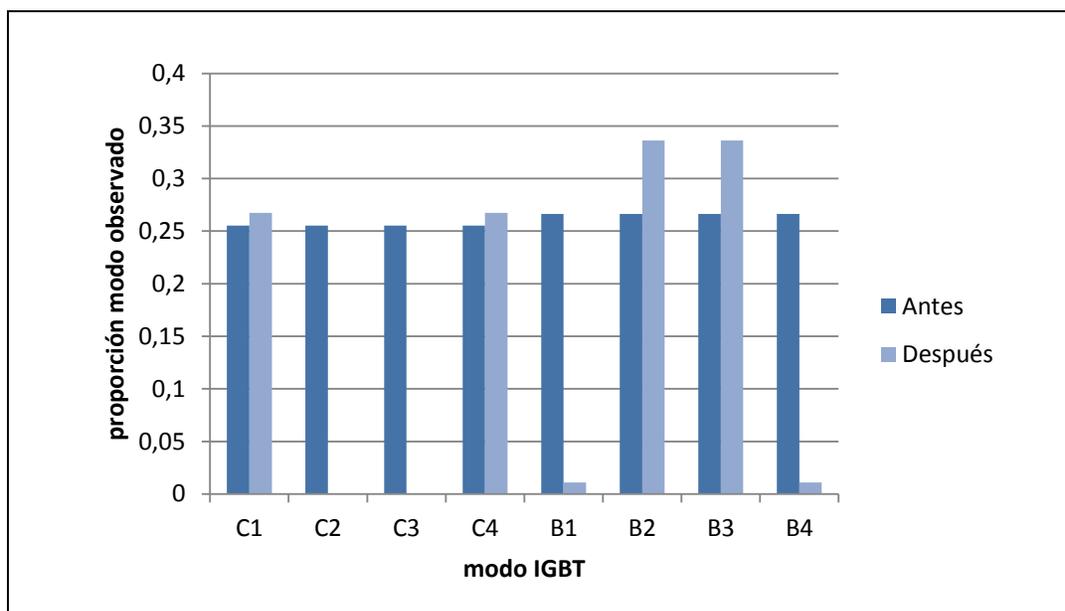


Figura 4-16: Modos observados ante falla IGBT abierto

De lo anterior, se concluye que el sistema de monitoreo identifica una falla, pero no de manera precisa, para inversores contruidos por puentes-H. Esto porque, no es capaz de diferenciar fallas abiertas de IGBTs cruzados (1 ó 4, 2 ó 3). Para obtener mayor identificación, se requeriría de otras fuentes de información, además de las corrientes de fase y alimentación.

#### 4.4 Resultados para 3L-NPC

En esta última sub-sección se muestran los resultados de simulación para un inversor NPC de tres niveles. Las pruebas realizadas muestran la respuesta del sistema de monitoreo ante: (1) cambios del UC0, (2) cambio de frecuencia, (3) falla de fase abierta, (4) falla de IGBT abierto, y (5) falla de IGBT cerrado.

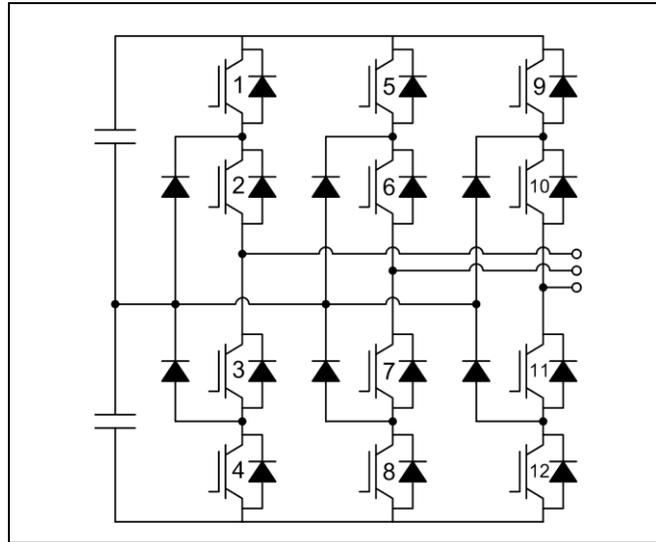


Figura 4-17: Esquema de inversor trifásico de tres niveles tipo CHB

#### 4.4.1 Umbral de corriente cero

Para el caso del inversor de tres niveles tipo NPC, la primera simulación realizada es la determinación del UC0 óptimo. La Figura 4-18 muestra los resultados obtenidos para los MO observados, para distintos UC0.

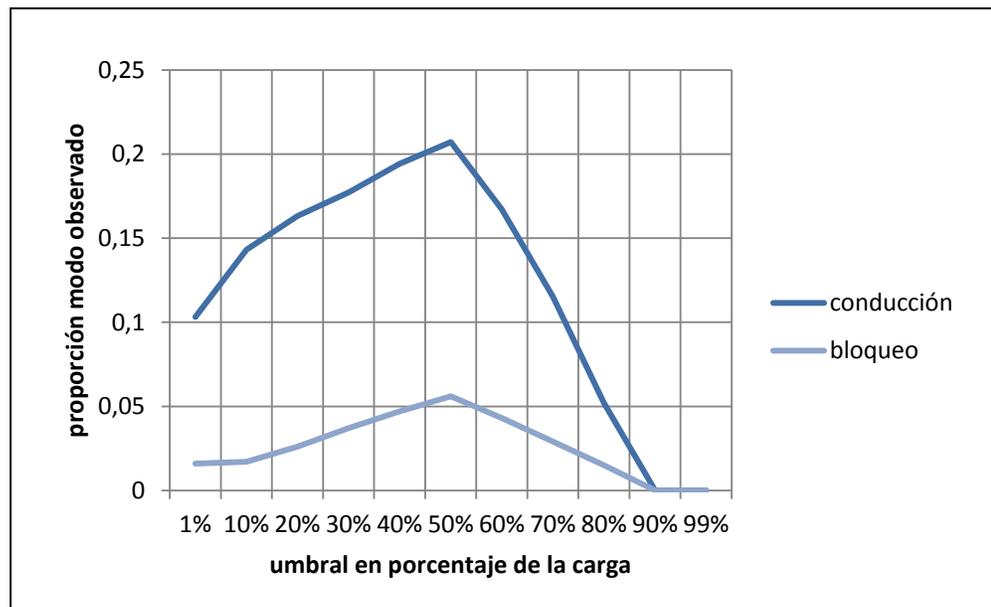


Figura 4-18: Modos observados ante cambio de umbral de corriente cero

De los resultados obtenidos, se observa que el cambio del UC0 tiene un efecto en los MO de los IGBTs. Los valores observados son mayores a cero hasta llegar aproximadamente al 80% de la corriente de fase, luego de eso se vuelven nulos. Por tanto, el comportamiento es levemente distinto al observado en el puente trifásico de dos niveles. No obstante esta diferencia, el UC0 es óptimo en el nivel 50%.

#### 4.4.2 Cambio de frecuencia

La segunda simulación busca determinar el efecto que tiene el cambio de frecuencia en el sistema de monitoreo. La Figura 4-19 muestra la forma de onda de corriente para las tres fases del inversor NPC, como también muestra la respuesta final del sistema de monitoreo a lo largo del tiempo.

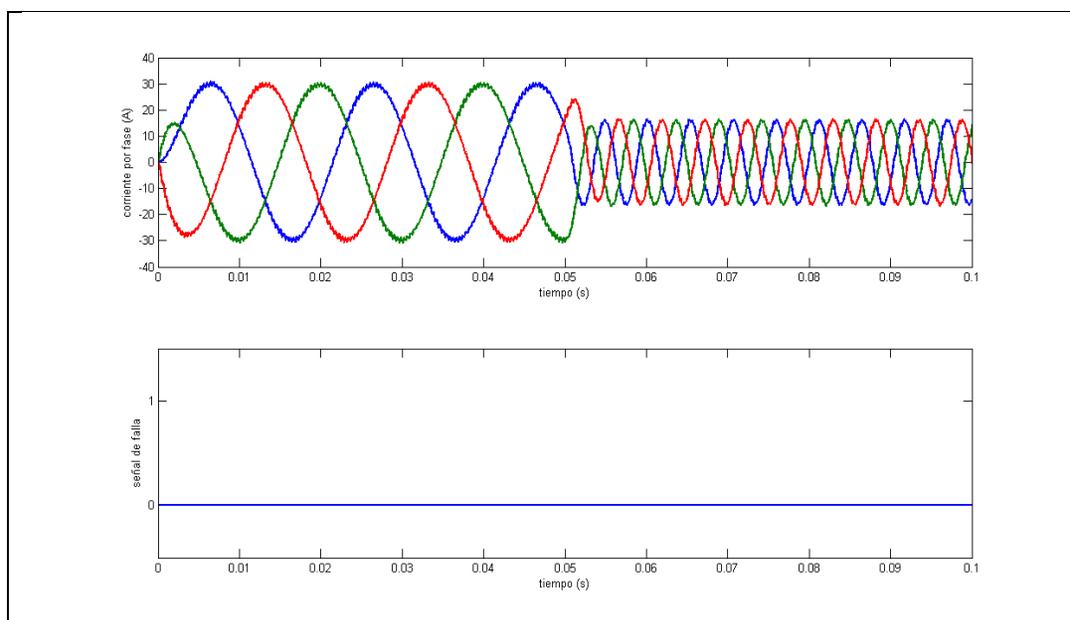


Figura 4-19: Corrientes de fase y señal de falla en cambio de frecuencia

El cambio de frecuencia realizado, varía desde los 50 Hz del inversor hasta los 190 Hz, en forma de escalón. Así lo muestra la Figura 4-19, donde hay una alteración, tanto en la amplitud de la corriente, como la frecuencia. En el gráfico inferior de la misma figura, se observa que el sistema de monitoreo no malinterpreta el cambio como una falla en los IGBTs del inversor.

De la misma simulación, se extraen los MO de los 4 IGBTs pertenecientes a la primera fase. Los resultados, como proporción del tiempo del ciclo, son mostrados en la Figura 4-20. Donde se comparan las observaciones, antes y después, de hacerse el cambio de frecuencia del inversor.

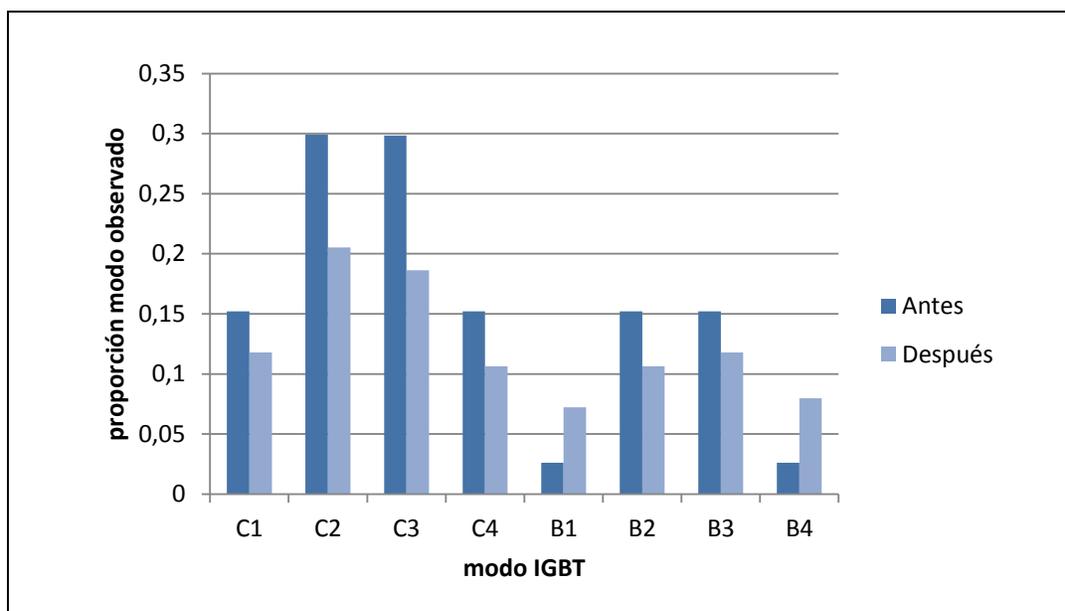


Figura 4-20: Modos observados en cambio de frecuencia

Tanto la conducción (Cx) como el bloqueo (Bx), están presente para todos los IGBTs, como también para el antes y después del cambio de frecuencia en el inversor. Por lo tanto, el sistema de monitoreo interpreta correctamente que no ha ocurrido una falla en el inversor.

### 4.4.3 Fase abierta

La tercera simulación consistió en modelar una falla de fase abierta. Esta falla fue inducida en la primera fase, en el tiempo  $t = 0,05$  s. Los resultados de la simulación son mostrados en las Figuras 4-21 y 4-22.

La Figura 4-21 muestra las corrientes de fase del inversor, como también la señal de falla del sistema de monitoreo. Al inducirse la falla de fase abierta, la primera fase (azul) se vuelve plana, al no haber un camino que permita la circulación de corriente. El sistema de monitoreo detecta la falla en un tiempo anterior a  $t = 0,08$  s (1,5 ciclos).

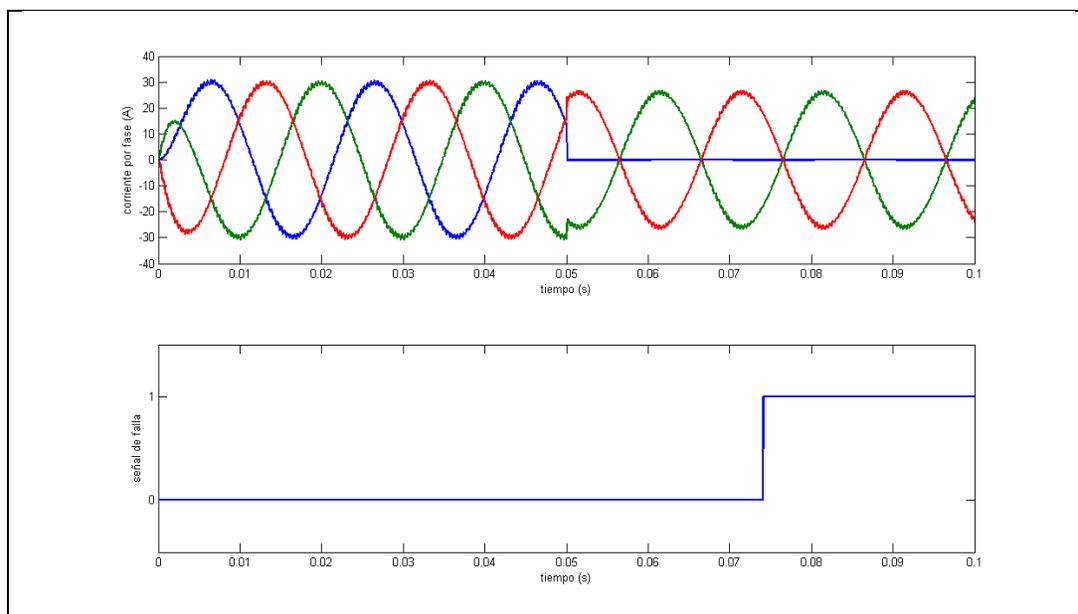


Figura 4-21: Corrientes de fase y señal de fallas en fase abierta

La segunda parte de los resultados son mostrados en la Figura 4-22. Ahí se observan los MO de cada uno de los IGBTs, pertenecientes a la primera fase. Antes de la introducción de la falla, la proporción del tiempo en que se observan los MO de los IGBTs no es uniforme. No obstante, todos los MO son observados aunque sea una vez. Al inducirse la falla (después), ningún MO es observado, por lo tanto, el sistema de monitoreo concluye que ha existido una falla de fase abierta

en el inversor. Las otras dos fases no se ven mayormente afectadas en la corriente y las señales de falla no registran falla para esas fases.

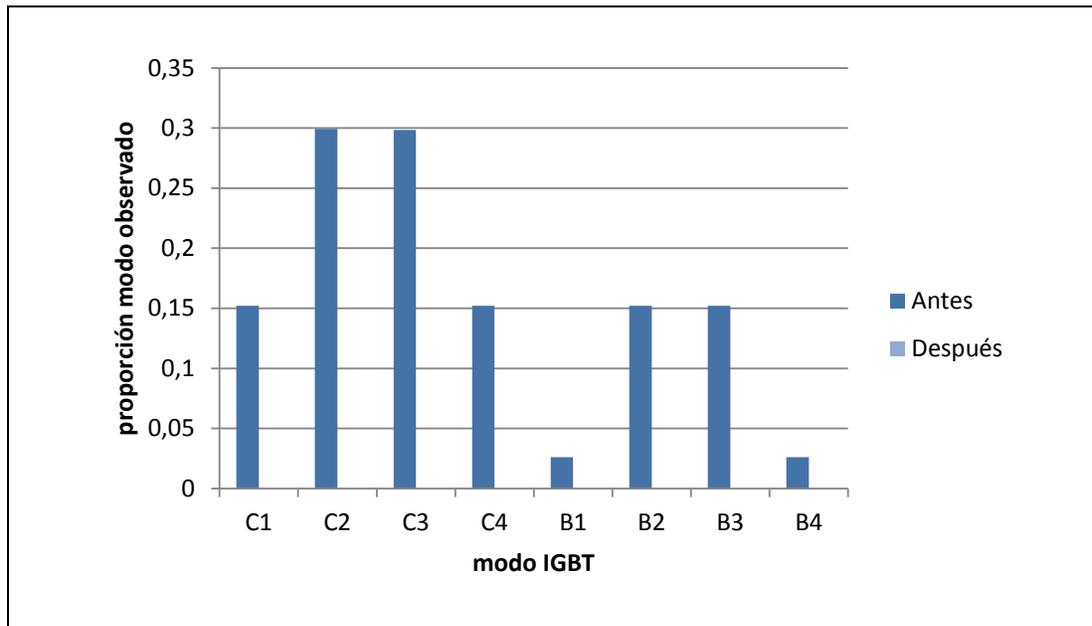


Figura 4-22: Modos observados en fase abierta

#### 4.4.4 IGBT abierto

La cuarta simulación realizada induce una falla de IGBT abierto en el inversor NPC, específicamente en el IGBT 1 (primera fase). La falla es introducida en el tiempo  $t = 0,05$  s. Los resultados obtenidos son mostrados en las Figuras 4-23 y 4-24.

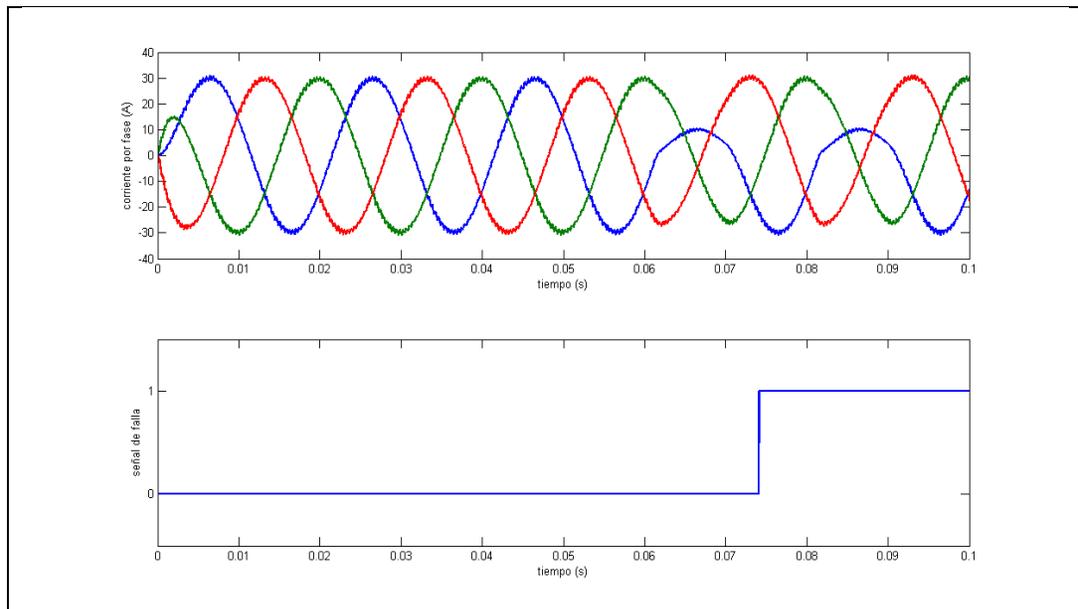


Figura 4-23: Corrientes de fase y señal de falla en IGBT abierto

La Figura 4-23 muestra, en su gráfico superior, la forma de corriente en las tres fases del inversor. En el tiempo  $t = 0,05$  s es inducida la falla abierta del IGBT 1. Se aprecia que la primera fase (azul), luego de la falla no es capaz de alcanzar valores positivos muy altos. Esto es porque el IGBT 1, al conducir, es encargado de generarlos. El sistema de monitoreo, ante la falla, responde en menos de un ciclo y medio, identificando la falla.

En la Figura 4-24 son mostrados los MO observados para los 4 IGBTs de la primera fase. Estos resultados son capturados antes y después de ocurrir la falla.

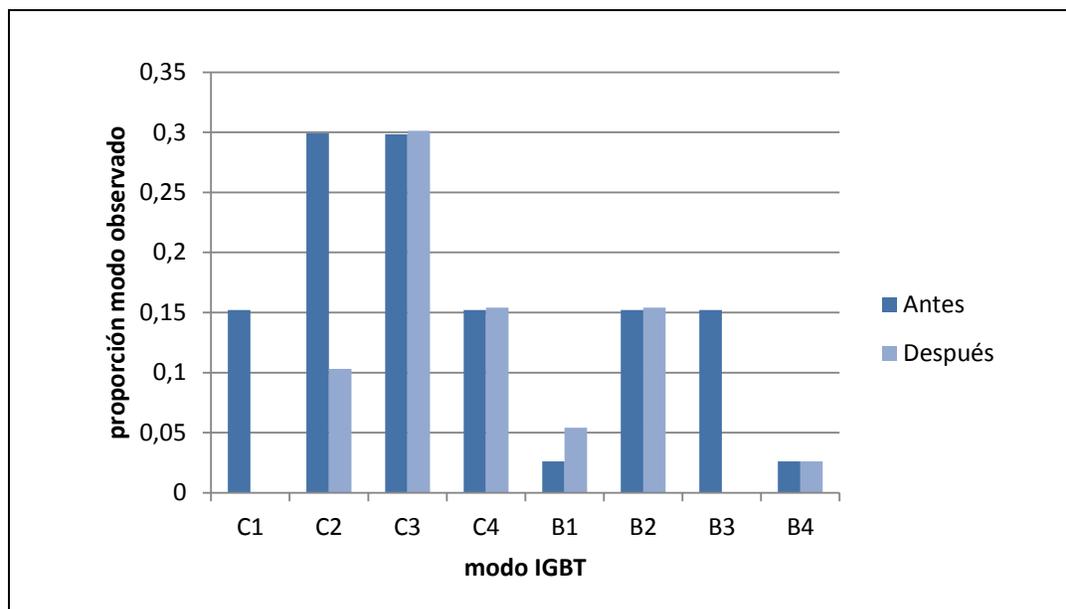


Figura 4-24: Modos observados en IGBT abierto

Se aprecia en la Figura 4-24 que, antes de ocurrir la falla, todos los MO de los IGBTs no son observados de manera uniforme, pero sí son observados finalmente. No obstante, al ocurrir la falla, tanto la conducción del IGBT 1 (C1), como el bloqueo del IGBT 3 (B3) desaparecen. Por tanto, el sistema deduce que ha ocurrido una falla de IGBT 1.

#### 4.4.5 IGBT cerrado

El inversor NPC de tres niveles, es capaz de seguir operando si ocurren fallas cerradas en los IGBTs superiores e inferiores (1, 5, 9, 4, 8, 12). Por tanto, la última simulación realizada induce una falla cerrada del IGBT 1. Esta falla es introducida en el instante  $t = 0,05$  s. Las Figuras 4-25 y 4-26 muestran los resultados obtenidos.

La Figura 4-25 muestra las corrientes por fase del inversor, como también la señal de falla generada por el sistema de monitoreo. Se aprecia que las formas de onda de corriente son modificadas bastante al ocurrir la falla. La primera fase (azul) aumenta de tamaño producto que el inversor no es capaz de inducir un voltaje cero

cuando la corriente es positiva (producto de la falla). El sistema de monitoreo detecta la falla en un tiempo menor a 0,03 segundos.

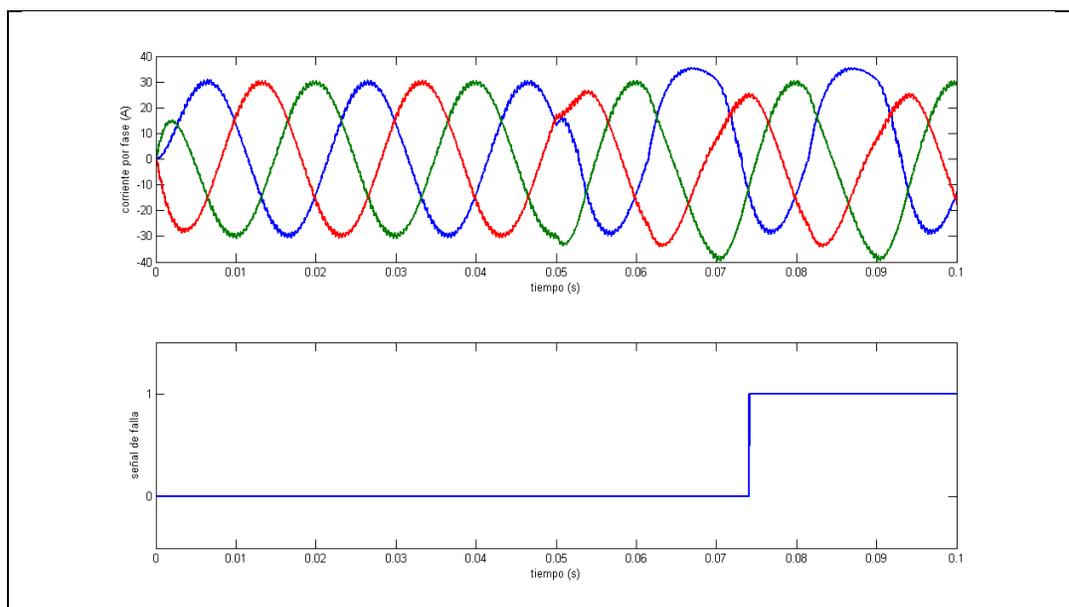


Figura 4-25: Corrientes de fase y señal de fallas en IGBT cerrado

Los MO, de cada uno de los IGBTs de la fase, son mostrados en la Figura 4-26. Se observa que antes de la falla, todos los MO están presentes, aunque sea en distintas proporciones. Después de la falla, el único MO que deja de ser observado es el bloqueo del primer IGBT (B1). Dado que éste es el único MO ausente de los IGBT, el sistema de monitoreo concluye que la falla ocurrida, es producto del IGBT 1. Al no ser capaz de abrirse el IGBT, se mantiene siempre en conducción.

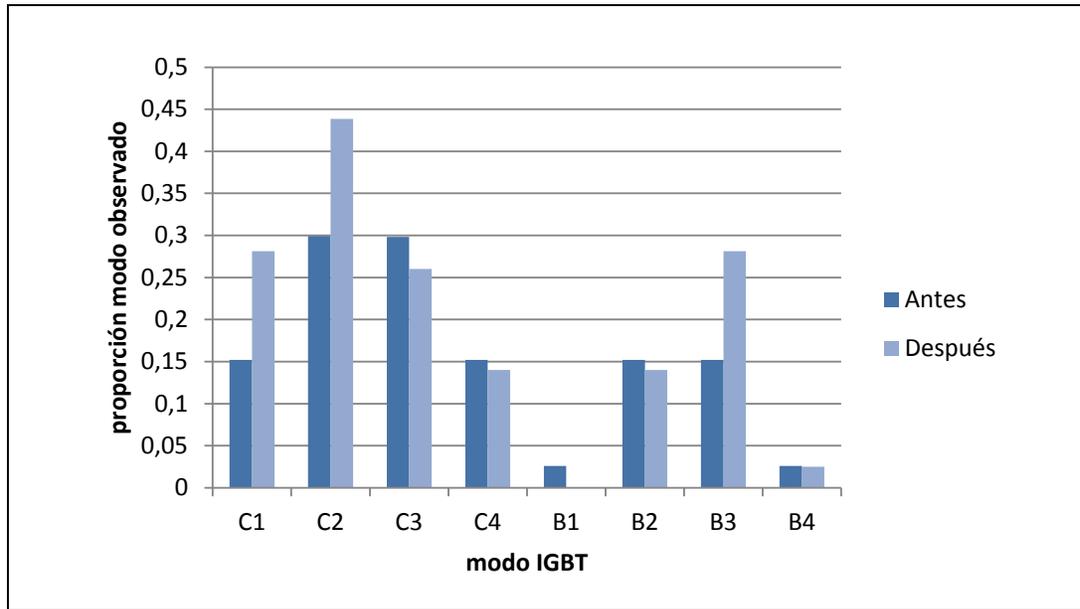


Figura 4-26: Modos observados en IGBT cerrado

De las simulaciones anteriores, se puede concluir que el sistema de monitoreo, para un inversor de tres niveles tipo NPC, funciona bien. No se ve alterado por los cambios de frecuencia, detecta las fases abiertas, IGBTs abiertos, y para IGBTs específicos (IGBT 1, 4, 5, 8, 9, 12), es capaz de detectar que éstos se encuentran constantemente cerrados.

## **5 EXPERIMENTOS**

Este capítulo aborda las pruebas realizadas al sistema de detección de fallas para un inversor de dos niveles trifásico. Se muestra y explica el montaje experimental y los resultados obtenidos para las distintas pruebas realizadas. En el montaje experimental se incluye una explicación de las modificaciones a un inversor de dos niveles trifásico, para poder simular una fallas. Además se muestran los resultados obtenidos respecto a los EO por el sistema de monitoreo al operar el inversor de manera correcta, al ocurrir una falla de fase abierta, y una falla de IGBT abierto.

### **5.1 Montaje experimental**

El esquema general del montaje experimental consiste en el sistema de monitoreo desarrollado en esta tesis, conectado directamente a una pantalla LCD serial. El sistema a monitorear es un módulo inversor puente trifásico de dos niveles (Anexo Q). Al ser los experimentos en un puente trifásico, se utilizaron 3 sensores de corriente. Dos conectados a terminales de salida (corriente AC) y uno a un terminal de alimentación del inversor (corriente DC). Se utilizó una fuente conmutada de corriente continua de 60V 30A para alimentar el inversor. Se accionó el inversor con un controlador industrial ABB AC800PEC, generando una señal PWM constante. La interconexión entre el controlador y el inversor se hizo por medio de tres fibras ópticas, cada una transportando señales para las fases del inversor. La carga utilizada es del tipo RL, propia de este tipo de aplicaciones, y con un factor de potencia de 0,69 inductivo al momento de realizar las pruebas (medidas tomadas con un analizador de potencia). El esquema de la implementación es mostrada en la Figura 5-1 y una fotografía del sistema montado en la Figura 5-2. La Figura 5-3 muestra la carga utilizada para hacer las pruebas al sistema de monitoreo, y la información desplegada por el LCD cuando ha ocurrido una falla en el inversor.

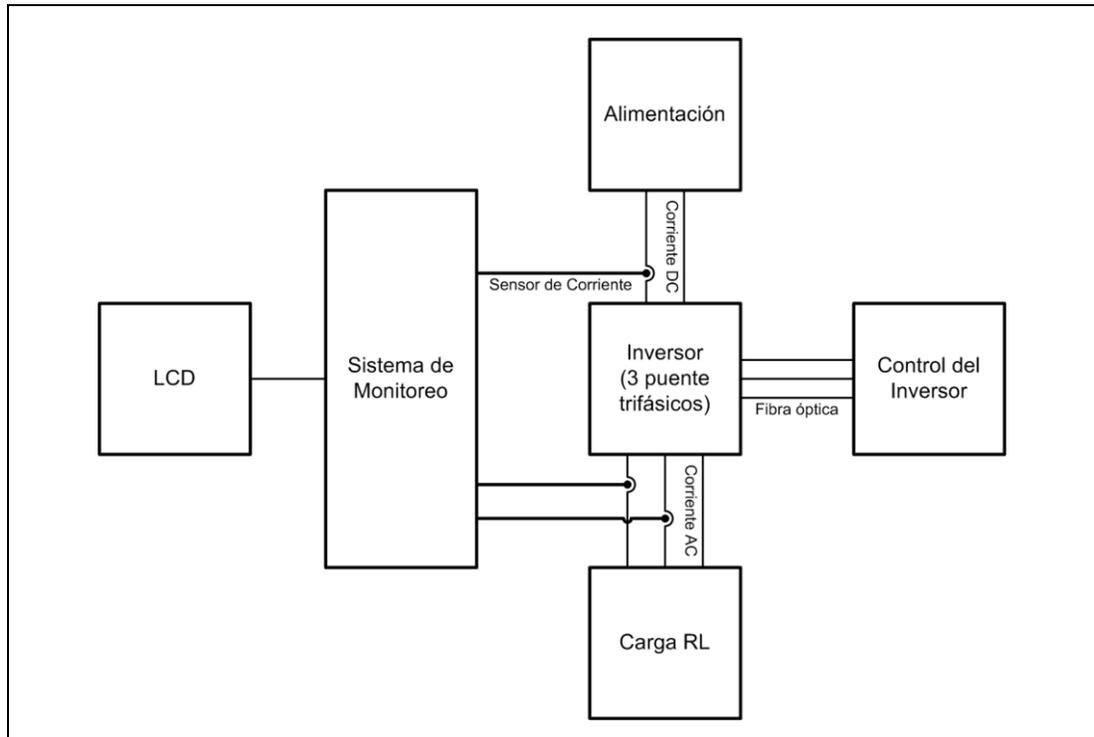


Figura 5-1: Esquema general del montaje experimental

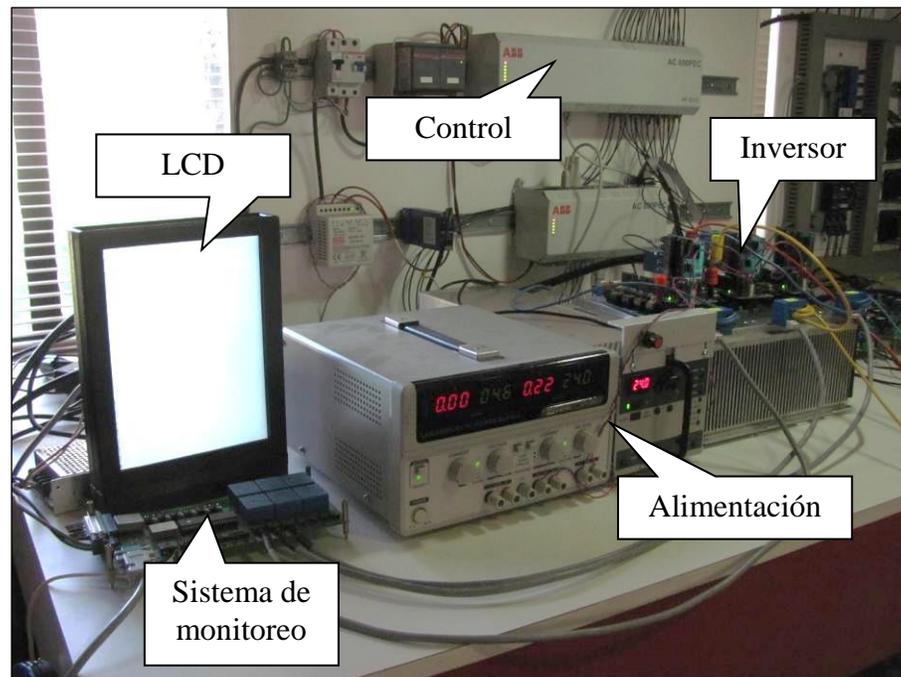


Figura 5-2: Montaje experimental

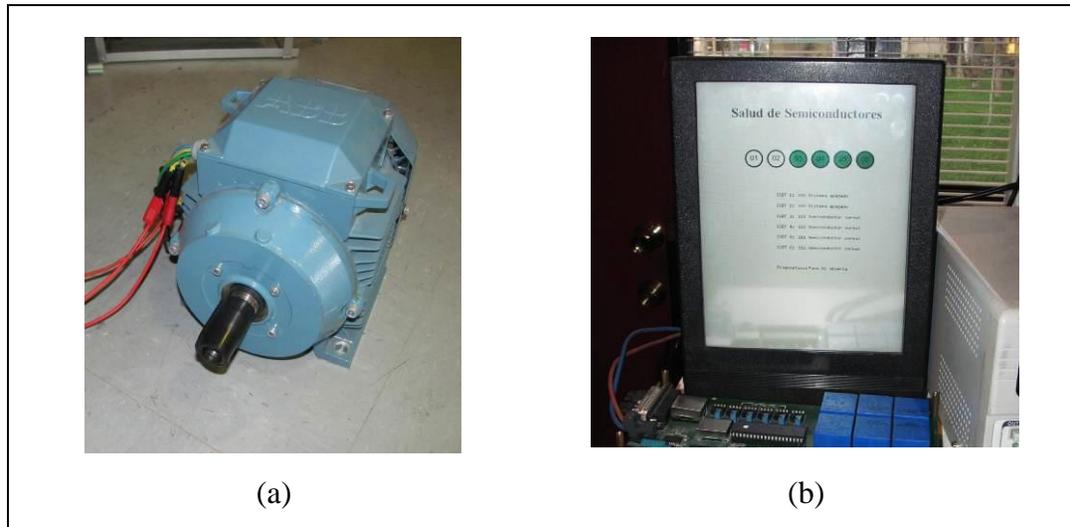


Figura 5-3: (a) Carga de prueba y (b) LCD desplegando información

Para hacer las pruebas de falla, se utilizaron módulos puente trifásico ya existentes en el laboratorio y comúnmente usados en la industria. Estos ya contenían toda la electrónica necesaria, para ser operados a través de fibra óptica por un sistema de control. Cada una de estas fibras opera una de las fases del inversor. Como no tiene sentido hacer conducir ambos IGBTs de una fase de manera simultánea (corto circuito), sólo se utiliza una única señal de control por fase. Esta señal es transferida directamente al IGBT superior, y negada para el IGBT inferior (Figura 5-4). Si se desea simular la ocurrencia de una falla en alguno de estos dos IGBTs, se requeriría controlar cada IGBT de manera independientemente. Por restricciones de la implementación de la electrónica de disparo, al desear mantener abierto el IGBT 6, necesariamente el IGBT 5 quedaría cerrado. Aquello sería dos fallas simultaneas y por lo tanto, no útiles para las pruebas que se desean realizar.

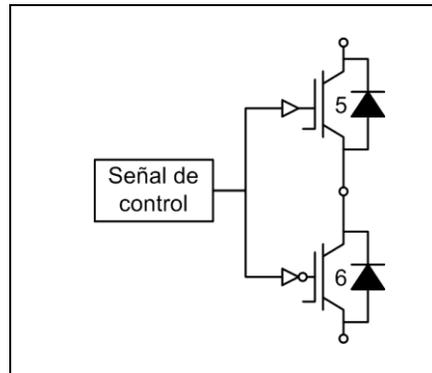


Figura 5-4: Esquema de disparos IGBTs complementarios

Si consideramos que el puente trifásico está contenido en un módulo sellado, y que la electrónica de disparo ya está implementada para operar los IGBTs de manera pareada, es necesario elaborar una forma de hacer la prueba de IGBT abierto sin hacer modificaciones al módulo o a la electrónica de disparo. Es por ello que se ideó una forma de interconexión utilizando 3 módulos puentes trifásicos, conectados de tal forma, que permiten hacer una prueba de IGBT abierto, sin intervenir los módulos. La forma de interconexión es mostrada en la Figura 5-5.

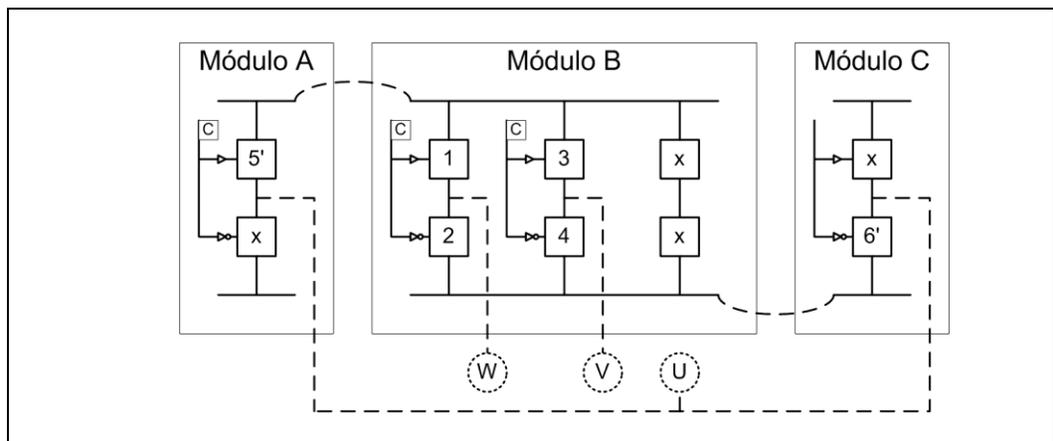


Figura 5-5: Esquema de interconexión para simular falla

En la Figura 5-5, el módulo B es el puente trifásico utilizado para implementar los IGBTs sin fallas (1 al 4). Los IGBTs marcados con una "x" son aquellos que no son utilizados y por tanto, no importa su modo de operación para estas pruebas.

Por lo tanto, los IGBTs 1 al 4 reciben sus señales de control normales. No así los dos IGBTs restantes del módulo B.

El módulo A conecta su barra DC positiva con la barra DC positiva del módulo B. De esta forma queda alimentado el módulo A. No obstante, la barra DC negativa del módulo A es dejada libre. Esto permite que tenga efecto lo que ocurra en el IGBT 5' y no su IGBT complementario.

El caso del módulo C es análogo al módulo A, pero invertido. Las barras DC negativa de los módulos B y C son interconectadas, pero no así las barras positivas. De esta forma es el IGBT 6' el que opera, sin que su complemento tenga efecto en la carga. Notar que el módulo C no recibe una señal de control, como sí lo hacen el módulo B y módulo A. Al no recibir una señal de control, el IGBT 6' queda abierto, mientras que el IGBT complementario queda siempre conduciendo. La carga RL es conectada a los terminales W, V, y U. El terminal W y U son conectados a los puntos medios de sus respectivas fases. La terminal U conecta los puntos medios de los módulos A y C, para que en conjunto simulen ser una pierna del inversor trifásico, pero operado como IGBT de manera independiente. La Figura 5-6 muestra la implementación del inversor.

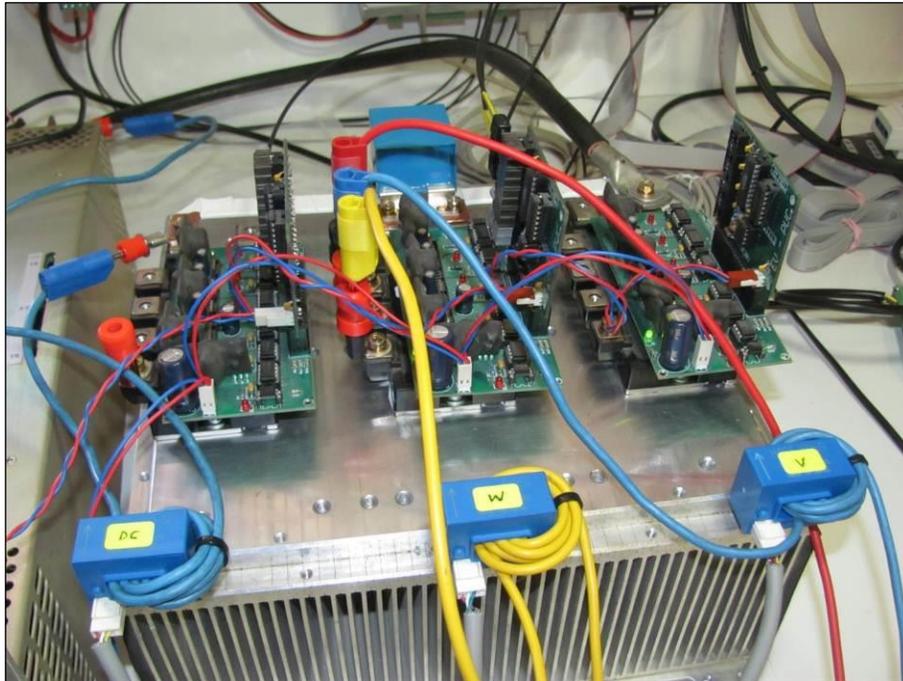


Figura 5-6: Implementación del sistema simulador de fallas con 3 puentes trifásicos

Notar que la implementación del sistema de pruebas no incluyó el diseño del sistema de disipación de calor de los módulos IGBT. No obstante, el disipador utilizado es más que suficiente para las pruebas realizadas.

## 5.2 Estados observados

Para verificar el correcto funcionamiento del sistema de monitoreo, se realizaron tres pruebas de funcionamiento bajo distintas condiciones. La primera donde el inversor operaba normalmente, sin ninguna falla. La segunda donde se simula una falla de fase abierta. Y la tercera simulación presenta una falla de IGBT abierto. Bajo estas tres condiciones, se analizaron los EO durante un ciclo, y se determinó si los MO de conducción y bloqueo estaban demostrados, para cada IGBT del inversor trifásico. Las pruebas fueron realizadas con un UC0 definido como la mitad de la corriente máxima sensada.

### 5.2.1 Inversor normal

El primer experimento consiste en hacer operar el inversor trifásico de manera normal y registrar los EO. Esto quiere decir que no se induce ninguna falla en el inversor y, por lo tanto, los EO indican que todos los semiconductores operan correctamente. Demostrando cada IGBT la capacidad de conducir y de bloquear corriente.

En la Figura 5-7 se muestra un gráfico de los EO registrados por el sistema de monitoreo cuando el inversor opera correctamente. La altura de las barras mostradas es proporcional al número de veces que los estados fueron observados durante el intervalo de muestreo.

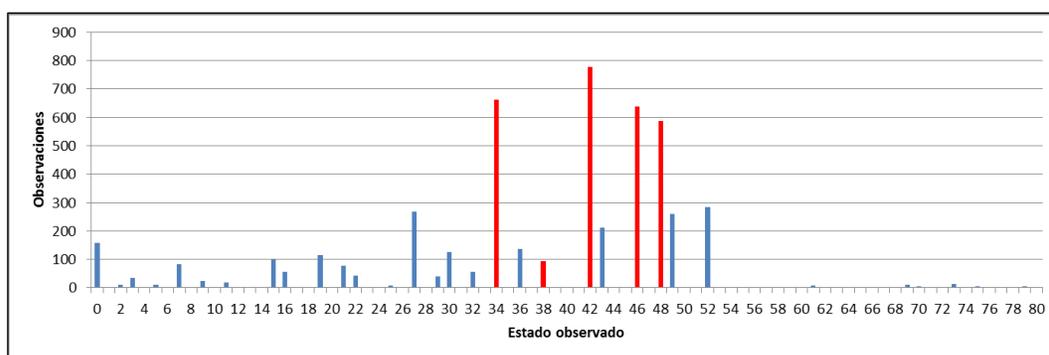


Figura 5-7: Gráfico de todos los estados observados en inversor normal

Con el color rojo son destacados 5 EO. Estos EO son los que más información aportan, para este caso, sobre el funcionamiento de cada uno de los IGBTs del inversor. A pesar de que casi todos los EO aportan información (excepto EO = 0), son estos 5 los mínimos suficientes para garantizar el perfecto funcionamiento de cada uno de los IGBTs. Siendo cierto incluso si cada uno de estos 5 EO son registrados una sola vez durante el ciclo.

La Tabla IV-1 muestra estos 5 EO y la información sobre conducción y bloqueo que demuestran para cada IGBT del inversor.

Tabla IV-1: Estados observados mínimos en inversor normal

IGBT	IGBT 1	IGBT 2	IGBT 3	IGBT 4	IGBT 5	IGBT 6
Cerrado	42	46	48	42	34	38
Abierto	46	42	42	48	38	34

Por lo anterior, dado que existen EO que confirman los MO de cada uno de los seis IGBTs del inversor, se puede afirmar con toda seguridad que el inversor está operando correctamente.

### 5.2.2 Fase abierta

El segundo experimento muestra el cambio de los EO al abrir la primera de las fases que alimentan la carga. Eso significa desconectar uno de los cables que provienen del inversor. Como es de suponer, hubo una serie de estados que fueron imposibles de observarse producto de la falla de fase abierta. Los resultados experimentales para el registro de EO del sistema de monitoreo son mostrados en la Figura 5-8.

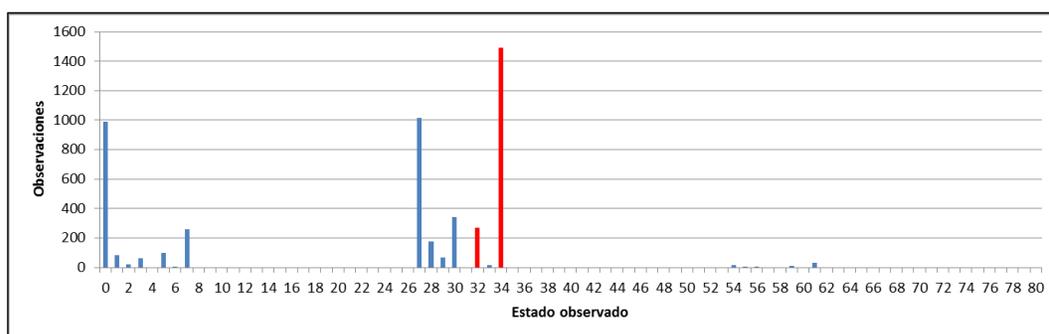


Figura 5-8: Gráfico de todos los estados observados en fase abierta

De la Figura 5-8 se aprecia que los EO no se encuentran tan dispersos como en el inversor operando correctamente (Figura 5-7), sino que se encuentran concentradas en EO específicos. De los EO registrados, son 2 los que destacan (de color rojo) por ser suficientes para reemplazar toda la información contenida en los demás EO registrados durante el ciclo.

Se construye la Tabla IV-2 con los EO registrados que permiten deducir la operación de cada semiconductor para la prueba de fase abierta.

Tabla IV-2: Estados observados mínimos en inversor fase abierta

IGBT	IGBT 1	IGBT 2	IGBT 3	IGBT 4	IGBT 5	IGBT 6
Cerrado	-	-	32	34	34	32
Abierto	-	-	34	32	32	34

En la Tabla IV-2 se aprecia que no todos los IGBTs pudieron demostrar sus propiedades. Los IGBTs 1 y 2, no obtienen ninguna información, tanto de la conducción como del bloqueo de corriente eléctrica. Con estos datos se concluye que, la fase constituida por los IGBTs 1 y 2, está abierta.

### 5.2.3 IGBT abierto

El último experimento consiste en ver el comportamiento de los EO frente a una falla abierta del IGBT 6. Luego de un ciclo, los datos recolectados son los mostrados en la Figura 5-9.

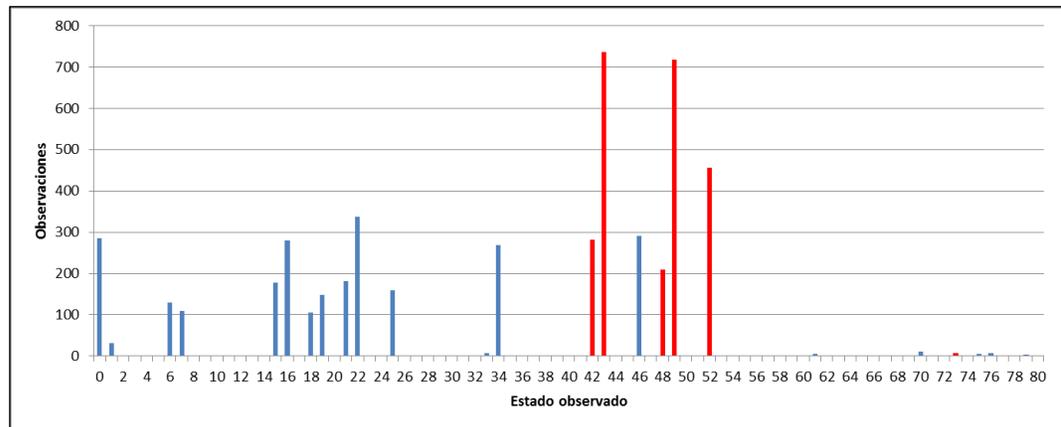


Figura 5-9: Gráfico de todos los estados observados con IGBT abierto

Se puede apreciar en la Figura 5-9 que los EO están más concentrados que el caso de operación normal, pero menos concentrados que los estados de la falla abierta. Con estos datos se deduce que los EO mínimos para este caso son los marcados con rojo en la figura y descrita la información que entregan al sistema de monitoreo en la Tabla IV-3.

Tabla IV-3: Estados observados mínimo en inversor con IGBT abierto

IGBT	IGBT 1	IGBT 2	IGBT 3	IGBT 4	IGBT 5	IGBT 6
Cerrado	42	49	48	43	52	-
Abierto	49	42	43	48	73	52

Como se puede apreciar en la Tabla IV-3, la capacidad de bloquear corriente se verifica en todos los IGBTs. No obstante, para el caso de la conducción, sólo el IGBT 6 no lo logra hacer. Por tanto se concluye de este experimento, que el IGBT 6 no está operando correctamente. En específico, que está en falla abierta.

## 6 CONCLUSIONES Y TRABAJO FUTURO

Realizado el trabajo teórico, simulaciones, implementación y pruebas experimentales, se puede concluir que el sistema de monitoreo propuesto, para inversores puente trifásico, NPC y CHB, es una alternativa interesante a considerar. Su carácter no invasivo es una importante ventaja para su fácil implementación en inversores ya instalados en la industria o para incluirlo en equipos móviles de diagnóstico preventivo en terreno.

El uso de los EO, para determinar los flujos internos de corriente, es lo suficientemente robusto para identificar la operación de los IGBTs. No obstante, no es posible observar todo lo que ocurre dentro del inversor, en un determinado instante, pero sí en un ciclo del inversor.

La metodología propuesta ha demostrado ser aplicable para distintos tipos de inversores, aunque requiere de ajustes finales; como definición del UC0 y el intervalo de muestreo, para la detección de fallas. Por lo que la metodología general, para la recolección de información sobre el estado de los IGBTs, resultó ser exitosa. Siendo esta especialmente eficiente en el descarte de fallas en el sistema.

La implementación del sistema ha resultado ser adecuada. La construcción del sistema fue relativamente sencilla. Siendo los componentes principales los sensores de corriente y una DSP. No fueron necesarios amplificadores operacionales para adaptar los sensores a la DSP, ni tampoco hubo problemas con el ruido en las líneas. Los resultados experimentales demuestran que el sistema es muy confiable. Siendo necesaria una única observación de un estado, para poder garantizar que éste efectivamente ocurrió. Además, no se requirió calibración de los UC0 en los sensores de corriente.

La implementación de una interfaz gráfica ha resultado ser satisfactoria, por medio de la utilización de pantallas seriales inteligentes. Eso sí, es importante notar que hubo problemas con la velocidad que se despliega la información en pantalla, producto de limitaciones de ésta, atribuibles al hecho que la pantalla era un primer modelo desarrollado por el fabricante. Siendo necesario implementar en el código una parcialización en el envío de información. Actualizando sólo aquella información que era imprescindible, complicando el código del sistema.

Dentro de las áreas que serían interesantes profundizar la investigación serían aquellas relacionadas con: mejorar la implementación del sistema de detección, integración del sistema de monitoreo con el sistema de control, y mejorar la interface gráfica del sistema.

Para mejorar la implementación del sistema de detección de fallas, se podría utilizar sistemas expertos o redes neuronales que hagan mejor uso de las tablas desarrolladas en este proyecto.

La integración del sistema de monitoreo con el sistema de control generaría un sistema de supervisión más inteligente. Capaz de discernir si es económicamente razonable el hacer una detención inmediata del proceso o si es conveniente el operar a una capacidad reducida hasta una parada de planta programada. Además, al tener mayor información sobre el tipo de carga alimentada y su modo de operación, el sistema de monitoreo integrado al sistema de control podría reducir el intervalo de muestreo necesario para determinar si ha ocurrido una falla. En ese caso sólo se verificarían IGBTs específicos que han tenido la posibilidad de demostrar todos sus MO, y sólo en esos casos analizar si presentan fallas. Como también, podría incluirse las señales de disparo. Con esta información, se podría identificar un mayor número de flujos de corriente, dado los EO. Lo que permitiría reducir los tiempos de muestreo necesarios.

Finalmente, se podría incluir estos algoritmos en equipos de mediciones implementados en la actualidad como lo son los analizadores de potencia y energía. Estos equipos miden corrientes y voltajes de líneas, permitiendo calcular flujos de potencia, factor de potencia y THD (*total harmonic distortion*). Al ya tener todos estos sensores, agregar el software necesario no sería de gran complejidad, lo que permitiría verificar el funcionamiento de inversores en terreno. Ejemplos específicos donde se podría implementar son: Un Power Meter ION 8650, el cual es altamente utilizado en la industria y puede ser conectado a un sistema SCADA para el monitoreo en línea. También el sistema podría implementarse en un equipo Fluke 437-II Energy Analyzer. Equipo móvil que ya analiza la eficiencia de inversores al medir tanto la salida AC del inversor como la entrada DC, por lo que agregar una nueva funcionalidad sería bastante simple.

## BIBLIOGRAFIA

- An, Q.-T., Sun, L.-Z., Zhao, K., & Sun, L. (2011). Switching Function Model-Based Fast-Diagnostic Method of Open-Switch Faults in Inverters Without Sensors. *Power Electronics, IEEE Transactions on*, 26(1), 119–126. doi:10.1109/TPEL.2010.2052472
- Brando, G., Dannier, A., Del Pizzo, A., & Rizzo, R. (2007). Quick identification technique of fault conditions in cascaded H-Bridge multilevel converters. *Electrical Machines and Power Electronics, 2007. ACEMP '07. International Aegean Conference on* (pp. 491–497). doi:10.1109/ACEMP.2007.4510549
- Brown, D. W., Abbas, M., Ginart, A., Ali, I. N., Kalgren, P. W., & Vachtsevanos, G. J. (2012). Turn-Off Time as an Early Indicator of Insulated Gate Bipolar Transistor Latch-up. *Power Electronics, IEEE Transactions on*, 27(2), 479–489. doi:10.1109/TPEL.2011.2159848
- Correa, P., Pacas, M., & Rodriguez, J. (2006). Modulation Strategies for Fault-Tolerant Operation of H-Bridge Multilevel Inverters. *Industrial Electronics, 2006 IEEE International Symposium on* (Vol. 2, pp. 1589–1594). doi:10.1109/ISIE.2006.295709
- Estima, J. O., & Marques Cardoso, A. J. (2011). A New Approach for Real-Time Multiple Open-Circuit Fault Diagnosis in Voltage-Source Inverters. *Industry Applications, IEEE Transactions on*, 47(6), 2487–2494. doi:10.1109/TIA.2011.2168800
- Gaeta, A., Scarcella, G., Scelba, G., De Caro, S., & Testa, A. (2011). Inverter fault-identification for VSI motor drives. *Diagnostics for Electric Machines, Power Electronics Drives (SDEMPED), 2011 IEEE International Symposium on* (pp. 413–419). doi:10.1109/DEMPED.2011.6063656
- Kastha, D., & Bose, B. K. (1994). Investigation of fault modes of voltage-fed inverter system for induction motor drive. *Industry Applications, IEEE Transactions on*, 30(4), 1028–1038. doi:10.1109/28.297920
- Khomfoi, S., & Tolbert, L. M. (2007a). Fault Diagnostic System for a Multilevel Inverter Using a Neural Network. *Power Electronics, IEEE Transactions on*, 22(3), 1062–1069. doi:10.1109/TPEL.2007.897128
- Khomfoi, S., & Tolbert, L. M. (2007b). Fault Diagnosis and Reconfiguration for Multilevel Inverter Drive Using AI-Based Techniques. *Industrial Electronics, IEEE Transactions on*, 54(6), 2954–2968. doi:10.1109/TIE.2007.906994

- Kim, M.-S., Park, B.-G., Kim, R.-Y., & Hyun, D.-S. (2011). A novel fault detection circuit for short-circuit faults of IGBT. *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE* (pp. 359–363). doi:10.1109/APEC.2011.5744621
- Lezana, P., Mora, A., Juliet, J., & Silva, C. (2009). Control of an induction machine fed by a Cascade Multicell converter under fault. *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE* (pp. 1057–1062). doi:10.1109/IECON.2009.5414670
- Lezana, P., Pou, J., Meynard, T. A., Rodriguez, J., Ceballos, S., & Richardeau, F. (2010). Survey on Fault Operation on Multilevel Inverters. *Industrial Electronics, IEEE Transactions on*, 57(7), 2207–2218. doi:10.1109/TIE.2009.2032194
- Lu, B., & Sharma, S. K. (2009). A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters. *Industry Applications, IEEE Transactions on*, 45(5), 1770–1777. doi:10.1109/TIA.2009.2027535
- Rodriguez, J. (2002). Multilevel inverters: a survey of topologies, controls, and applications. *IEEE Transactions on Industrial Electronics*, 49(4), 724–738. doi:10.1109/TIE.2002.801052
- Rodriguez, J., Franquelo, L. G., Kouro, S., Leon, J. I., Portillo, R. C., Prats, M. A. M., & Perez, M. A. (2009). Multilevel Converters: An Enabling Technology for High-Power Applications. *Proceedings of the IEEE*, 97(11), 1786–1817. doi:10.1109/JPROC.2009.2030235
- Rodríguez-Blanco, M. A., Claudio-Sánchez, A., Theilliol, D., Vela-Valdés, L. G., Sibaja-Terá andn, P., andndez-Gonzá andlez, L., & Aguayo-Alquicira, J. (2011). A Failure-Detection Strategy for IGBT Based on Gate-Voltage Behavior Applied to a Motor Drive System. *Industrial Electronics, IEEE Transactions on*, 58(5), 1625–1633. doi:10.1109/TIE.2010.2098355
- Sedghi, S., Dastfan, A., & Amnadyfard, A. (2011). Fault detection of a seven level modular multilevel inverter via voltage histogram and Neural Network. *Power Electronics and ECCE Asia (ICPE ECCE), 2011 IEEE 8th International Conference on* (pp. 1005–1012). doi:10.1109/ICPE.2011.5944674
- Trabelsi, M., Boussak, M., Mestre, P., & Gossa, M. (2011a). Pole voltage based-approach for IGBTs open-circuit fault detection and diagnosis in PWM-VSI-Fed induction motor drives. *Power Engineering, Energy and Electrical Drives (POWERENG), 2011 International Conference on* (pp. 1–6). doi:10.1109/PowerEng.2011.6036484

Trabelsi, M., Boussak, M., Mestre, P., & Gossa, M. (2011b). An improved diagnosis technique for IGBTs open-circuit fault in PWM-VSI-fed induction motor drive. *Industrial Electronics (ISIE), 2011 IEEE International Symposium on* (pp. 2111–2117). doi:10.1109/ISIE.2011.5984487

Zhou, L., & Smedley, K. (2009). Reliability comparison of multi-level inverters for motor drive. *Power Energy Society General Meeting, 2009. PES '09. IEEE* (pp. 1–7). doi:10.1109/PES.2009.5275174

**ANEXOS**

### ANEXO A: ENCAPSULADOS COMERCIALES DE IGBTs

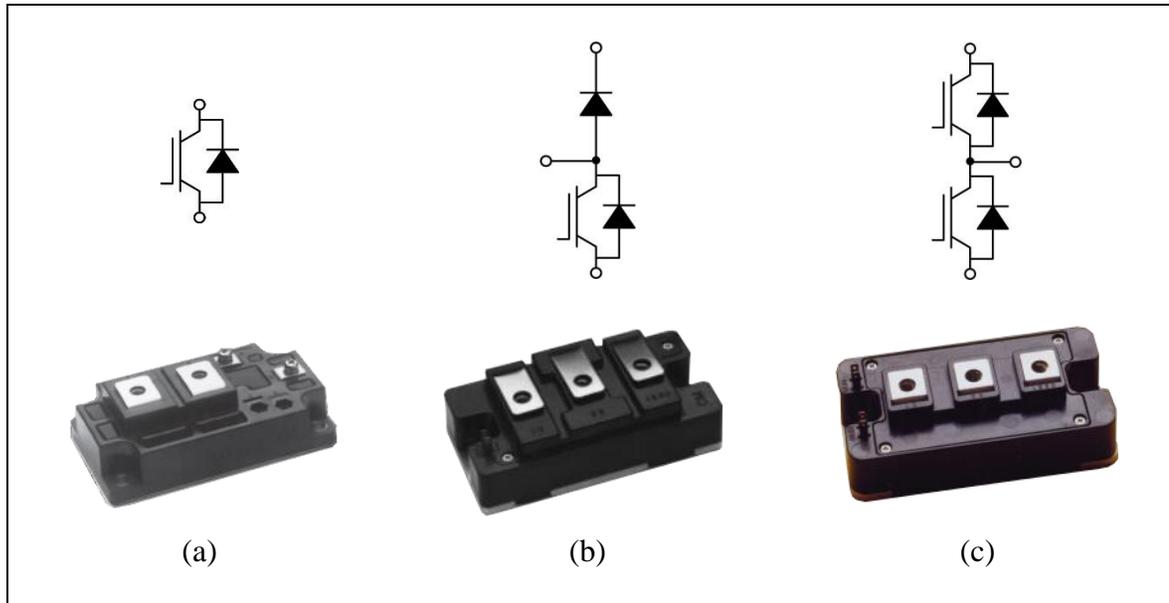


Figura A-1: Esquemas y encapsulados de IGBTs: (a) Single, (b) Chopper, (c) Dual (half-bridge)

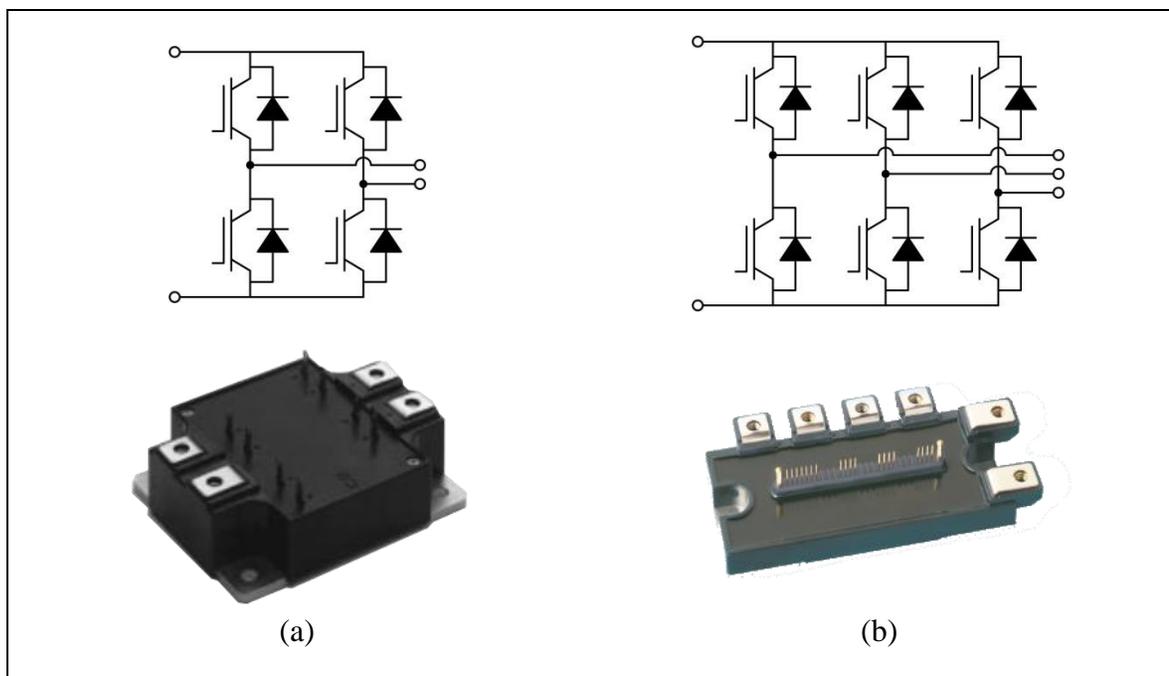


Figura A-2: Esquemas y encapsulados de IGBT: (a) H-bridge, (b) Three-phase inverter (6-Pac)

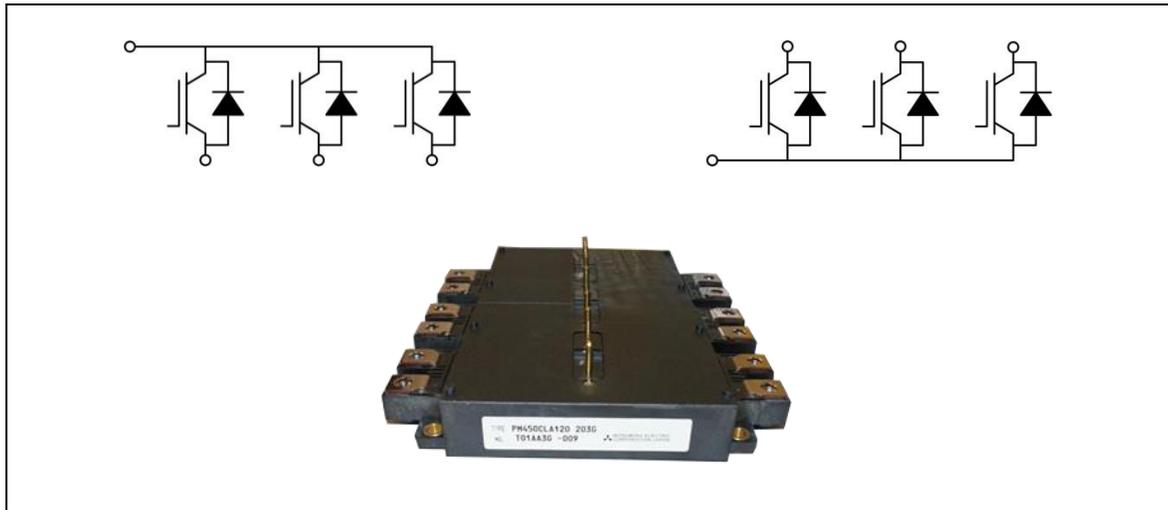


Figura A-3: Esquema y encapsulado de IGBT: Upper half y Lower half Three-phase inverter

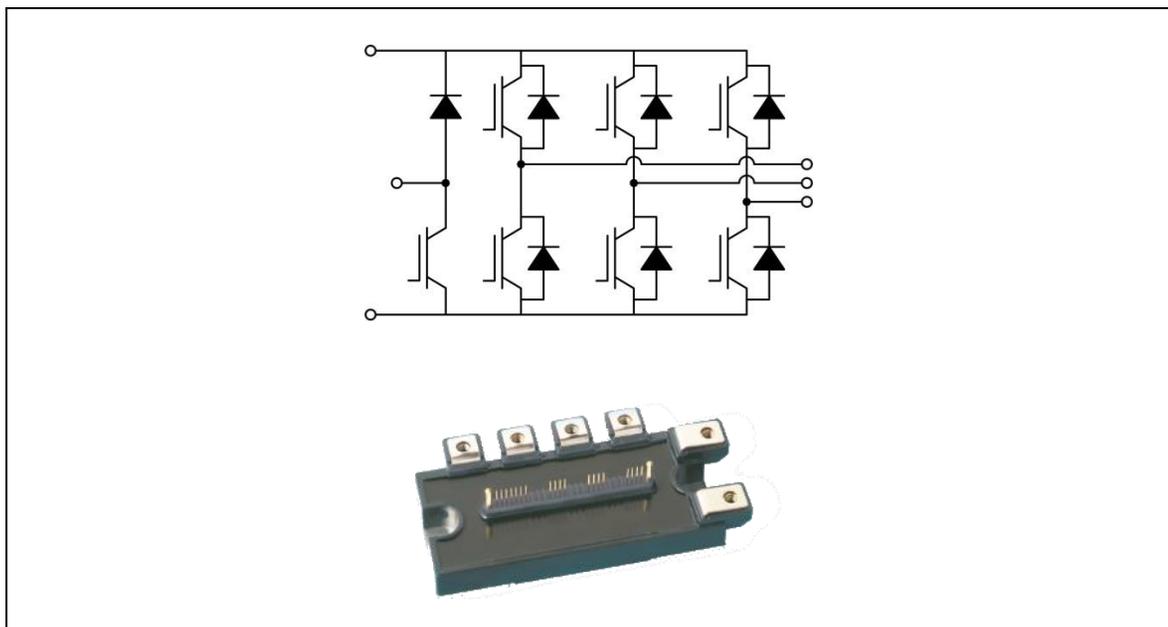


Figura A-4: Esquema y encapsulado de IGBT: Three-phase inverter & brake (7-Pac)

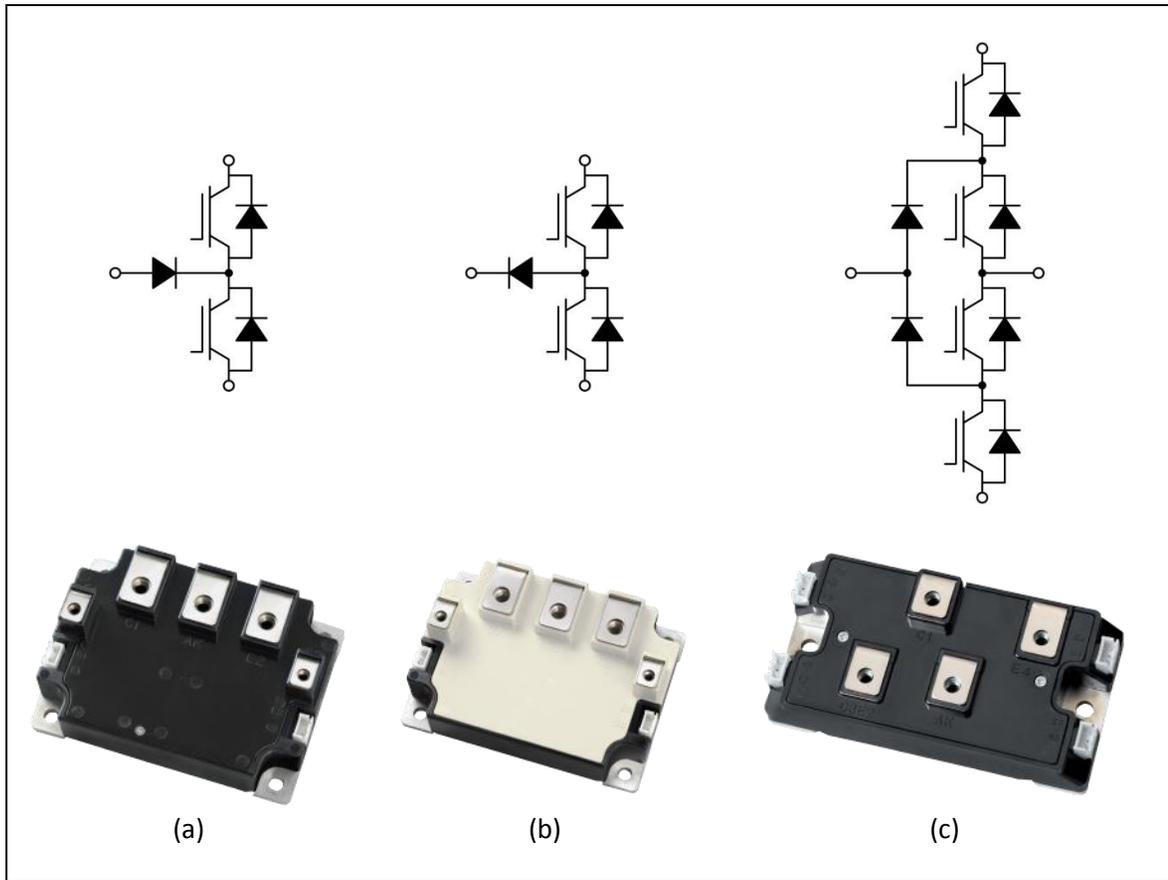


Figura A-5: Esquema y encapsulado de IGBT: (a) TLI Upper half-leg, (b) TLI Lower-leg, (c) TLI leg

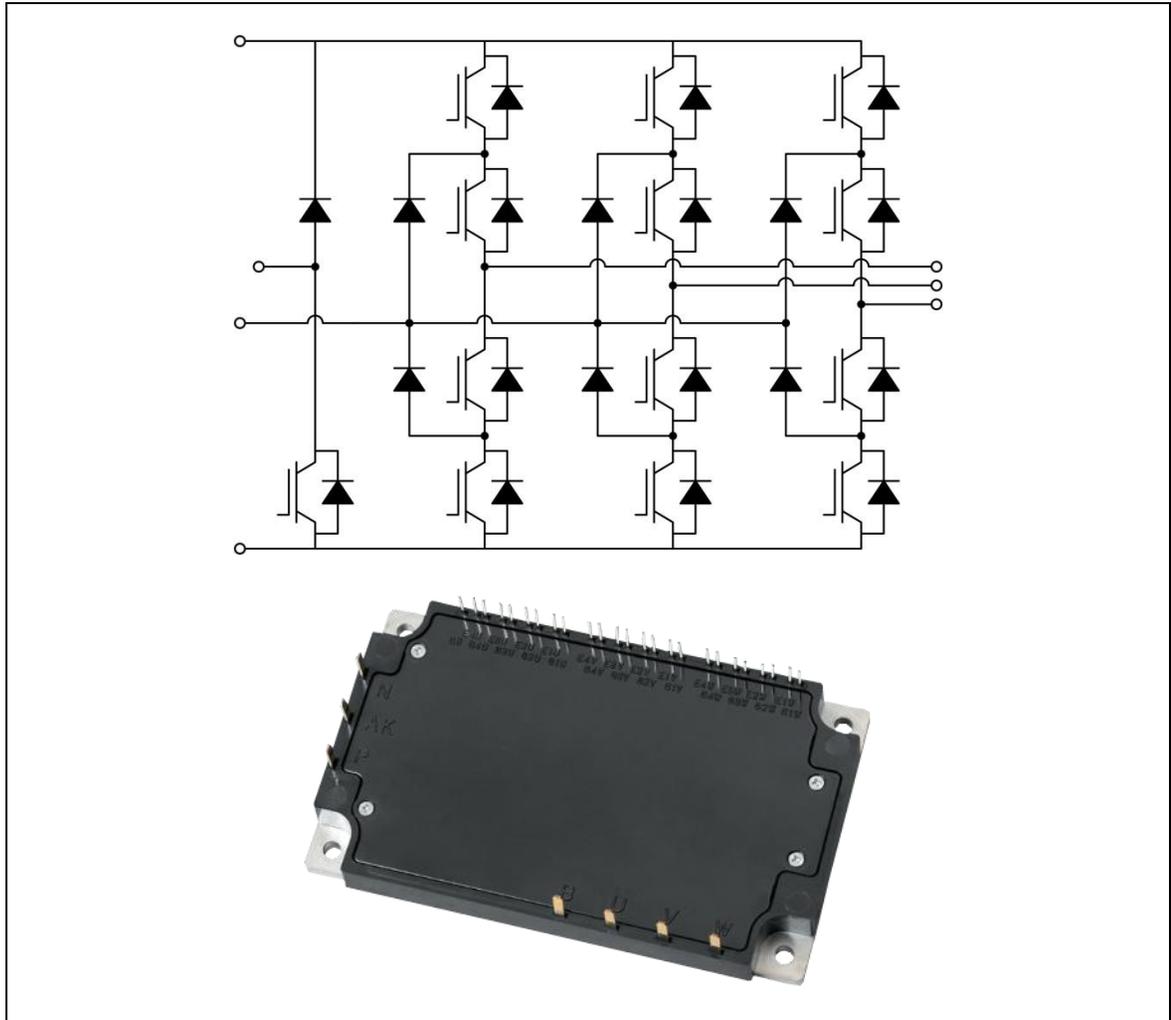
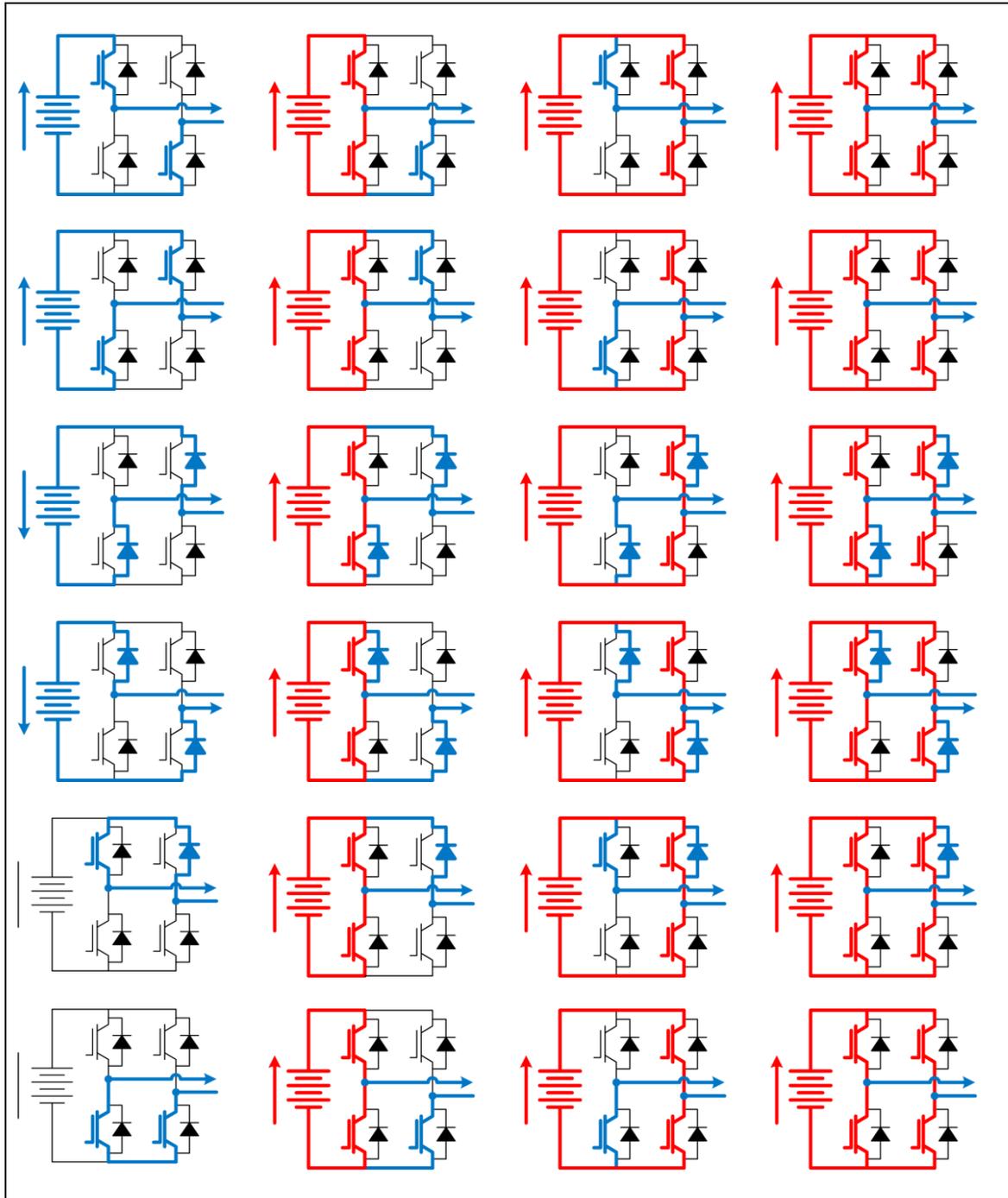
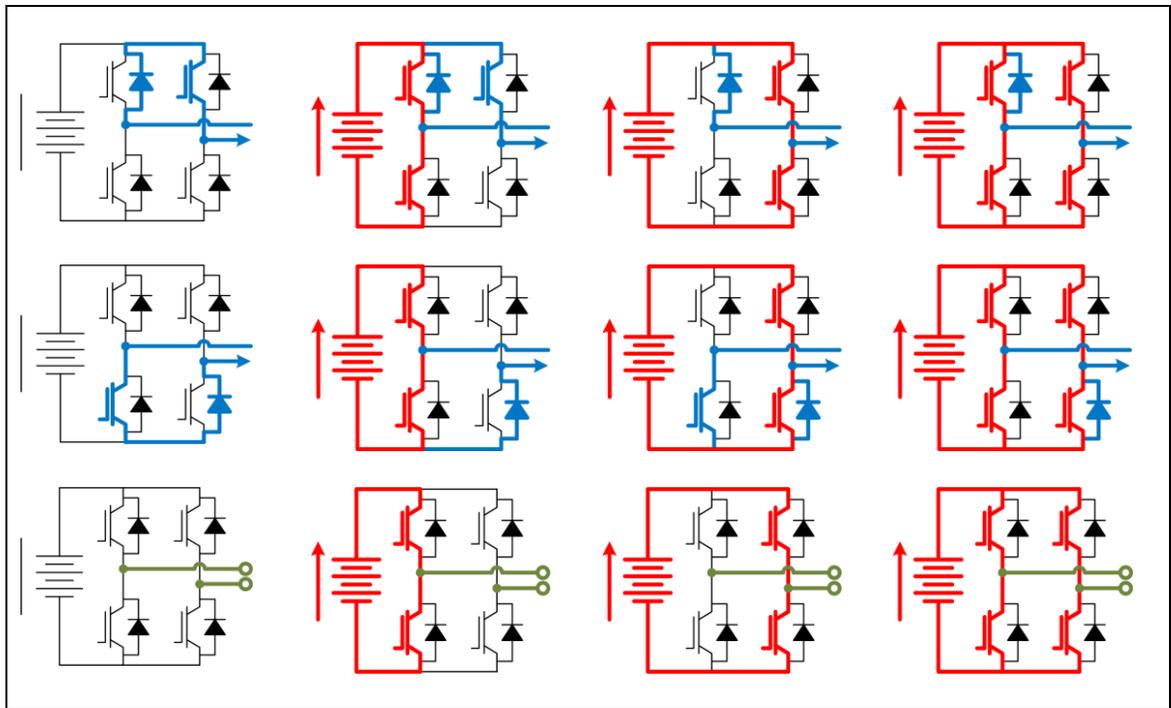


Figura A-6: Esquema y encapsulado de IGBT: TLI 3-phase & brake (13 pack)

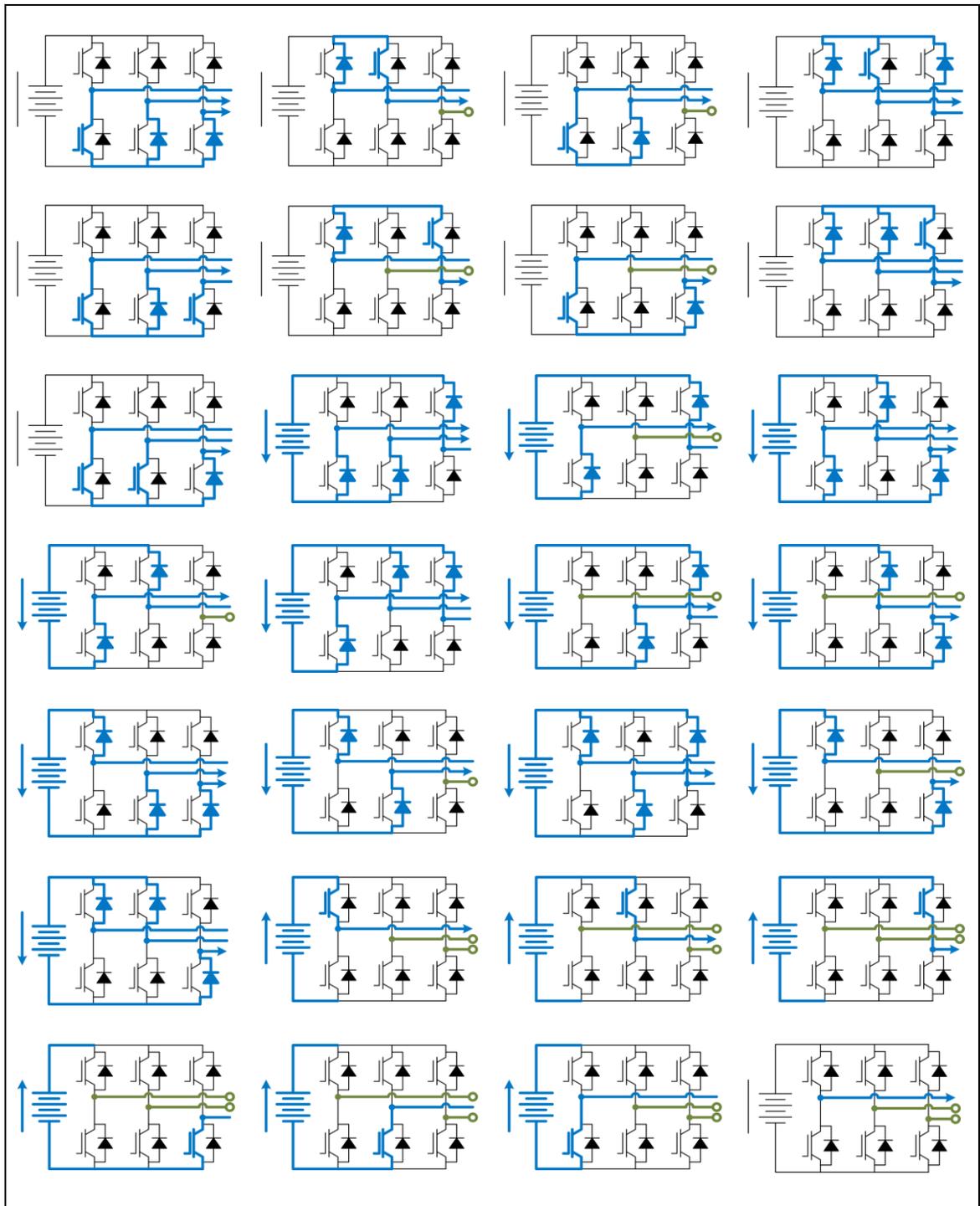
## ANEXO B: FLUJOS EN PUENTE-H

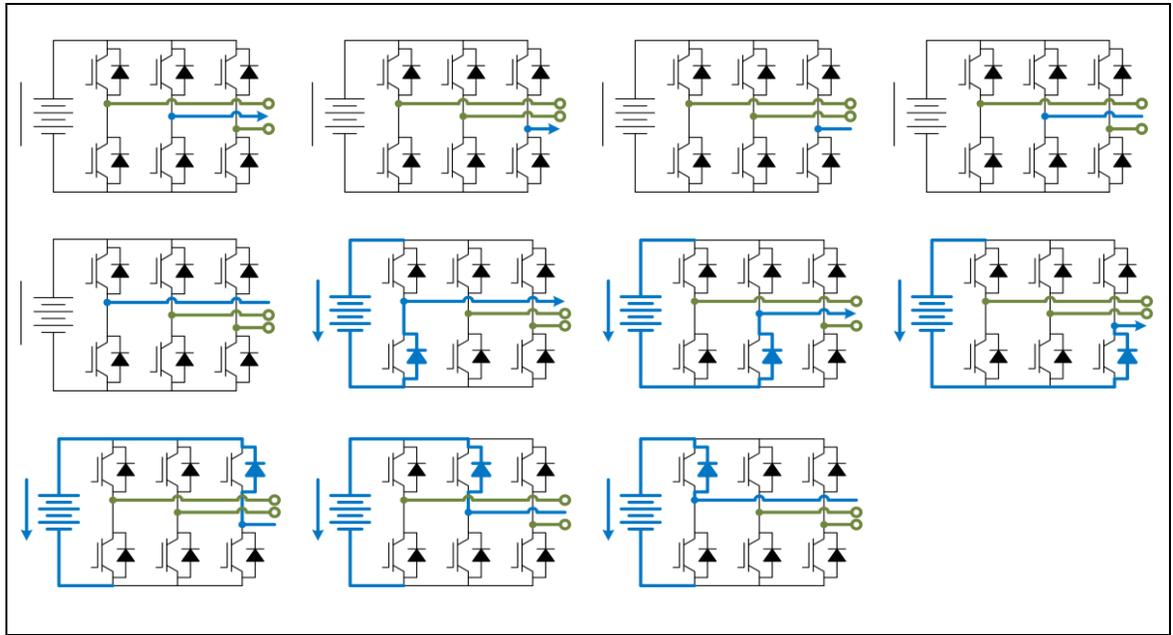




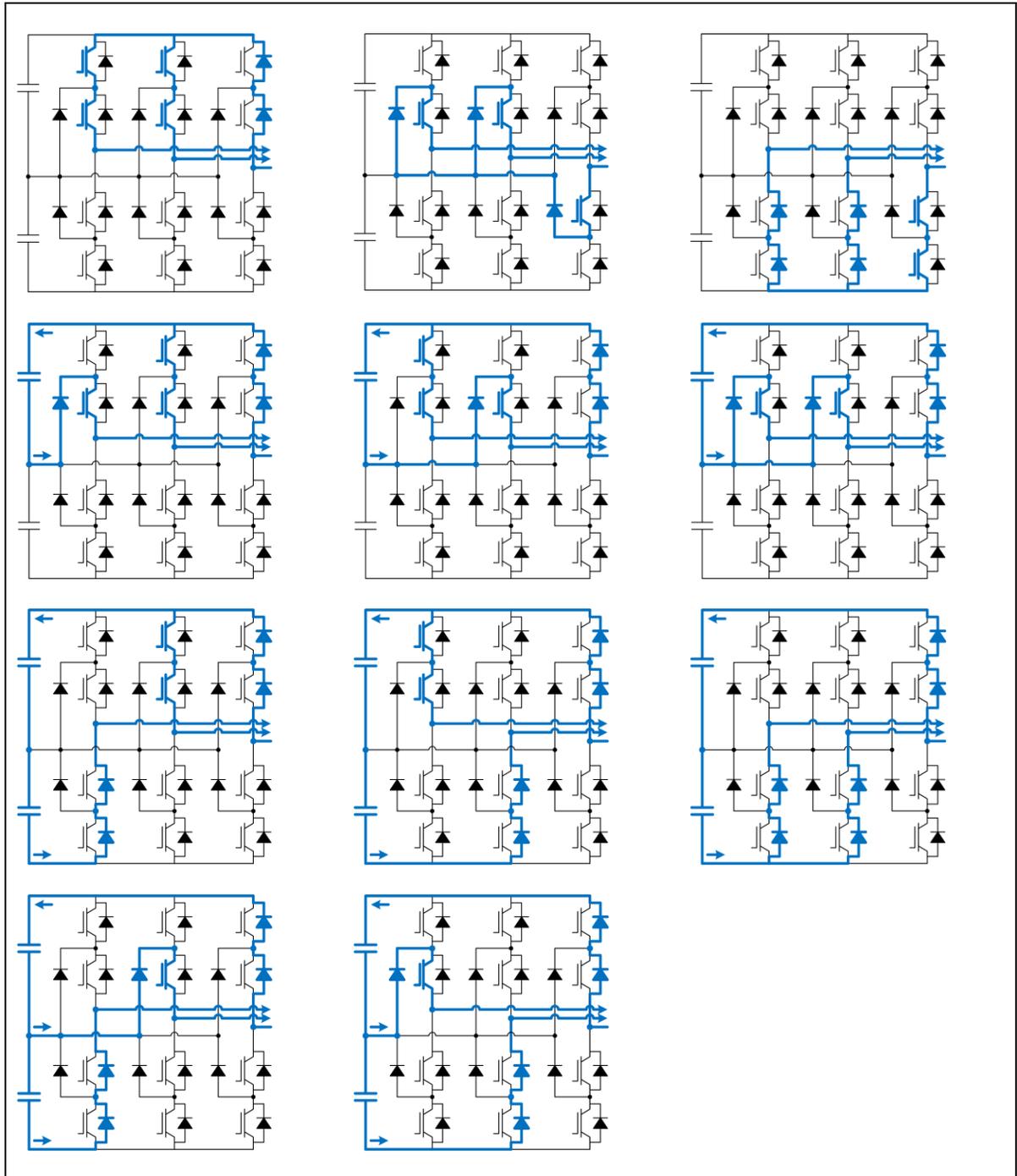
## ANEXO C: FLUJOS EN PUENTE TRIFÁSICO

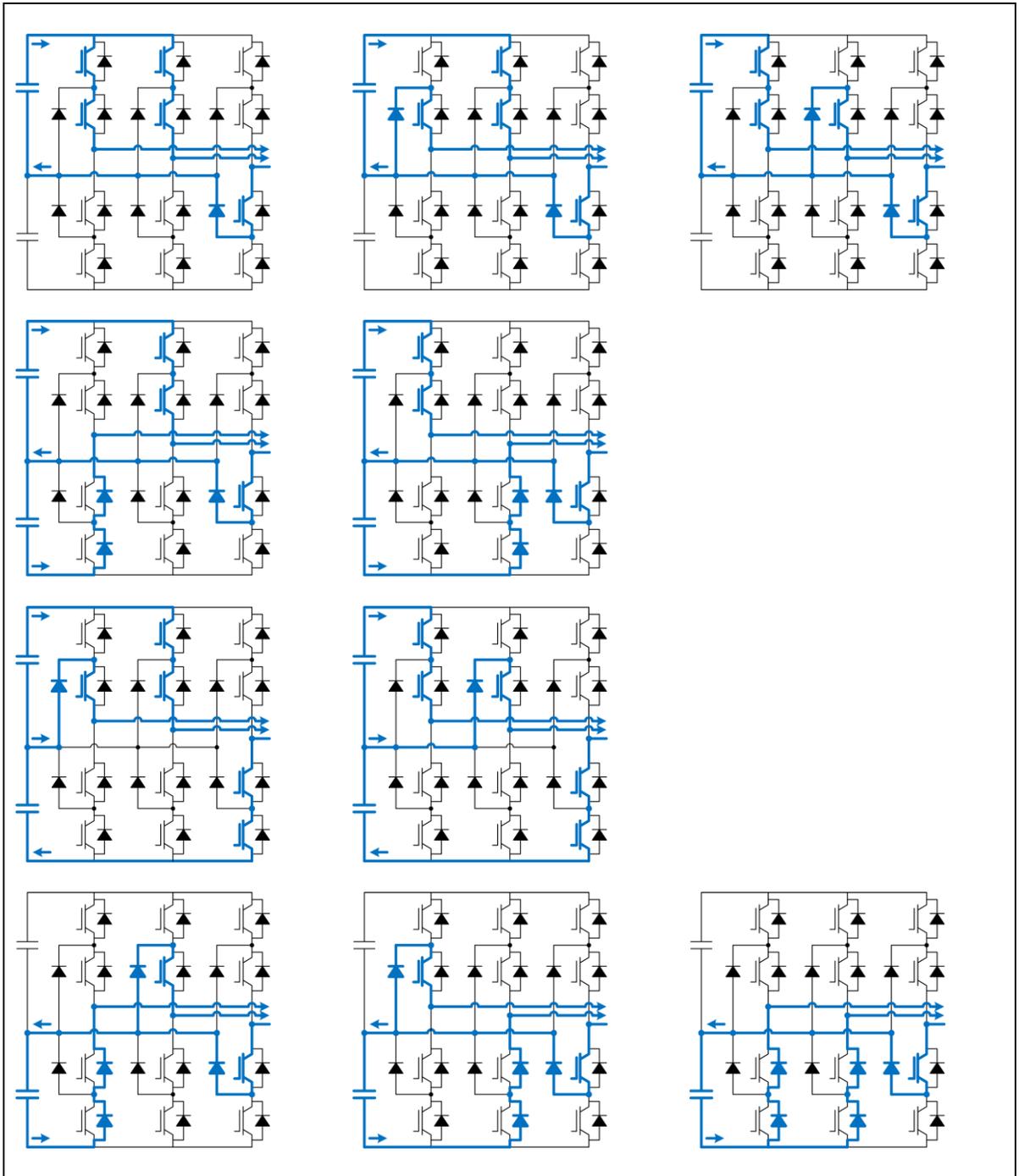


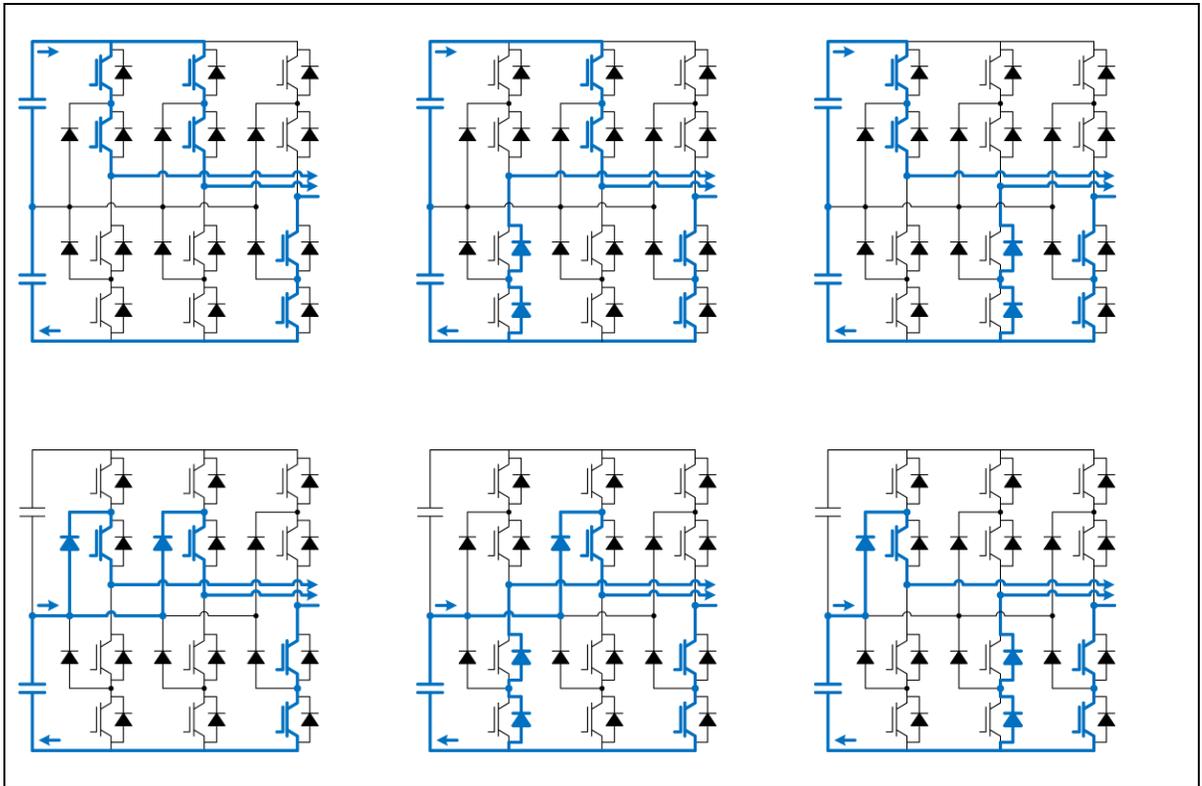




## ANEXO D: FLUJOS EN PUENTE NPC

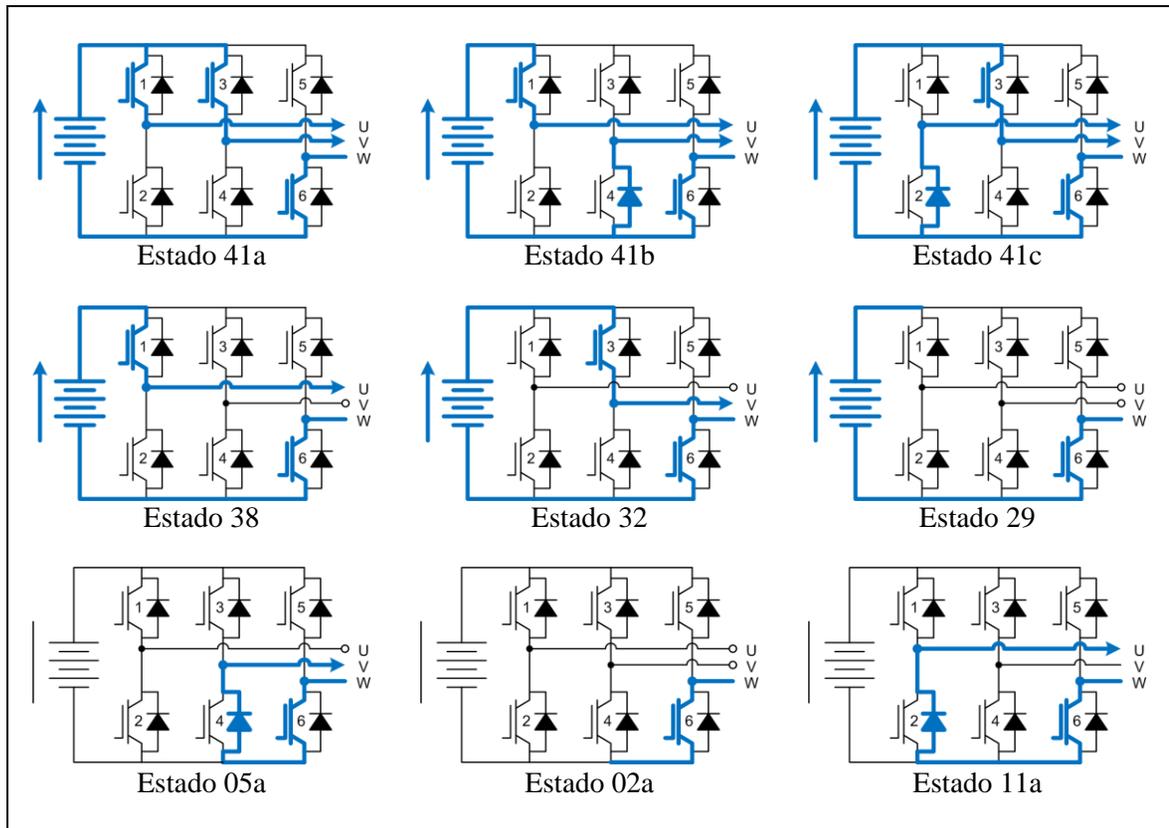






## ANEXO E: FLUJOS AL CAMBIAR UMBRAL DE CORRIENTE CERO

Tabla E: Flujos posibles para distintos umbrales de corriente cero



## ANEXO F: DATASHEET DE DSP



## dsPIC30F4011/4012

## High-Performance, 16-Bit Digital Signal Controllers

**Note:** This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the "dsPIC30F Family Reference Manual" (DS70046). For more information on the device instruction set and programming, refer to the "16-bit MCU and DSC Reference Manual" (DS70157).

**High-Performance, Modified RISC CPU:**

- Modified Harvard architecture
- C compiler optimized instruction set architecture with flexible addressing modes
- 83 base instructions
- 24-bit wide instructions, 16-bit wide data path
- 48 Kbytes on-chip Flash program space (16K instruction words)
- 2 Kbytes of on-chip data RAM
- 1 Kbyte of nonvolatile data EEPROM
- Up to 30 MIPS operation:
  - DC to 40 MHz external clock input
  - 4 MHz-10 MHz oscillator input with PLL active (4x, 8x, 16x)
- 30 interrupt sources:
  - Three external interrupt sources
  - Eight user-selectable priority levels for each interrupt source
  - Four processor trap sources
- 16 x 16-bit working register array

**DSP Engine Features:**

- Dual data fetch
- Accumulator write-back for DSP operations
- Modulo and Bit-Reversed Addressing modes
- Two, 40-bit wide accumulators with optional saturation logic
- 17-bit x 17-bit single-cycle hardware fractional/integer multiplier
- All DSP instructions are single cycle
- $\pm 16$ -bit, single-cycle shift

**Peripheral Features:**

- High-current sink/source I/O pins: 25 mA/25 mA
- Timer module with programmable prescaler:
  - Five 16-bit timers/counters; optionally pair 16-bit timers into 32-bit timer modules
- 16-bit Capture input functions
- 16-bit Compare/PWM output functions
- 3-wire SPI modules (supports 4 Frame modes)
- I<sup>2</sup>C™ module supports Multi-Master/Slave mode and 7-bit/10-bit addressing
- Two UART modules with FIFO Buffers
- CAN module, 2.0B compliant

**Motor Control PWM Module Features:**

- Six PWM output channels:
  - Complementary or Independent Output modes
  - Edge and Center-Aligned modes
- Three duty cycle generators
- Dedicated time base
- Programmable output polarity
- Dead-time control for Complementary mode
- Manual output control
- Trigger for A/D conversions

**Quadrature Encoder Interface Module Features:**

- Phase A, Phase B and Index Pulse input
- 16-bit up/down position counter
- Count direction status
- Position Measurement (x2 and x4) mode
- Programmable digital noise filters on inputs
- Alternate 16-bit Timer/Counter mode
- Interrupt on position counter rollover/underflow

**Analog Features:**

- 10-bit Analog-to-Digital Converter (ADC) with four Sample and Hold (S&H) inputs:
  - 1 Msps conversion rate
  - Nine input channels
  - Conversion available during Sleep and Idle
- Programmable Brown-out Reset

## dsPIC30F4011/4012

---

### Special Digital Signal Controller Features:

- Enhanced Flash program memory:
  - 10,000 erase/write cycle (min.) for industrial temperature range, 100K (typical)
- Data EEPROM memory:
  - 100,000 erase/write cycle (min.) for industrial temperature range, 1M (typical)
- Self-reprogrammable under software control
- Power-on Reset (POR), Power-up Timer (PWRT) and Oscillator Start-up Timer (OST)
- Flexible Watchdog Timer (WDT) with on-chip, low-power RC oscillator for reliable operation
- Fail-Safe Clock Monitor operation detects clock failure and switches to on-chip, low-power RC oscillator
- Programmable code protection
- In-Circuit Serial Programming™ (ICSP™)
- Selectable Power Management modes:
  - Sleep, Idle and Alternate Clock modes

### CMOS Technology:

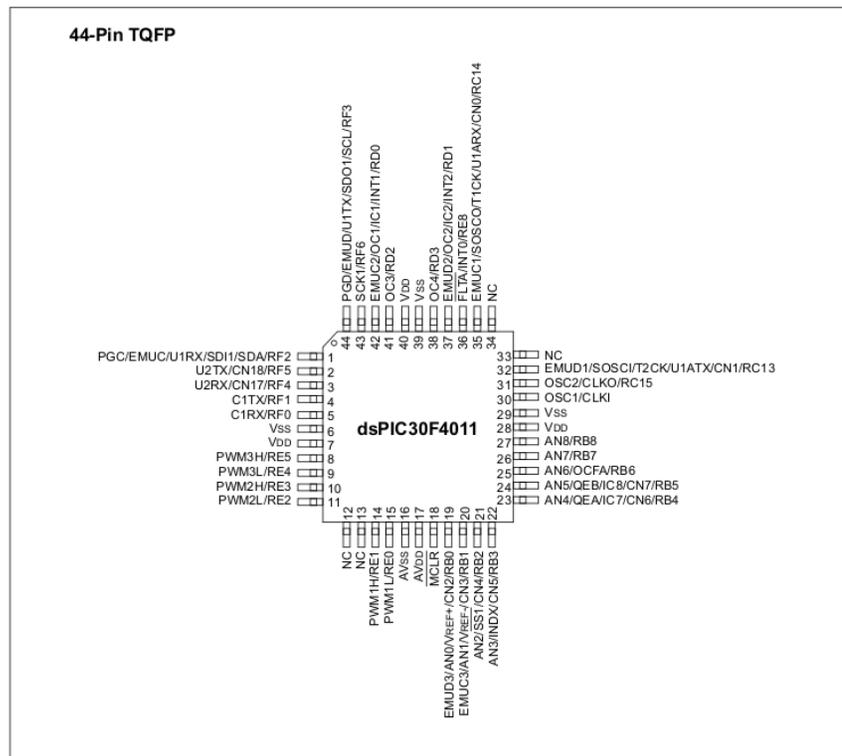
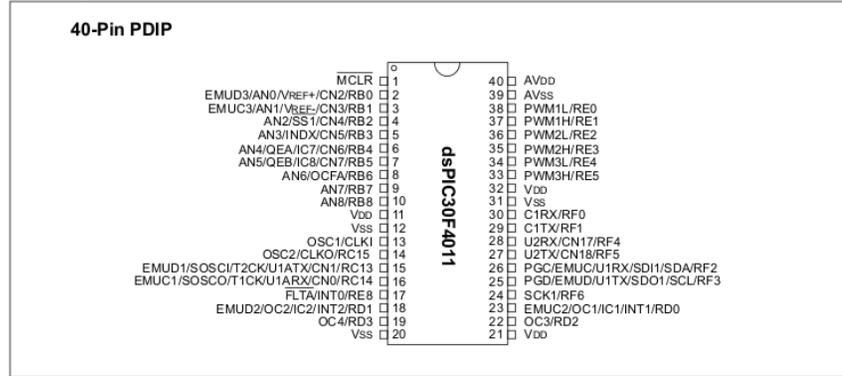
- Low-power, high-speed Flash technology
- Wide operating voltage range (2.5V to 5.5V)
- Industrial and Extended temperature ranges
- Low-power consumption

### dsPIC30F Motor Control and Power Conversion Family

Device	Pins	Program Mem. Bytes/Instructions	SRAM Bytes	EEPROM Bytes	Timer 16-bit	Input Cap	Output Comp/Std PWM	Motor Control PWM	10-bit A/D 1 Msps	Quad Enc	UART	SPI	I <sup>2</sup> C™	CAN
dsPIC30F4012	28	48K/16K	2048	1024	5	4	2	6 ch	6 ch	Yes	1	1	1	1
dsPIC30F4011	40/44	48K/16K	2048	1024	5	4	4	6 ch	9 ch	Yes	2	1	1	1

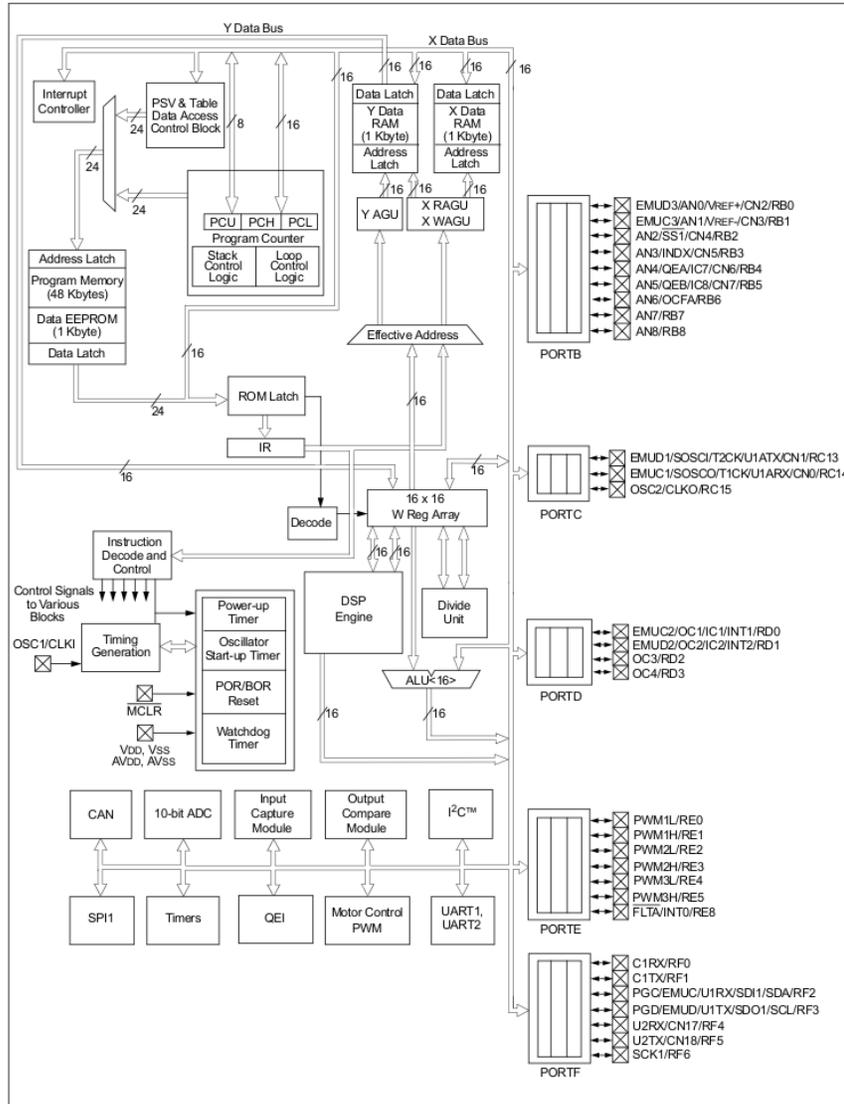
# dsPIC30F4011/4012

## Pin Diagrams



# dsPIC30F4011/4012

FIGURE 1-1: dsPIC30F4011 BLOCK DIAGRAM



## ANEXO G: DATASHEET CONVERSORES DC/DC

### TDK-Lambda

### CC-E Series

Ultra Compact, 1.5W to 25W Single and Dual DC-DC Converters

#### Features

- ◆ Compact Footprint / Low Profile
- ◆ Through Hole or SMT Versions
- ◆ 5V, 12V, 24V & 48V Inputs
- ◆ 3.3 to 30V1 Single,  $\pm 12$  to 15V Dual Outputs
- ◆ Output Voltage Adjustment
- ◆ Input - Output Isolation
- ◆ RoHS Compliant
- ◆ 5 Year Warranty
- ◆ Self contained
- ◆ Multiple Input Voltage configurations
- ◆ Open frame (no potting)



#### Key Market Segments & Applications

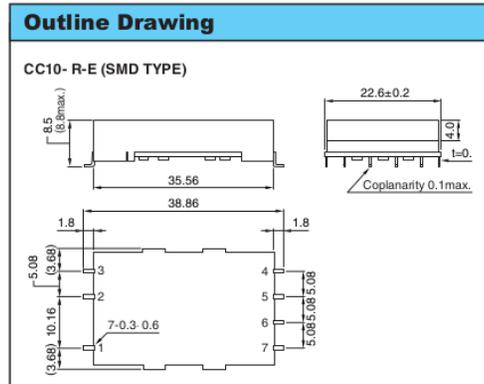
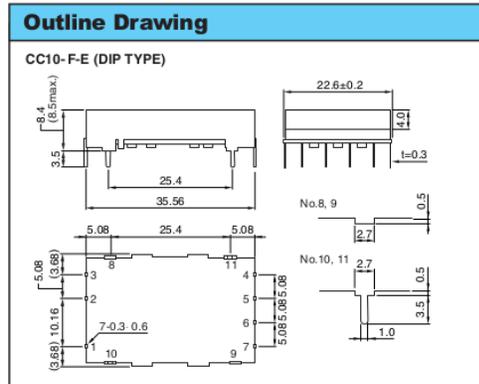


Specifications	
Model	
Nominal Output Voltage	V 3.3V 5V 12/15V $\pm 12/15$ (24/30) <sup>1</sup>
DC Input	V 5V: 4.5-9.0V, 12V: 9-18V, 24V: 18-36V, 48V: 36-76V
Efficiency	% 71 to 90% model dependant
Output Voltage Tolerance	% 1.5-10W: $\pm 3\%$ , 15-25W: $\pm 5\%$ $\pm 5\%$
Output Adjustment (via trim pin)	V 3.15-3.6V (5) 4.75-6.0V (5) 11.4-15V 22.8 - 30V
Line Regulation	mV 20 (40 CC15; 30 CC25) 40 80
Load Regulation	mV 40 (120 CC15; 200 CC25) 100 600 <sup>2</sup>
Temperature Coefficient	% $\leq \pm 0.02\%/^{\circ}\text{C}$
Preload	- No preload required
Output Ripple (typ./max.BW 50MHz)	mV 40/120 30/120
Overcurrent Protection	- Output current limiting with automatic recovery, shutdown CC15, 25 type
Overvoltage Protection	- No
Remote On/ Off	- CC1R5, 3, 6, & 10: RC terminal open, output is OFF; RC terminal to -Vin (0-0.4V), output is ON CC15 & CC25: RC terminal open, output is ON; RC terminal to +Vin, output is OFF
Operating Temp.- Convection	$^{\circ}\text{C}$ -40 to 85 $^{\circ}\text{C}$ , derates linearly to 40% load from 50 $^{\circ}\text{C}$ to 85 $^{\circ}\text{C}$
Operating Temp.- Forced Air	$^{\circ}\text{C}$ -40 $^{\circ}\text{C}$ to 85 $^{\circ}\text{C}$ with 1m/s air full load
Storage Temperature	$^{\circ}\text{C}$ -40 $^{\circ}\text{C}$ to 85 $^{\circ}\text{C}$
Humidity (non Condensing)	- 95% RH max.(maximum wet-bulb temperature: 38 $^{\circ}\text{C}$ )
Isolation Voltage	- 500VAC 1 min. Input to output, input to case, output to case
Isolation Resistance	- Input to output, input to case, output to case: 50M ohm min. (500VDC)
Shock	m/s <sup>2</sup> 980m/s <sup>2</sup> (100G) 6ms (6 directions, each 3 times)
Vibration (non Operating)	- 10 to 55Hz (sweep for 15min) 1.52mm constant, 3 directions X, Y, Z each 2 hours
Safety Agency Approvals	- UL60950-1, CSA60950-1, EN60950-1, CE Mark
Weight	g CC1R5: 3.2, CC3: 4.5, CC6: 5.8, CC10:10.0, CC15: 12.5, CC25: 20.0
Size (L x W x H) (DIP Through Hole and SMD package) (SIP Through Hole only)	in CC1R5: 0.650 x 0.654 x 0.335; CC3: 0.900 x 0.654 x 0.335; CC6: 0.900 x 0.831 x 0.335 CC10: 1.400 x 0.890 x 0.335; CC15: 1.500 x 1.264 x 0.295; CC25: 1.701 x 1.768 x 0.295 CC3 (SIP): 1.09 x 0.362 x 0.705
Warranty	- 5 years

1. For 24V/30V output - connect across +Vout & -Vout and leave "common out" pin not connected
2. Based upon equal load current from both outputs

3. For 15V output connect trim to -Vout
4. See Installation Manual for full specs, test methods of parameters & application notes
5. Not available on CC15 and CC25 models

Model Selector						
Output Voltage (V)	Output Current (A)	Output Power (W)	5V Input	12V Input	24V Input	48V Input
<b>Single Outputs</b>						
3.3	0.4	1.5	CC1R5-0503SF-E	CC1R5-1203SF-E	CC1R5-2403SF-E	CC1R5-4803SF-E
3.3	0.8	3	CC3-0503SF-E	CC3-1203SF-E	CC3-2403SF-E	CC3-4803SF-E
3.3	1.2	6	CC6-0503SF-E	CC6-1203SF-E	CC6-2403SF-E	CC6-4803SF-E
3.3	2.5	10	CC10-0503SF-E	CC10-1203SF-E	CC10-2403SF-E	CC10-4803SF-E
3.3	4.5	15	-	-	CC15-2403SF-E	-
3.3	7.5	25	-	-	CC25-2403SF-E	-
5	0.3	1.5	CC1R5-0505SF-E	CC1R5-1205SF-E	CC1R5-2405SF-E	CC1R5-4805SF-E
5	0.6	3	CC3-0505SF-E	CC3-1205SF-E	CC3-2405SF-E	CC3-4805SF-E
5	1.0	5	CC6-0505SF-E	-	-	-
5	1.2	6	-	CC6-1205SF-E	CC6-2405SF-E	CC6-4805SF-E
5	2.0	10	CC10-0505SF-E	CC10-1205SF-E	CC10-2405SF-E	CC10-4805SF-E
5	3.0	15	-	-	CC15-2405SF-E	-
5	5.0	25	-	-	CC25-2405SF-E	-
12(15)	0.125(0.1)	1.5	CC1R5-0512SF-E	CC1R5-1212SF-E	CC1R5-2412SF-E	CC1R5-4812SF-E
12(15)	0.25(0.2)	3	CC3-0512SF-E	CC3-1212SF-E	CC3-2412SF-E	CC3-4812SF-E
12(15)	0.5(0.4)	6	CC6-0512SF-E	CC6-1212SF-E	CC6-2412SF-E	CC6-4812SF-E
12(15)	0.8(0.64)	10	CC10-0512SF-E	-	-	-
12(15)	1.0(0.8)	10	-	CC10-1212SF-E	CC10-2412SF-E	CC10-4812SF-E
<b>Dual Outputs</b>						
±12 (15)3	0.06(0.05)	1.5	CC1R5-0512DF-E	CC1R5-1212DF-E	CC1R5-2412DF-E	CC1R5-4812DF-E
±12 (15)3	0.125(0.1)	3	CC3-0512DF-E	CC3-1212DF-E	CC3-2412DF-E	CC3-4812DF-E
±12 (15)3	0.25(0.2)	6	CC6-0512DF-E	CC6-1212DF-E	CC6-2412DF-E	CC6-4812DF-E
±12 (15)3	0.4(0.32)	10	CC10-0512DF-E	-	-	-
±12 (15)3	0.45(0.36)	10	-	CC10-1212DF-E	CC10-2412DF-E	CC10-4812DF-E



**Options**

Version	Description
F-E	Through hole mounting (DIP pkg)
R-E	Surface mount (DIP pkg)
S-E	Through hole mounting (SIP pkg - CC3)

**Pinout (CC1R5, 3, 6, and 10)**

Pin	Single	Dual
1	+Vin	+Vin
2	RC	RC
3	-Vin	-Vin
4	NC	-Vout
5	-Vout	Common out
6	TRM	TRM
7	+Vout	+Vout

For CC15 and 25 see Installation Manual online

**Other Industrial Products**

PX	10 - 40W 12, 24, 48V DC-DC converters
PAQ	50 -700W quarter, half & full bricks
PAH, PAF	

For Additional Information, please visit [us.tdk-lambda.com/lp/products/cc-series.htm](http://us.tdk-lambda.com/lp/products/cc-series.htm)



# TDK-Lambda

# PXD Series

## Single and Dual Output 10 to 20W DC-DC Converters

### Features

- ◆ Industry Standard 2" x 1" Footprint
- ◆ Six Sided Shielding
- ◆ Agency Approved
- ◆ 12V, 24V and 48V Inputs
- ◆ UL, CSA, EN, CE approvals
- ◆ Wide range input



### Key Market Segments & Applications



Specifications			
Model	PXD10	PXD15	PXD20
Max Output Power	10W	15W	20W
Voltage Accuracy	±2%	±1%	±1%
Voltage Adjustment (Single Output Only)	None	None	±10%
Minimum Load, each output (1)	10%	10%	Single 0%; Dual 10%
Line Regulation	±1%	±1%	±0.2%
Load Regulation (10% to 100%)	Single Output: ±1% Dual Output: ±2%	Single Output: ±1% Dual Output: ±2%	±0.5%
Cross Regulation (25% to 100%)	±5%		
Ripple and Noise	Single 50mV, Dual 75mV		Single 75mV, Dual 100mV
Start up time	20ms		10ms
Remote on/off (3)	Positive Logic: ON: Open or 3.5-12V, OFF Short or <1.2V Negative Logic: ON: Short or <1.2V, OFF: Open or 3.5-12V		
Temperature Coefficient	<±0.02%/°C		
Operating Temperature	See derating curves		
Maximum Case Temperature	100°C		
Storage Temperature	-55 to 105°C		
Thermal Shock	MIL-STD-810D		
Relative Humidity	5 to 95% (non condensing)		
Transient Response (25% step load chg.)	500us recovery	500us recovery	300us recovery
Overvoltage Protection (Zener clamp)	1.5-3.3V: 3.9V, 5V: 6.2V, 12V: 15V, 15V: 18V		
Overcurrent & Short Circuit Protection	Typically at 150%, hiccup with self recovery		
Input Surge Voltage (Max. for 100ms)	12V input: 36V, 24V input: 50V, 48V input: 100V		
Reflected input ripple (peak to peak) (2)	30mA	20mA	20mA
Isolation Voltage	1600VDC minimum		
Isolation Resistance	10 <sup>9</sup> Ohms minimum		
Isolation Capacitance (max)	300pF		1000pF
Typical Switching Frequency (Fixed)	300kHz	Single: 500kHz Dual: 300kHz	500kHz
MTBF (BELLCORE TR-NWT-000332)	1,976,000 hours	2,041,000 hours	1,791,000 hours
Vibration	10 - 55Hz, 2G, 30 minutes each X, Y, Z axis		
Conducted and Radiated Emissions	EN55022 Level A		
Immunity	EN61000-4-2, -3, -4, -5, -6 Pref Criteria 2		
Safety Agency Approval	IEC60950-1, UL60950-1, EN60950-1, CE Mark (48V input only)		
Size (L x W x H)	2x1x0.4"		
Weight	0.95 oz (27g)		
Warranty	Two Year		

#### Notes:

- (1) To meet regulation & noise specifications. Operation at zero load will not damage the device \* See website for detailed specifications  
 (2) 12uH source impedance in series with + input  
 (3) Positive logic standard on 20W (see options table). Input current 2.5mA

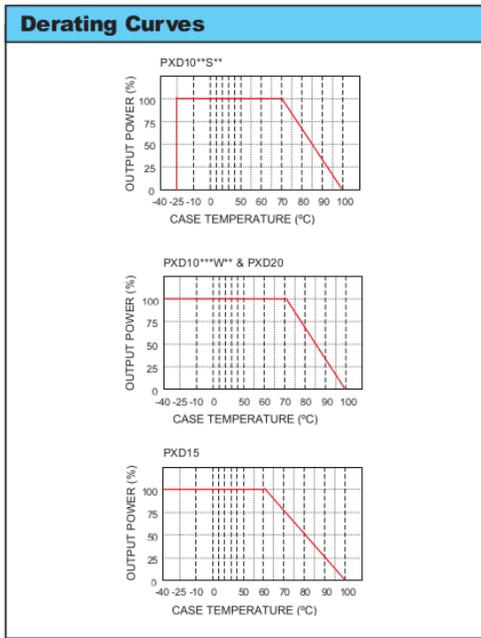
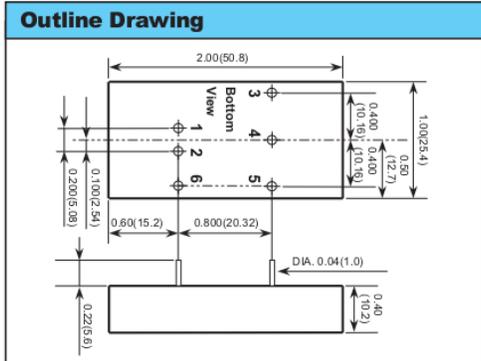
Model Selector						
Output Volt (V)	Output Curr (A)	Output Power (W)	Input Volt (V)	Model	Eff.(%)	
3.3	2.0	6.6	9 - 18VDC	PXD10-12S3P3	80	
3.3	2.0	6.6	18 - 36VDC	PXD10-24S3P3	80	
3.3	2.0	6.6	36 - 75VDC	PXD10-48S3P3	79	
3.3	5.0	16.5	9 - 18VDC	PXD20-12S3P3	84	
3.3	5.0	16.5	18 - 36VDC	PXD20-24S3P3	86	
3.3	5.0	16.5	36 - 75VDC	PXD20-48S3P3	87	
5	2.0	10	9 - 36VDC	PXD10-24WS05	80	
5	2.0	10	18 - 75VDC	PXD10-48WS05	80	
5	4.0	20	9 - 18VDC	PXD20-12S05	87	
5	4.0	20	18 - 36VDC	PXD20-24S05	89	
5	4.0	20	36 - 75VDC	PXD20-48S05	89	
12	0.83	10	9 - 36VDC	PXD10-24WS12	82	
12	0.83	10	18 - 75VDC	PXD10-48WS12	84	
12	1.67	20	9 - 18VDC	PXD20-12S12	85	
12	1.67	20	18 - 36VDC	PXD20-24S12	87	
12	1.67	20	36 - 75VDC	PXD20-48S12	88	
15	0.67	10	9 - 36VDC	PXD10-24WS15	80	
15	0.67	10	18 - 75VDC	PXD10-48WS15	84	
15	1.33	20	9 - 18VDC	PXD20-12S15	85	
15	1.33	20	18 - 36VDC	PXD20-24S15	87	
15	1.33	20	36 - 75VDC	PXD20-48S15	87	
Dual Outputs						
±5	±1.5	15	9 - 18VDC	PXD15-12D05	83	
±5	±1.5	15	18 - 36VDC	PXD15-24D05	84	
±5	±1.5	15	36 - 75VDC	PXD15-48D05	85	
±12	±0.416	10	9 - 36VDC	PXD10-24WD12	80	
±12	±0.416	10	18 - 75VDC	PXD10-48WD12	78	
±12	±0.833	20	9 - 18VDC	PXD20-12D12	86	
±12	±0.833	20	18 - 36VDC	PXD20-24D12	87	
±12	±0.833	20	36 - 75VDC	PXD20-48D12	88	
±15	±0.333	10	9 - 36VDC	PXD10-24WD15	80	
±15	±0.333	10	18 - 75VDC	PXD10-48WD15	81	
±15	±0.667	20	9 - 18VDC	PXD20-12D15	86	
±15	±0.667	20	18 - 36VDC	PXD20-24D15	87	
±15	±0.667	20	36 - 75VDC	PXD20-48D15	87	

Pinout					
PIN#	PXD10/PXD15		PXD20		
	Single	Dual	Single	Dual	
1			+Vin		
2			-Vin		
3			+Vout		
4	No Pin	Com	Trim	Com	
5			-Vout		
6	Remote On/Off*		Remote On/Off		

\* optional, see table below. If not requested, Pin is not fitted.

Remote On/Off Option		
Suffix	Function	
-P*	Positive Logic	(* Included in PXD20 models)
-N	Negative Logic	
Example: PXD1548S12-N		

Heat Sink (0.22" high)	
HAPXD	(includes thermal adhesive pad)
HAPXBDCLIP	(two clips required when used)



Other Industrial Products	
CC-E	1.5-30W, 5 to 48VDC input
PAQ,PAH,PAF	50-700W quarter, half & full bricks

For Additional Information, please visit [us.tdk-lambda.com/lp/products/px-series.htm](http://us.tdk-lambda.com/lp/products/px-series.htm)



## ANEXO H: DATASHEET DE MAX3386E

19-1529; Rev 3; 4/01



### 3.0V, ±25kV ESD-Protected RS-232 Transceiver for PDAs and Cell Phones

MAX3386E

#### General Description

The MAX3386E 3V-powered EIA/TIA-232 and V.28/V.24 is a communications interface with low power requirements, high data-rate capabilities, and enhanced electrostatic discharge (ESD) protection. The MAX3386E has two receivers and three transmitters. All RS-232 inputs and outputs are protected to ±25kV using the IEC 1000-4-2 Air-Gap Discharge method, ±8kV using the IEC 1000-4-2 Contact Discharge method, and ±15kV using the Human Body Model.

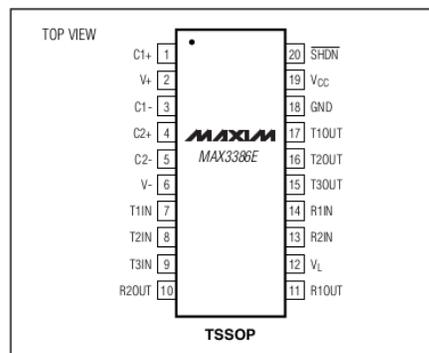
A proprietary low-dropout transmitter output stage enables true RS-232 performance from a +3.0V to +5.5V supply with a dual charge pump. The charge pump requires only four small 0.1µF capacitors for operation from a +3.3V supply. The MAX3386E is capable of running at data rates up to 250kbps while maintaining RS-232 compliant output levels.

The MAX3386E has a unique VL pin that allows interoperation in mixed-logic voltage systems. Both input and output logic levels are pin programmable through the VL pin. The MAX3386E is available in a space-saving TSSOP package.

#### Applications

- Subnotebook/Palmtop Computers
- PDAs and PDA Cradles
- Cell Phone Data Cables
- Battery-Powered Equipment
- Hand-Held Equipment
- Peripherals

#### Pin Configuration



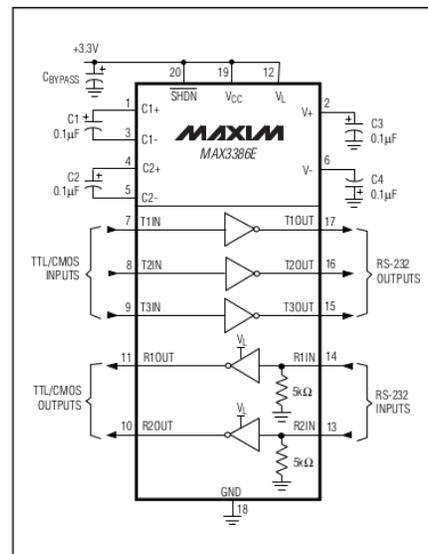
#### Features

- ◆ VL Pin for Compatibility with Mixed-Voltage Systems
- ◆ Enhanced ESD Protection on Rx Inputs and Tx Outputs
  - ±15kV—Human Body Model
  - ±25kV—IEC 1000-4-2, Air-Gap Discharge
  - ±8kV—IEC 1000-4-2, Contact Discharge
- ◆ Low 300µA Supply Current
- ◆ Guaranteed 250kbps Data Rate
- ◆ 1µA Low-Power Shutdown
- ◆ Meets EIA/TIA-232 Specifications Down to 3.0V

#### Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX3386ECUP	0°C to +70°C	20 TSSOP
MAX3386EEUP	-40°C to +85°C	20 TSSOP

#### Typical Operating Circuit



Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct! at 1-888-629-4642, or visit Maxim's website at [www.maxim-ic.com](http://www.maxim-ic.com).

## ANEXO I: DATASHEET SENSOR DE CORRIENTE



### Current Transducer HASS 50..600-S

For the electronic measurement of currents: DC, AC, pulsed, mixed, with galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).



All Data are given with a  $R_L = 10\text{ k}\Omega$

#### Electrical data

Primary nominal current rms $I_{PN}$ (A)	Primary current measuring range $I_{PM}$ (A)	Type
50	± 150	HASS 50-S
100	± 300	HASS 100-S
200	± 600	HASS 200-S
300	± 900	HASS 300-S
400	± 900	HASS 400-S
500	± 900	HASS 500-S
600	± 900	HASS 600-S

$V_{OUT}$	Analog Output voltage @ $I_P$	$V_{OE} \pm (0.625 \cdot I_P / I_{PM})$ V
$G_{TH}$	Theoretical sensitivity	0.625 V/ $I_{PN}$
$V_{REF}$	Reference voltage <sup>1)</sup>	Output voltage Output impedance Load impedance
		2.5 ± 0.025 V typ. 200 $\Omega$ ≥ 200 $\Omega$
$R_L$	Load resistance	≥ 2 k $\Omega$
$R_{OUT}$	Output internal resistance	< 5 $\Omega$
$C_L$	Capacitive loading (± 20 %)	= 4.7 nF
$V_C$	Supply voltage (± 5 %) <sup>2)</sup>	5 V
$I_C$	Current consumption @ $V_C = 5$ V	19 mA

#### Accuracy - Dynamic performance data

$X$	Accuracy <sup>3)</sup> @ $I_{PN}$ , $T_A = 25^\circ\text{C}$	≤ ± 1 %
$\epsilon_L$	Linearity error 0 .. $I_{PN}$ 0 .. $I_{PM}$	≤ ± 0.5 % ≤ ± 1 %
$TCV_{OE}$	Temperature coefficient of $V_{OE}$	(+25.. +85°C) ≤ ± 0.4 mV/K (-40.. +25°C) ≤ ± 0.525 mV/K
$TCV_{REF}$	Temperature coefficient of $V_{REF}$	(+25.. +85°C) ≤ ± 0.01 %/K (-40.. +25°C) ≤ ± 0.015 %/K
$TCV_{OE/V_{REF}}$	Temperature coefficient of $V_{OE}/V_{REF}$	≤ ± 0.15 mV/K
$TCG$	Temperature coefficient of $G$	≤ ± 0.05% of reading/K
$V_{OE}$	Electrical offset voltage @ $I_P = 0$ , $T_A = 25^\circ\text{C}$	$V_{REF} \pm 0.025$ V
$V_{OM}$	Magnetic offset voltage @ $I_P = 0$ after an overload of $I_{PM}$	< ± 0.4 %
$t_{ra}$	Reaction time to 10 % of $I_{PN}$ step	< 3 $\mu\text{s}$
$t_r$	Response time to 90 % of $I_{PN}$ step	< 5 $\mu\text{s}$
$di/dt$	di/dt accurately followed	> 100 A/ $\mu\text{s}$
$V_{no}$	Output voltage noise (DC .. 10 kHz) (DC .. 1 MHz)	< 20 mVpp < 40 mVpp
$BW$	Frequency bandwidth (-3 dB) <sup>4)</sup>	DC .. 50 kHz; 1997

**Notes:** <sup>1)</sup>It is possible to overdrive  $V_{REF}$  with an external reference voltage between 1.5V - 2.8V providing its ability to sink or source approximately 5 mA.

<sup>2)</sup>Maximum supply voltage (not operating) < 6.5 V

<sup>3)</sup>Excluding Offset and Magnetic offset voltage

<sup>4)</sup>Small signal only to avoid excessive heatings of the magnetic core.

$$I_{PN} = 50 \dots 600 \text{ A}$$



#### Features

- Hall effect measuring principle
- Galvanic isolation between primary and secondary circuit
- Isolation test voltage 3300 V
- Low power consumption
- Single power supply + 5 V
- Fixed offset & Gain
- Isolated plastic case recognized according to UL 94-V0.

#### Advantages

- Easy installation
- Small size and space saving
- Only one design for wide current ratings range
- High immunity to external interference
- Internal & external reference.

#### Applications

- AC variable speed drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

#### Application domain

- Industrial.



## Current Transducer HASS 50..600-S

### General data

$T_A$	Ambient operating temperature	- 40 .. + 85	°C
$T_S$	Ambient storage temperature	- 40 .. + 85	°C
$m$	Mass	55	g
	Standards	EN 50178:1997	

### Isolation characteristics

$V_o$	Rated isolation voltage rms with following conditions		
	-Over voltage category III		
	-Pollution degree 2		
	-Heterogeneous field		

	EN50178	IEC61010-1
Single insulation	300V	300V
Reinforced insulation	150V	150V

$V_d$	Rms voltage for AC isolation test, 50 Hz, 1 min	3.3	kV
$V_o$	Partial discharge extinction voltage rms @ 10 pC	> 1	kV
$V_w$	Impulse withstand voltage 1.2/50 $\mu$ s	6	kV
dCp	Creepage distance	> 5.5	mm
dCl	Clearance distance	> 5.5	mm
CTI	Comparative Tracking Index (Group I)	> 600	V

### Safety



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the manufacturer's operating instructions.

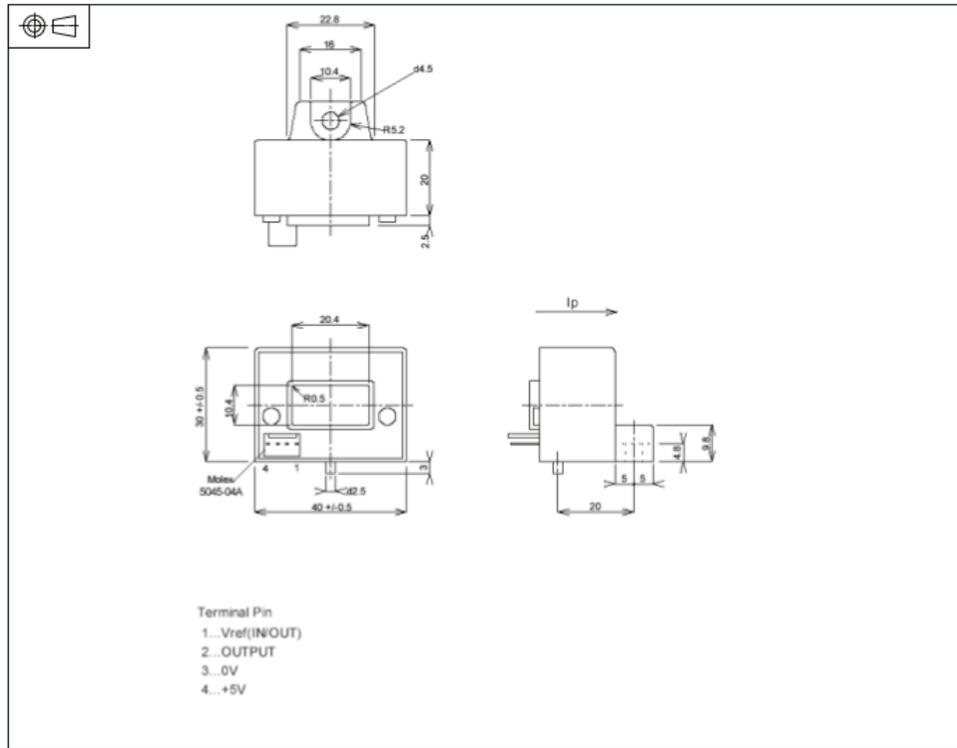


Caution, risk of electrical shock

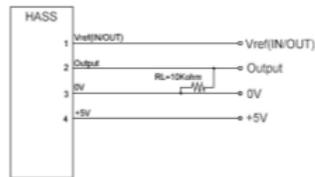
When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply). Ignoring this warning can lead to injury and/or cause serious damage. This transducer is a build-in device, whose conducting parts must be inaccessible after installation. A protective housing or additional shield could be used. Main supply must be able to be disconnected.



**Dimensions HASS 50..600-S (in mm)**



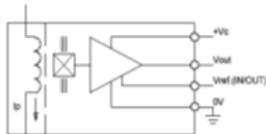
**Required Connection Circuit**



**Mechanical characteristics**

- General tolerance  $\pm 0.5$  mm
- Aperture for primary conductor 20.4x10.4x0.5mm
- Transducer fastening M4
- Recommended fastening torque  $< 1.5N \cdot m$
- Connection of secondary Molex 5045-04A

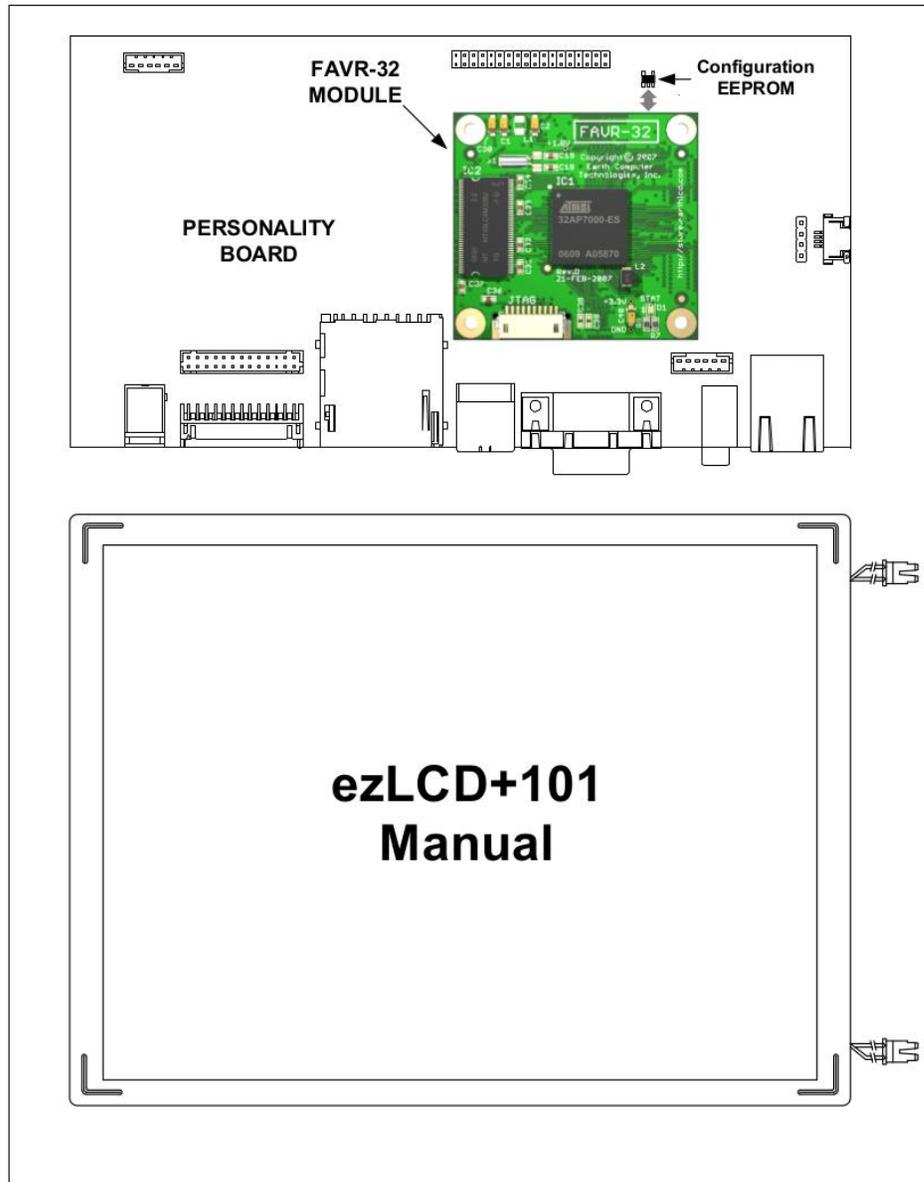
**Operation Principle**



**Remarks**

- Arrow indicates positive current flow direction.
- Temperature of the primary conductor should not exceed 100°C.

### ANEXO J: DATASHEET DE EZLCD



## 1 ezLCD+101

### 1.1 Overview

#### **Congratulations on your purchase of ezLCD+101!**

The ezLCD+101 is an all-in-one advanced color TFT LCD panel which includes:

- 640x480 pixel, 262144 color, 10.4" TFT LCD
- Embedded 32bit processor (Atmel AT32AP7000) with LCD Controller
- 4 Mega Bytes of embedded flash for storing custom fonts and bitmaps
- SD Card slot for storing bitmap, fonts and other user data up to 2 Giga Bytes
- Power supply, which generates all the voltages needed by the logic and the display itself
- Touch screen
- Interface drivers and other circuitry

The ezLCD+101 communicates with the outside world through several interfaces:

- RS232 Standard
- RS232 TTL
- USB
- I2C
- SPI
- SD/MMC
- Ethernet

The ezLCD+101 firmware is in-field updatable and contains an extensive command set:

- Graphic commands
- Double buffering
- True Type and Open Type font rendering
- Bitmap font rendering
- Unicode support
- SD file I/O (FAT12, FAT16, and FAT32)
- Touch Screen commands

The ezLCD+101 may be in-field customized by:

- Adding custom fonts
- Adding custom bitmaps
- Customizing startup screen
- Modifying interface parameters like RS232 baudrate, Ethernet MAC and IP address, etc.
- Modifying pin functions

The ezLCD+101 belongs to the ezLCD+ family of intelligent displays.

All ezLCD+ devices (including ezLCD+101) have two distinctive user interfaces:

1. The ezLCD+ External Commands. The ezLCD+ is driven by a set of commands, which can be fed through any of the implemented interfaces apart from I2C. The *ezLCD+ External Commands Manual* describes in detail those commands.
2. Lua programming language interpreter. The ezLCD+ contains an embedded Lua programming language interpreter. The ezLCD+ Lua library is described in the *ezLCD+ Lua API Manual*.

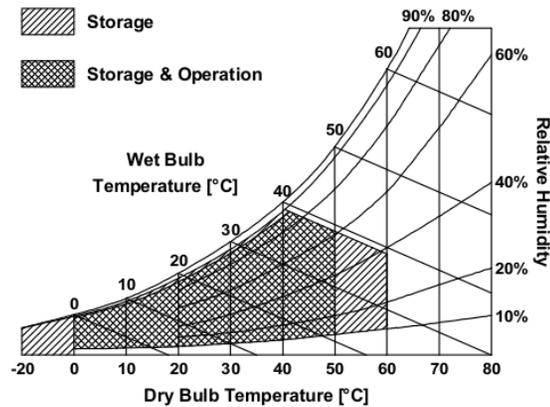
The ezLCD+101 may be used as an "intelligent" display, or as a stand alone device. There is enough flash memory left to incorporate additional graphical instructions, or to customize the software for particular tasks. Possible applications include automotive, avionics, nautical, industrial control, hobby, etc.

**1.4 Hardware & Interfaces**

**1.4.1 Specifications**

**Electrical and Environmental Characteristics**

Parameter	Symbol	Min.	Typ.	Max.	Unit	Remark
Power Supply Voltage	Vcc	11.0	12.0	14.0	V	
Power Supply Current	Icc	TBD	TBD	TBD	A	Vcc = 12V
Hi Level Discrete Input Voltage	VH	2.2	3.3	3.6	V	<b>Note:</b> Discrete signals are not +5V tolerant. This includes SPI, I2C, SD and RS232 TTL interfaces.
Lo Level Discrete Input Voltage	VL	-0.3	0	1	V	
Operating Temperature	Topa	0		50	°C	Temperature and relative humidity range are shown in the figure below. Wet bulb temperature should be 39°C Max, and no condensation of water.
Storage Temperature	Tstg	-20		60	°C	
Operating Ambient Humidity	HCP	10		90	%RH	
Storage Humidity	HST	10		90	%RH	



### Display Specifications

Parameter	Specification	Unit
Display Resolution	640(W) x 480(H)	pixel
Color Depth	6-bit, 262,144 colors	
Active Screen Size	10.4(Diagonal)	inch
Pixel Pitch	0.33(W) x 0.33(H)	mm
Luminance	400	cd/m2
Operating Mode	Transmissive, normally white	

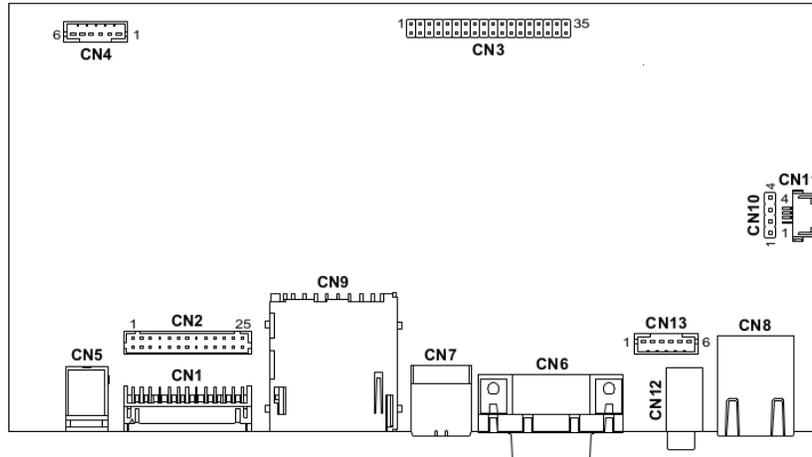
### Backlight

Backlight lamp life: 40000 hrs

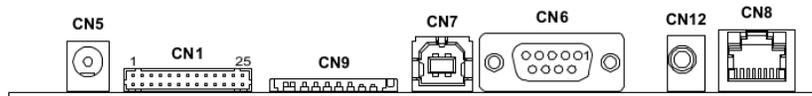
The life time is determined as the time at which brightness of the lamp is 50% compared to that of initial value at the typical lamp current on condition of continuous operating at  $25 \pm 2^{\circ}\text{C}$ .

1.4.3 Connectors, Pins and Signals

1.4.3.1 Connector Assignments



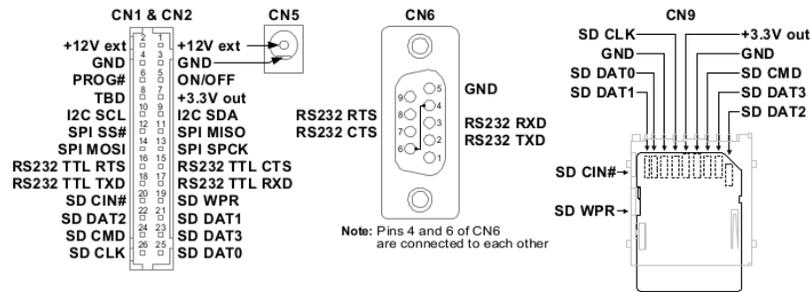
ezLCD+101 Connectors



ezLCD+101 Front Connectors

Connector	Function	Matching Connectors
<a href="#">CN1, CN2</a>	Power and Logical Signals (I2C, SPI, RS232 TTL, SD)	Hirose DF11-26DS
<a href="#">CN3</a>	LCD Driving Signals	Standard 36 pin 2x2mm Receptacle
<a href="#">CN4</a>	LCD Backlight	JST PHR-6
<a href="#">CN5</a>	External Power	Standard Power Jack 5.5x2.1mm
<a href="#">CN6</a>	RS232	Standard 9 pin Male D-Sub
<a href="#">CN7</a>	USB	Standard USB-B Plug
<a href="#">CN8</a>	Ethernet	Standard Ethernet RJ45 Plug
<a href="#">CN9</a>	SD	Standard SD Card
<a href="#">CN10</a>	Touch Screen input	Standard Rectangular 4 pin 0.1" Socket
<a href="#">CN11</a>	Touch Screen input	Standard 4 pin 1mm Flex cable
<a href="#">CN12</a>	Stereo Audio output	Standard 3.5mm Stereo Plug
<a href="#">CN13</a>	Stereo Audio output	JST PHR-6

1.4.3.2 CN1, CN2, CN5, CN6 and CN9



Connectors CN1 and CN2 have an identical pinout and contain Power and Logical Signals (I2C, SPI, RS232 TTL, SD).

Connector CN5 is used to connect External Power. CN5 signals are repeated on CN1 and CN2.

Connector CN6 contains standard RS232 Interface.

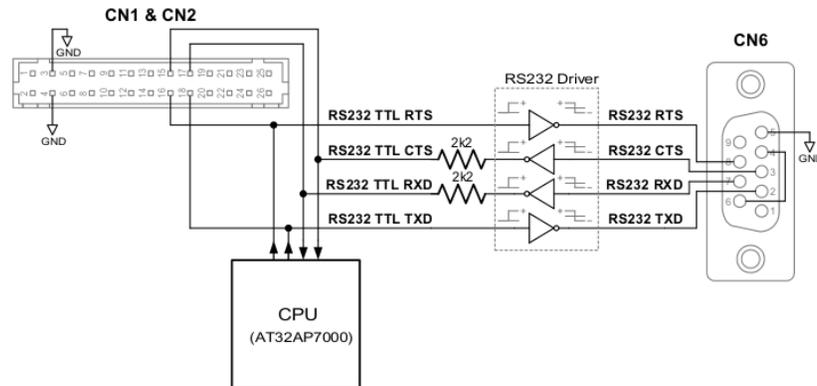
Connector CN9 is used as a slot for SD card. CN9 are repeated on CN1 and CN2.

Signal Name	Type	Description
+12V ext	Ext. Power	External power voltage (Vcc) +12V
GND	Gnd	Common power return and signal gnd
ON/OFF	Input (0 or Opened - 12V)	ON/OFF signal. The same function as PWR (ON) switch. +2.2 to +5V turns the power ON. 0 to +0.8V turns the power OFF. Rin = 10 kOhm This signal is pulled to GND by an internal resistor
PROG#	Discrete Input (0 - 3.3V or Opened)	Firmware download signal. The same function as PROG# pushbutton. The ezLCD enters the firmware bootloader state, if this pin is connected to GND during the power up. This signal is pulled to +3.3V by an internal resistor
+3.3V out	Pwr/Out	+3.3V/0.5A regulated voltage output. May be used as a power supply for external devices.
TBD	TBD	To be determined.
I2C SDA	Discrete I/O (0 - 3.3V)	I2C interface SDA signal Recommended: OPEN/GND signal with pull-up resistor connected to the +3.3
I2C SCL	Discrete I/O (0 - 3.3V)	I2C interface SCL signal Recommended: OPEN/GND signal with pull-up resistor connected to the +3.3
SPI MISO	Discrete Output (0 - 3.3V)	SPI Master Input Slave Output signal
SPI SS#	Discrete Input (0 - 3.3V)	SPI Slave Select input
SPI SPCK	Discrete Input (0 - 3.3V)	SPI Clock input

16 ezLCD+101

Signal Name	Type	Description
SPI MOSI	Discrete Input (0 - 3.3V)	SPI Master Output Slave Input signal
RS232 TTL CTS	Discrete Input (0 - 3.3V, 1.5mA)	RS-232 TTL Clear To Send input <b>Note:</b> This signal has different voltage levels than RS-232 standard
RS232 TTL RTS	Discrete Output (0 - 3.3V)	RS-232 TTL Request To Send output <b>Note:</b> This signal has different voltage levels than RS-232 standard
RS232 TTL RXD	Discrete Input (0 - 3.3V, 1.5mA)	RS-232 TTL Received Data input <b>Note:</b> This signal has different voltage levels than RS-232 standard
RS232 TTL TXD	Discrete Output (0 - 3.3V)	RS-232 TTL Transmitted Data output <b>Note:</b> This signal has different voltage levels than RS-232 standard
SD WPR	Discrete Input (0 - 3.3V or Opened)	SD Write Protect input When Hi, this signal notifies ezLCD that SD card is write-protected This signal is pulled to +3.3V by an internal resistor
SD CIN#	Discrete Input (0 - 3.3V or Opened)	SD Card Inserted When Lo, this signal notifies ezLCD that SD card is inserted This signal is pulled to +3.3V by an internal resistor
SD DAT1	Discrete I/O (0 - 3.3V or Opened)	SD Data 1 signal This signal is pulled to +3.3V by an internal resistor
SD DAT2	Discrete I/O (0 - 3.3V or Opened)	SD Data 2 signal This signal is pulled to +3.3V by an internal resistor
SD DAT3	Discrete I/O (0 - 3.3V or Opened)	SD Data 3 signal This signal is pulled to +3.3V by an internal resistor
SD CMD	Discrete I/O (0 - 3.3V or Opened)	SD Command signal This signal is pulled to +3.3V by an internal resistor
SD DAT0	Discrete I/O (0 - 3.3V or Opened)	SD Data 0 signal This signal is pulled to +3.3V by an internal resistor
SD CLK	Discrete Output (0 - 3.3V)	SD Clock
RS232 TXD	Bipolar Output (+/-5V)	RS-232 Transmitted Data output
RS232 RXD	Bipolar Input (+/-3 to +/-15V)	RS-232 Received Data input
RS232 CTS	Bipolar Input (+/-3 to +/-15V)	RS-232 Clear To Send input
RS232 RTS	Bipolar Output (+/-5V)	RS-232 Request To Send output

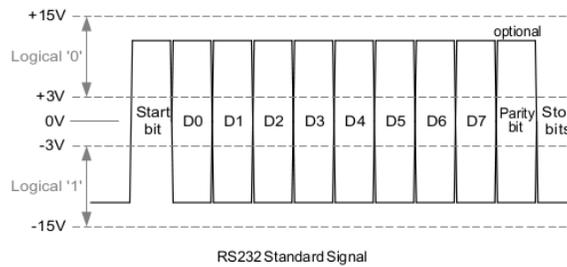
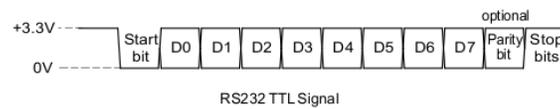
1.4.4 RS232



Both RS232 and RS232 TTL ports are connected use the same processor pins, as shown on the drawing above. Two 2.2kΩ resistors separate RS232 Driver outputs from the RS232 TTL signals. This arrangement has two consequences:

1. RS232 TTL signals (RXD and CTS) have priority over corresponding RS232 signals.
2. External circuitry which drives the RS232 TTL signals (RXD and CTS) has to have the ability to source and sink at least  $3.3/2.2 = 1.5\text{mA}$ .

The two drawings below show the differences between both RS232 signals:



**Warning:** RS232 TTL uses logic level signals: Min = 0V, Max = +3.3V. Connecting RS232 TTL to "standard" RS232 interface with the bipolar signal levels of (±3 V, ±5 V, etc.) may damage the ezLCD+101 and void the warranty.

## ANEXO K: CÓDIGO FUENTE DEL MICROCONTROLADOR. ARCHIVO

### MAIN.C

```

#include "p30f4011.h"
#include <string.h> // Librería Strings
#include "uart.h"
#include "Generated Files\VDIInit\init_dsPIC30F4011.sinit_vi.h"
// DECLARACION funciones Serial
void TX_UART(unsigned char);
void TX_INT(unsigned int);
void BUFFER_SEND(void);
void flujos(void);
void identificacion_de_estados(void);
void historial_de_estados(void);
void salud(void);
void salud_H(void);
void Ini_Pantalla_01(void);
void Ref_Pantalla_01(void);
void Ini_Pantalla_02(void);
void Ref_Pantalla_02(void);
void Ini_Pantalla_03(void);
void Ref_Pantalla_03(void);
#include "ezLCD_core.h"
#include "ezLCD_extras.h"
// CONSTANTES del sistema
#define BUFFER_TX_LEN      490           // Longitud del buffer de transmisión
#define ADC_HIGH           12           // Nivel del ADC para considerar como corriente positiva
#define ADC_LOW            -12          // Nivel del ADC para considerar como corriente negativa
#define ADC_OFFSET         511
#define H                   1
#define N                   0
#define L                   2
#define FRAME_LIMIT        12
#define ESTADOS_LIMIT      1
// FLAGS de Interrupciones
unsigned char INT_2 = 0;           // Flag Interrupcion Timer 2 (5 Hz)
unsigned char INT_3 = 0;           // Flag Interrupcion Timer 3 (10 kHz)
unsigned char INT_RX = 0;         // Flag Interrupcion Recepcion Serial
unsigned char INT_ADC = 0;        // Flag Interrupcion ADC

// VARIABLES transmission serial
unsigned char    BUFFER_TX[BUFFER_TX_LEN];
int             BUFFER_TX_D = 1;   // disponible para transmitir
int             BUFFER_TX_INICIO = 0;
int             BUFFER_TX_FIN = 0;
int             BUFFER_RX = 0;
int             BUFFER_RX_D = 0;
int             ADC[4];
int             FLUJOS[4];
signed long int ESTADOS[81];
signed long int ESTADOS_H[81];
signed long int ESTADOS_CT = 0;    // Cantidad de estados observados
signed long int ESTADOS_CH = 0; // Acumulador de estados observados
signed long int ESTADOS_CV = 0; // Acumulador de verificación
signed long int ESTADOS_CA = 0; // Contador para verificación anticipada
signed long int ESTADOS_CAL = 0;
int             ESTADOS_PANTALLA[81];

```

```

unsigned char    FRAME = 0;
unsigned char    PANTALLA = 0;
unsigned char    INI_PANTALLA = 0;
int             PROPIEADAES_SC1[3];
int             PROPIEADAES_SC2[3];
int             PROPIEADAES_SC3[3];
int             PROPIEADAES_SC4[3];
int             PROPIEADAES_SC5[3];
int             PROPIEADAES_SC6[3];
int             SALUD[7];
int             SALUD_PANTALLA[7];
// CODIGO principal
int main(void){
    VisualInitialization();           // Inicializacion del dsPIC (Operación a 20 MHz)
    INI_PANTALLA = 1;
    PANTALLA = 3;
    while (1) {
        if (INT_ADC == 1)             // Interrupcion del ADC (50 kHz){
            INT_ADC = 0;
            flujos();
            identificacion_de_estados();
        }
        if (INT_2 == 1) {             // Actualizacion de la Pantalla
            INT_2 = 0;
            if (INI_PANTALLA == 1){
                if (PANTALLA == 3){ Ini_Pantalla_03(); }
            }
            else {
                if (PANTALLA == 3){ Ref_Pantalla_03(); }
            }
            FRAME++;
            if (FRAME == FRAME_LIMIT) {FRAME = 0;}
        }
        BUFFER_SEND();               // Envia a puerto serial byte desde buffer de software
        if (INT_3 == 1) {             // Ejecutado cada 100 mseg
            INT_3 = 0;
            historial_de_estados();
            salud();
            if (ESTADOS_CA > 0) {
                ESTADOS_CAL = ESTADOS_CA;
            }
            ESTADOS_CA = 0;
        }
        if (INT_RX == 1) {           // Cada recepcion de Byte en UART2
            INT_RX = 0;
        }
    }
    return 0;
}
////////////////////////////////////
// INTERRUPTACIONES //
////////////////////////////////////
void __attribute__((interrupt,auto_psv)) _T1Interrupt(void) {           // Interrupcion de 50 kHz para usar AD
    ADCON1bits.SAMP = 1;                                               // Iniciar el proceso de muestreo
    IFS0bits.T1IF = 0;                                                 // clear interrupt flag
}
void __attribute__((interrupt,auto_psv)) _ADCInterrupt(void)           {           // Interrupcion de 50 kHz para usar AD
    INT_ADC = 1;                                                       // Flag interrupcion del ADC
    ADC[0] = ADCBUF1 - ADC_OFFSET;                                       // AN0 (DC)
    ADC[1] = ADCBUF2 - ADC_OFFSET;                                       // AN1 (A)
}

```

```

        ADC[2] = ADCBUF3 - ADC_OFFSET;           // AN2 (B)
        ADC[3] = 0 - ADC[1] - ADC[2];          // ANx (C)
        IFS0bits.ADIF = 0;                     // clear interrupt flag
    }
    void __attribute__((interrupt,auto_psv)) _T2Interrupt(void) {
        INT_2 = 1;
        IFS0bits.T2IF = 0;    //clear interrupt flag
    }
    void __attribute__((interrupt,auto_psv)) _T3Interrupt(void) {
        INT_3 = 1;
        IFS0bits.T3IF = 0;    //clear interrupt flag
    }
    void __attribute__((interrupt,auto_psv)) _U2TXInterrupt(void) {
        IFS1bits.U2TXIF = 0;    //clear interrupt flag
    }
    void __attribute__((interrupt,auto_psv)) _U2RXInterrupt(void) {
        INT_RX = 1;
        BUFFER_RX = ReadUART2();
        IFS1bits.U2RXIF = 0;    //clear interrupt flag
    }
}
////////////////////////////////////
// FUNCIONES SERIAL //
////////////////////////////////////
void BUFFER_SEND(void) {
    if (U2STAbits.UTXBF == 0) {                // Si existe espacio para transmitir
        if (BUFFER_TX_INICIO != BUFFER_TX_FIN) {
            if (BUFFER_TX_INICIO + 1 < BUFFER_TX_LEN) {
                BUFFER_TX_INICIO = BUFFER_TX_INICIO + 1;
            }
            else {
                BUFFER_TX_INICIO = 0;
            }
            WriteUART2(BUFFER_TX[BUFFER_TX_INICIO]);
        }
    }
}
void TX_UART(unsigned char BYTE) {
    if (BUFFER_TX_FIN + 1 < BUFFER_TX_LEN) {
        BUFFER_TX_FIN = BUFFER_TX_FIN + 1;
    }
    else {
        BUFFER_TX_FIN = 0;
    }
    BUFFER_TX[BUFFER_TX_FIN] = BYTE;
}
void TX_INT(unsigned int NUMERO)
{
    TX_UART((unsigned char)((0xFF00 & NUMERO) >> 8));    // Byte mas significativo
    TX_UART((unsigned char)(0x00FF & NUMERO));          // Byte menos significativo
}
}
////////////////////////////////////
// FUNCIONES FLUJOS Y ESTADOS //
////////////////////////////////////
void flujos(void) {
    int i = 0;
    while (i < 4) {
        FLUJOS[i] = N;
        if (ADC[i] > ADC_HIGH)    {FLUJOS[i] = H;}
        if (ADC[i] < ADC_LOW)    {FLUJOS[i] = L;}
        i++;
    }
}

```

```

    }
    ESTADOS_CH++;
}
void identificacion_de_estados(void) {
    int Flujo = 0;
    Flujo = FLUJOS[3]+FLUJOS[2]*3+FLUJOS[1]*9+FLUJOS[0]*27;
    ESTADOS_H[Flujo]++;
}
void historial_de_estados(void) {
    int i = 0;
    ESTADOS_CT = ESTADOS_CH;
    ESTADOS_CH = 0;
    ESTADOS_CV = 0;
    while (i < 81) {
        ESTADOS_CV = ESTADOS_CV + ESTADOS_H[i];
        ESTADOS[i] = ESTADOS_H[i];
        ESTADOS_H[i] = 0;
        i++;
    }
}
void salud(void) {
    int i = 0;
    // SCX[0] Conduccion Positiva
    // SCX[1] Bloqueo Positivo
    // SCX[2] Conduccion Negativa
    PROPIEADAES_SC1[0] =
ESTADOS[41]+ESTADOS[38]+ESTADOS[43]+ESTADOS[42]+ESTADOS[44]+ESTADOS[36];
    PROPIEADAES_SC1[1] =
ESTADOS[49]+ESTADOS[48]+ESTADOS[50]+ESTADOS[46]+ESTADOS[52]+ESTADOS[68]+ESTADOS[65]+
ESTADOS[70]+ESTADOS[69]+ESTADOS[71]+ESTADOS[45]+ESTADOS[63];
    PROPIEADAES_SC1[2] =
ESTADOS[76]+ESTADOS[75]+ESTADOS[77]+ESTADOS[73]+ESTADOS[79]+ESTADOS[72];
    PROPIEADAES_SC2[0] =
ESTADOS[49]+ESTADOS[48]+ESTADOS[50]+ESTADOS[46]+ESTADOS[52]+ESTADOS[45];
    PROPIEADAES_SC2[1] =
ESTADOS[41]+ESTADOS[38]+ESTADOS[43]+ESTADOS[42]+ESTADOS[44]+ESTADOS[76]+ESTADOS[75]+
ESTADOS[77]+ESTADOS[73]+ESTADOS[79]+ESTADOS[36]+ESTADOS[72];
    PROPIEADAES_SC2[2] =
ESTADOS[68]+ESTADOS[65]+ESTADOS[70]+ESTADOS[69]+ESTADOS[71]+ESTADOS[63];
    PROPIEADAES_SC3[0] =
ESTADOS[41]+ESTADOS[32]+ESTADOS[49]+ESTADOS[48]+ESTADOS[50]+ESTADOS[30];
    PROPIEADAES_SC3[1] =
ESTADOS[43]+ESTADOS[42]+ESTADOS[44]+ESTADOS[34]+ESTADOS[52]+ESTADOS[68]+ESTADOS[59]+
ESTADOS[76]+ESTADOS[75]+ESTADOS[77]+ESTADOS[33]+ESTADOS[57];
    PROPIEADAES_SC3[2] =
ESTADOS[70]+ESTADOS[69]+ESTADOS[71]+ESTADOS[61]+ESTADOS[79]+ESTADOS[60];

    PROPIEADAES_SC4[0] =
ESTADOS[43]+ESTADOS[42]+ESTADOS[44]+ESTADOS[34]+ESTADOS[52]+ESTADOS[33];
    PROPIEADAES_SC4[1] =
ESTADOS[41]+ESTADOS[32]+ESTADOS[49]+ESTADOS[48]+ESTADOS[50]+ESTADOS[70]+ESTADOS[69]+
ESTADOS[71]+ESTADOS[61]+ESTADOS[79]+ESTADOS[30]+ESTADOS[60];
    PROPIEADAES_SC4[2] =
ESTADOS[68]+ESTADOS[59]+ESTADOS[76]+ESTADOS[75]+ESTADOS[77]+ESTADOS[57];
    PROPIEADAES_SC5[0] =
ESTADOS[43]+ESTADOS[34]+ESTADOS[49]+ESTADOS[46]+ESTADOS[52]+ESTADOS[28];
    PROPIEADAES_SC5[1] =
ESTADOS[41]+ESTADOS[38]+ESTADOS[44]+ESTADOS[32]+ESTADOS[50]+ESTADOS[70]+ESTADOS[61]+
ESTADOS[76]+ESTADOS[73]+ESTADOS[79]+ESTADOS[29]+ESTADOS[55];
    PROPIEADAES_SC5[2] =

```

```

ESTADOS[68]+ESTADOS[65]+ESTADOS[71]+ESTADOS[59]+ESTADOS[77]+ESTADOS[56];
    PROPIEDADES_SC6[0] =
ESTADOS[41]+ESTADOS[38]+ESTADOS[44]+ESTADOS[32]+ESTADOS[50]+ESTADOS[29];
    PROPIEDADES_SC6[1] =
ESTADOS[43]+ESTADOS[34]+ESTADOS[49]+ESTADOS[46]+ESTADOS[52]+ESTADOS[68]+ESTADOS[65]+
ESTADOS[71]+ESTADOS[59]+ESTADOS[77]+ESTADOS[28]+ESTADOS[56];
    PROPIEDADES_SC6[2] =
ESTADOS[70]+ESTADOS[61]+ESTADOS[76]+ESTADOS[73]+ESTADOS[79]+ESTADOS[55];
    while (i < 3) {
        if (PROPIEDADES_SC1[i] > 0)    {PROPIEDADES_SC1[i] = 1;}
        if (PROPIEDADES_SC2[i] > 0)    {PROPIEDADES_SC2[i] = 1;}
        if (PROPIEDADES_SC3[i] > 0)    {PROPIEDADES_SC3[i] = 1;}
        if (PROPIEDADES_SC4[i] > 0)    {PROPIEDADES_SC4[i] = 1;}
        if (PROPIEDADES_SC5[i] > 0)    {PROPIEDADES_SC5[i] = 1;}
        if (PROPIEDADES_SC6[i] > 0)    {PROPIEDADES_SC6[i] = 1;}
        i++;
    }
    SALUD[1] = PROPIEDADES_SC1[0]*4+PROPIEDADES_SC1[1]*2+PROPIEDADES_SC1[2];
    SALUD[2] = PROPIEDADES_SC2[0]*4+PROPIEDADES_SC2[1]*2+PROPIEDADES_SC2[2];
    SALUD[3] = PROPIEDADES_SC3[0]*4+PROPIEDADES_SC3[1]*2+PROPIEDADES_SC3[2];
    SALUD[4] = PROPIEDADES_SC4[0]*4+PROPIEDADES_SC4[1]*2+PROPIEDADES_SC4[2];
    SALUD[5] = PROPIEDADES_SC5[0]*4+PROPIEDADES_SC5[1]*2+PROPIEDADES_SC5[2];
    SALUD[6] = PROPIEDADES_SC6[0]*4+PROPIEDADES_SC6[1]*2+PROPIEDADES_SC6[2];

    SALUD[0] = SALUD[1] + SALUD[2] + SALUD[3] + SALUD[4] + SALUD[5] + SALUD[6];
}
void salud_H(void) {
    int i = 0;
    // SCX[0] Conduccion Positiva
    // SCX[1] Bloqueo Positivo
    // SCX[2] Conduccion Negativa
    PROPIEDADES_SC1[0] =
ESTADOS_H[41]+ESTADOS_H[38]+ESTADOS_H[43]+ESTADOS_H[42]+ESTADOS_H[44]+ESTADOS_H[36];
    PROPIEDADES_SC1[1] =
ESTADOS_H[49]+ESTADOS_H[48]+ESTADOS_H[50]+ESTADOS_H[46]+ESTADOS_H[52]+ESTADOS_H[68]
+ESTADOS_H[65]+ESTADOS_H[70]+ESTADOS_H[69]+ESTADOS_H[71]+ESTADOS_H[45]+ESTADOS_H[63]
];
    PROPIEDADES_SC1[2] =
ESTADOS_H[76]+ESTADOS_H[75]+ESTADOS_H[77]+ESTADOS_H[73]+ESTADOS_H[79]+ESTADOS_H[72];
    PROPIEDADES_SC2[0] =
ESTADOS_H[49]+ESTADOS_H[48]+ESTADOS_H[50]+ESTADOS_H[46]+ESTADOS_H[52]+ESTADOS_H[45];
    PROPIEDADES_SC2[1] =
ESTADOS_H[41]+ESTADOS_H[38]+ESTADOS_H[43]+ESTADOS_H[42]+ESTADOS_H[44]+ESTADOS_H[76]
+ESTADOS_H[75]+ESTADOS_H[77]+ESTADOS_H[73]+ESTADOS_H[79]+ESTADOS_H[36]+ESTADOS_H[72]
];
    PROPIEDADES_SC2[2] =
ESTADOS_H[68]+ESTADOS_H[65]+ESTADOS_H[70]+ESTADOS_H[69]+ESTADOS_H[71]+ESTADOS_H[63];
    PROPIEDADES_SC3[0] =
ESTADOS_H[41]+ESTADOS_H[32]+ESTADOS_H[49]+ESTADOS_H[48]+ESTADOS_H[50]+ESTADOS_H[30];
    PROPIEDADES_SC3[1] =
ESTADOS_H[43]+ESTADOS_H[42]+ESTADOS_H[44]+ESTADOS_H[34]+ESTADOS_H[52]+ESTADOS_H[68]
+ESTADOS_H[59]+ESTADOS_H[76]+ESTADOS_H[75]+ESTADOS_H[77]+ESTADOS_H[33]+ESTADOS_H[57]
];
    PROPIEDADES_SC3[2] =
ESTADOS_H[70]+ESTADOS_H[69]+ESTADOS_H[71]+ESTADOS_H[61]+ESTADOS_H[79]+ESTADOS_H[60];
    PROPIEDADES_SC4[0] =
ESTADOS_H[43]+ESTADOS_H[42]+ESTADOS_H[44]+ESTADOS_H[34]+ESTADOS_H[52]+ESTADOS_H[33];
    PROPIEDADES_SC4[1] =
ESTADOS_H[41]+ESTADOS_H[32]+ESTADOS_H[49]+ESTADOS_H[48]+ESTADOS_H[50]+ESTADOS_H[70]
+ESTADOS_H[69]+ESTADOS_H[71]+ESTADOS_H[61]+ESTADOS_H[79]+ESTADOS_H[30]+ESTADOS_H[60]

```

```

];
    PROPIEDADES_SC4[2] =
ESTADOS_H[68]+ESTADOS_H[59]+ESTADOS_H[76]+ESTADOS_H[75]+ESTADOS_H[77]+ESTADOS_H[57];
    PROPIEDADES_SC5[0] =
ESTADOS_H[43]+ESTADOS_H[34]+ESTADOS_H[49]+ESTADOS_H[46]+ESTADOS_H[52]+ESTADOS_H[28];
    PROPIEDADES_SC5[1] =
ESTADOS_H[41]+ESTADOS_H[38]+ESTADOS_H[44]+ESTADOS_H[32]+ESTADOS_H[50]+ESTADOS_H[70]
+ESTADOS_H[61]+ESTADOS_H[76]+ESTADOS_H[73]+ESTADOS_H[79]+ESTADOS_H[29]+ESTADOS_H[55]
];
    PROPIEDADES_SC5[2] =
ESTADOS_H[68]+ESTADOS_H[65]+ESTADOS_H[71]+ESTADOS_H[59]+ESTADOS_H[77]+ESTADOS_H[56];
    PROPIEDADES_SC6[0] =
ESTADOS_H[41]+ESTADOS_H[38]+ESTADOS_H[44]+ESTADOS_H[32]+ESTADOS_H[50]+ESTADOS_H[29];
    PROPIEDADES_SC6[1] =
ESTADOS_H[43]+ESTADOS_H[34]+ESTADOS_H[49]+ESTADOS_H[46]+ESTADOS_H[52]+ESTADOS_H[68]
+ESTADOS_H[65]+ESTADOS_H[71]+ESTADOS_H[59]+ESTADOS_H[77]+ESTADOS_H[28]+ESTADOS_H[56]
];
    PROPIEDADES_SC6[2] =
ESTADOS_H[70]+ESTADOS_H[61]+ESTADOS_H[76]+ESTADOS_H[73]+ESTADOS_H[79]+ESTADOS_H[55];
    while (i < 3) {
        if (PROPIEDADES_SC1[i] > 0)      {PROPIEDADES_SC1[i] = 1;}
        if (PROPIEDADES_SC2[i] > 0)      {PROPIEDADES_SC2[i] = 1;}
        if (PROPIEDADES_SC3[i] > 0)      {PROPIEDADES_SC3[i] = 1;}
        if (PROPIEDADES_SC4[i] > 0)      {PROPIEDADES_SC4[i] = 1;}
        if (PROPIEDADES_SC5[i] > 0)      {PROPIEDADES_SC5[i] = 1;}
        if (PROPIEDADES_SC6[i] > 0)      {PROPIEDADES_SC6[i] = 1;}
        i++;
    }
    SALUD[1] = PROPIEDADES_SC1[0]*4+PROPIEDADES_SC1[1]*2+PROPIEDADES_SC1[2];
    SALUD[2] = PROPIEDADES_SC2[0]*4+PROPIEDADES_SC2[1]*2+PROPIEDADES_SC2[2];
    SALUD[3] = PROPIEDADES_SC3[0]*4+PROPIEDADES_SC3[1]*2+PROPIEDADES_SC3[2];
    SALUD[4] = PROPIEDADES_SC4[0]*4+PROPIEDADES_SC4[1]*2+PROPIEDADES_SC4[2];
    SALUD[5] = PROPIEDADES_SC5[0]*4+PROPIEDADES_SC5[1]*2+PROPIEDADES_SC5[2];
    SALUD[6] = PROPIEDADES_SC6[0]*4+PROPIEDADES_SC6[1]*2+PROPIEDADES_SC6[2];
    SALUD[0] = SALUD[1] + SALUD[2] + SALUD[3] + SALUD[4] + SALUD[5] + SALUD[6];
}
void Ini_Pantalla_03(void) {
    SET_COLOR_RGB(255,255,255);          // Color Blanco
    CLS();                                // Borrar pantalla
    SET_COLOR_RGB(0,0,0);                 // Color Negro
    SET_BG_COLOR_RGB(255,255,255);        // Fondo Blanco
    TEXT_WEST();                           // Orientacion del texto
    SELECT_FONT(2);
    SET_XHYH( 50,400);      PRINT_STRING_BG("Salud de Semiconductores");
    SELECT_FONT(5);
    BUTTONS_DELETE_ALL();
    BUTTON_DEF_LONG( 1,1, 0, 56, 56,150,330,42,42);
    BUTTON_DEF_LONG( 2,1, 1, 57, 57,150,280,42,42);
    BUTTON_DEF_LONG( 3,1, 2, 58, 58,150,230,42,42);
    BUTTON_DEF_LONG( 4,1, 3, 59, 59,150,180,42,42);
    BUTTON_DEF_LONG( 5,1, 4, 60, 60,150,130,42,42);
    BUTTON_DEF_LONG( 6,1, 5, 61, 61,150, 80,42,42);
    SET_XHYH(250,300);   PRINT_STRING_BG("IGBT 1: ");
    SET_XHYH(275,300);   PRINT_STRING_BG("IGBT 2: ");
    SET_XHYH(300,300);   PRINT_STRING_BG("IGBT 3: ");
    SET_XHYH(325,300);   PRINT_STRING_BG("IGBT 4: ");
    SET_XHYH(350,300);   PRINT_STRING_BG("IGBT 5: ");
    SET_XHYH(375,300);   PRINT_STRING_BG("IGBT 6: ");
    SET_XHYH(425,300);   PRINT_STRING_BG("Diagnostico: ");
    INI_PANTALLA = 0;
}

```

```

}
void Ref_Pantalla_03(void) {
    if (SALUD[1] == 7 && SALUD_PANTALLA[1] == 0) {BUTTON_STATE(1,2);
SALUD_PANTALLA[1] = 1;}
    if (SALUD[1] < 7 && SALUD_PANTALLA[1] == 1) {BUTTON_STATE(1,1);
SALUD_PANTALLA[1] = 0;}
    if (SALUD[2] == 7 && SALUD_PANTALLA[2] == 0) {BUTTON_STATE(2,2);
SALUD_PANTALLA[2] = 1;}
    if (SALUD[2] < 7 && SALUD_PANTALLA[2] == 1) {BUTTON_STATE(2,1);
SALUD_PANTALLA[2] = 0;}
    if (SALUD[3] == 7 && SALUD_PANTALLA[3] == 0) {BUTTON_STATE(3,2);
SALUD_PANTALLA[3] = 1;}
    if (SALUD[3] < 7 && SALUD_PANTALLA[3] == 1) {BUTTON_STATE(3,1);
SALUD_PANTALLA[3] = 0;}
    if (SALUD[4] == 7 && SALUD_PANTALLA[4] == 0) {BUTTON_STATE(4,2);
SALUD_PANTALLA[4] = 1;}
    if (SALUD[4] < 7 && SALUD_PANTALLA[4] == 1) {BUTTON_STATE(4,1);
SALUD_PANTALLA[4] = 0;}
    if (SALUD[5] == 7 && SALUD_PANTALLA[5] == 0) {BUTTON_STATE(5,2);
SALUD_PANTALLA[5] = 1;}
    if (SALUD[5] < 7 && SALUD_PANTALLA[5] == 1) {BUTTON_STATE(5,1);
SALUD_PANTALLA[5] = 0;}
    if (SALUD[6] == 7 && SALUD_PANTALLA[6] == 0) {BUTTON_STATE(6,2);
SALUD_PANTALLA[6] = 1;}
    if (SALUD[6] < 7 && SALUD_PANTALLA[6] == 1) {BUTTON_STATE(6,1);
SALUD_PANTALLA[6] = 0;}
    SET_XHYH(250,250);
    if (SALUD[1] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
    if (SALUD[1] == 1){PRINT_STRING_BG("001 ERROR ");}
    if (SALUD[1] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
    if (SALUD[1] == 3){PRINT_STRING_BG("011 No disparado ");}
    if (SALUD[1] == 4){PRINT_STRING_BG("100 Disparo constante ");}
    if (SALUD[1] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
    if (SALUD[1] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
    if (SALUD[1] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
    SET_XHYH(275,250);
    if (SALUD[2] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
    if (SALUD[2] == 1){PRINT_STRING_BG("001 ERROR ");}
    if (SALUD[2] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
    if (SALUD[2] == 3){PRINT_STRING_BG("011 No disparado ");}
    if (SALUD[2] == 4){PRINT_STRING_BG("100 Disparo constante ");}
    if (SALUD[2] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
    if (SALUD[2] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
    if (SALUD[2] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
    SET_XHYH(300,250);
    if (SALUD[3] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
    if (SALUD[3] == 1){PRINT_STRING_BG("001 ERROR ");}
    if (SALUD[3] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
    if (SALUD[3] == 3){PRINT_STRING_BG("011 No disparado ");}
    if (SALUD[3] == 4){PRINT_STRING_BG("100 Disparo constante ");}
    if (SALUD[3] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
    if (SALUD[3] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
    if (SALUD[3] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
    SET_XHYH(325,250);
    if (SALUD[4] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
    if (SALUD[4] == 1){PRINT_STRING_BG("001 ERROR ");}
    if (SALUD[4] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
    if (SALUD[4] == 3){PRINT_STRING_BG("011 No disparado ");}
    if (SALUD[4] == 4){PRINT_STRING_BG("100 Disparo constante ");}
    if (SALUD[4] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
}

```

```

if (SALUD[4] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
if (SALUD[4] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
SET_XHYH(350,250);
if (SALUD[5] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
if (SALUD[5] == 1){PRINT_STRING_BG("001 ERROR ");}
if (SALUD[5] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
if (SALUD[5] == 3){PRINT_STRING_BG("011 No disparado ");}
if (SALUD[5] == 4){PRINT_STRING_BG("100 Disparo constante ");}
if (SALUD[5] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
if (SALUD[5] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
if (SALUD[5] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
SET_XHYH(375,250);
if (SALUD[6] == 0){PRINT_STRING_BG("000 Sistema apagado ");}
if (SALUD[6] == 1){PRINT_STRING_BG("001 ERROR ");}
if (SALUD[6] == 2){PRINT_STRING_BG("010 Semiconductor abierto ");}
if (SALUD[6] == 3){PRINT_STRING_BG("011 No disparado ");}
if (SALUD[6] == 4){PRINT_STRING_BG("100 Disparo constante ");}
if (SALUD[6] == 5){PRINT_STRING_BG("101 Semiconductor cerrado ");}
if (SALUD[6] == 6){PRINT_STRING_BG("110 Diodo abierto ");}
if (SALUD[6] == 7){PRINT_STRING_BG("111 Semiconductor normal ");}
SET_XHYH(425,225);
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4]+SALUD[5]+SALUD[6] == 0)
    {PRINT_STRING_BG("Inversor apagado ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4]+SALUD[5]+SALUD[6] == 42)
    {PRINT_STRING_BG("Inversor Normal ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4]+SALUD[5]+SALUD[6] > 0 &&
SALUD[1]+SALUD[2] == 0){PRINT_STRING_BG("Fase W: abierta ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4]+SALUD[5]+SALUD[6] > 0 &&
SALUD[3]+SALUD[4] == 0){PRINT_STRING_BG("Fase V: abierta ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4]+SALUD[5]+SALUD[6] > 0 &&
SALUD[5]+SALUD[6] == 0){PRINT_STRING_BG("Fase U: abierta ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4] == 28 && SALUD[5] > 5 && SALUD[6] ==
3){PRINT_STRING_BG("IGBT 6: abierto ");}
if (SALUD[1]+SALUD[2]+SALUD[3]+SALUD[4] == 28 && SALUD[5] == 3 && SALUD[6] > 5
){PRINT_STRING_BG("IGBT 5: abierto ");}
}

```

## ANEXO L: CÓDIGO FUENTE DEL MICROCONTROLADOR. ARCHIVO EZLCD\_CORE.C

```

void BOXHH(unsigned int X,unsigned int Y) { // Rectangulo Vacio
    TX_UART(164);
    TX_INT(X);
    TX_INT(Y);
}
void BOXHH_FILL(unsigned int X,unsigned int Y) { // Rectangulo Lleno
    TX_UART(165);
    TX_INT(X);
    TX_INT(Y);
}
void BUTTON_DEF_LONG(unsigned char NumBoton,unsigned char State, unsigned int IconUp, unsigned int IconDown,
unsigned int IconDisabled, unsigned int PositionX, unsigned int PositionY, unsigned int Width, unsigned int Height) {
    TX_UART(181);
    TX_UART(NumBoton); // Numero de boton
    TX_UART(State); // Estado Boton (1:Up, 2:Down, 3: Disabled, 4:Non-Visible)
    TX_INT(IconUp); // Icono Up
    TX_INT(IconDown); // Icono Down
    TX_INT(IconDisabled); // Icono Disabled
    TX_INT(PositionX); // Posicion 2, Coordenada X
    TX_INT(PositionY); // Posicion 2, Coordenada Y
    TX_UART(Width); // Ancho Touch
    TX_UART(Height); // Alto Touch
}
void BUTTON_STATE(unsigned char NumBoton, unsigned char State) {
    TX_UART(177); // Comando
    TX_UART(NumBoton); // Numero de boton
    TX_UART(State); // Estado Boton (1:Up, 2:Down, 3: Disabled, 4:Non-Visible)
}
void BUTTONS_ALL_UP(void) {
    TX_UART(179); // Comando todos los botones arriba
}
void BUTTONS_DELETE_ALL(void) {
    TX_UART(180); // Borrar todos los botones
}
void CIRCLE_RH(unsigned int Radio) {
    TX_UART(137);
    TX_INT(Radio);
}
void CIRCLE_RH_FILL(unsigned int Radio) {
    TX_UART(153);
    TX_INT(Radio);
}
void CLS(void) {
    TX_UART(33);
}
void COPY_RECT(unsigned char Num_Dest, unsigned char Num_Orig, unsigned int Dest_X, unsigned int Dest_Y,
unsigned int Orig_X, unsigned int Orig_Y, unsigned int Width, unsigned int Height) {
    TX_UART(85);
    TX_UART(Num_Dest);
    TX_UART(Num_Orig);
    TX_INT(Dest_X);
    TX_INT(Dest_Y);
    TX_INT(Orig_X);
    TX_INT(Orig_Y);
    TX_INT(Width);
    TX_INT(Height);
}
void PRINT_CHAR_BG(unsigned char CHARACTER) {

```

```

        TX_UART(60);
        TX_UART(CARACTER);
    }
    void PRINT_CHAR(unsigned char CHARACTER) {
        TX_UART(44);    // Imprimir caracter en posicion actual
        TX_UART(CARACTER);
    }
    void PRINT_STRING_BG(char TEXTO[]) {
        unsigned char len,i;
        len = strlen(TEXTO);
        i=0;
        TX_UART(61);
        while (i<len) {
            TX_UART(TEXTO[i]);
            i++;
        }
        TX_UART(0);
    }
    void SELECT_FONT(unsigned char FONT)
    {
        TX_UART(43);
        TX_UART(FONT);
    }
    void SET_BG_COLOR_RGB(unsigned char R,unsigned char G,unsigned char B) {
        TX_UART(50);
        TX_UART(R);
        TX_UART(G);
        TX_UART(B);
    }

    void SET_COLOR_RGB(unsigned char R,unsigned char G,unsigned char B) {
        TX_UART(49);
        TX_UART(R);
        TX_UART(G);
        TX_UART(B);
    }
    void SET_XHYH(unsigned int X,unsigned int Y) { // Posicion Actual
        TX_UART(51);
        TX_INT(X);
        TX_INT(Y);
    }
    void TEXT_WEST(void) {
        TX_UART(99);    // Texto con Orientación Oeste
    }
    void TOUCH_PROTOCOL(unsigned char Protocolo) {
        TX_UART(178);
        TX_UART(Protocolo);
    }
    void PLOT_XHYH(unsigned int X, unsigned int Y) {
        TX_UART(62);
        TX_INT(X);
        TX_INT(Y);
    }
    void PUT_PICT_NO(unsigned int NUMERO) {
        TX_UART(89);
        TX_INT(NUMERO);
    }
}

```

## ANEXO M: CÓDIGO FUENTE DEL MICROCONTROLADOR. ARCHIVO EZLCD\_EXTRAS.C

```

#include "ezLCD_core.h"
void ESCRIBIR_XXY(float Valor){
    unsigned char diez,uno,decima;
    unsigned int temp = 0;
    char NUMERO[6];
    temp = (unsigned int)(Valor*10);
    diez = (unsigned char)(temp/100); temp = temp - (unsigned int)(diez*100);
    uno = (unsigned char)(temp/10); temp = temp - (unsigned int)(uno*10);
    decima = (unsigned char)(temp);
    NUMERO[0] = '0'+diez;
    NUMERO[1] = '0'+uno;
    NUMERO[2] = '.';
    NUMERO[3] = '0'+decima;
    NUMERO[4] = '\0';
    NUMERO[5] = 0;
    PRINT_STRING_BG(NUMERO);
}
void ESCRIBIR_XXXYYY(float Valor){
    unsigned char cien,diez,uno,decima,centecima,milecima;
    unsigned int temp;
    char NUMERO[9];
    temp = (unsigned int)(Valor*1000);
    cien = (unsigned char)(temp/10000); temp = temp - (unsigned int)(cien* 10000);
    diez = (unsigned char)(temp/1000); temp = temp - (unsigned int)(diez *1000);
    uno = (unsigned char)(temp/100); temp = temp - (unsigned int)(uno *100);
    decima = (unsigned char)(temp/10); temp = temp - (unsigned int)(decima *10);
    centecima = (unsigned char)(temp/1); temp = temp - (unsigned int)(centecima*1);
    milecima = (unsigned char)(temp);
    NUMERO[0] = '0'+cien;
    NUMERO[1] = '0'+diez;
    NUMERO[2] = '0'+uno;
    NUMERO[3] = '.';
    NUMERO[4] = '0'+decima;
    NUMERO[5] = '0'+centecima;
    NUMERO[6] = '0'+milecima;
    NUMERO[7] = '\0';
    NUMERO[8] = 0;
    PRINT_STRING_BG(NUMERO);
}
void ESCRIBIR_XXXXY(float Valor){
    unsigned char mil = 0;
    unsigned char cien = 0;
    unsigned char diez = 0;
    unsigned char uno = 0;
    unsigned char decima = 0;
    unsigned int temp = 0;
    char NUMERO[8];
    temp = (unsigned int)(Valor*10);
    mil = (unsigned char)(temp/1000); temp = temp - (unsigned int)(mil*1000);
    cien = (unsigned char)(temp/100); temp = temp - (unsigned int)(cien*100);
    diez = (unsigned char)(temp/10); temp = temp - (unsigned int)(diez*10);
    uno = (unsigned char)(temp); temp = temp - (unsigned int)(uno*1);
    decima = (unsigned char)(temp);
    NUMERO[0] = '0'+mil;

```

```

        NUMERO[1] = '0'+cien;
        NUMERO[2] = '0'+diez;
        NUMERO[3] = '0'+uno;
        NUMERO[4] = '.';
        NUMERO[5] = '0'+decima;
        NUMERO[6] = ' ';
        NUMERO[7] = 0;
        PRINT_STRING_BG(NUMERO);
    }
void ESCRIBIR_XXXX(unsigned int Valor) {
    unsigned int temp;
    unsigned char mil,cien,diez,uno;
    char NUMERO[6];
    temp = (unsigned int)(Valor);
    mil = (unsigned char)(temp/1000); temp = temp - mil*1000;
    cien = (unsigned char)(temp/100); temp = temp - cien*100;
    diez = (unsigned char)(temp/10);
    uno = (unsigned char)(temp - diez*10);
    NUMERO[0] = '0'+mil;
    NUMERO[1] = '0'+cien;
    NUMERO[2] = '0'+diez;
    NUMERO[3] = '0'+uno;
    NUMERO[4] = '.';
    NUMERO[5] = 0;
    PRINT_STRING_BG(NUMERO);
}
void ESCRIBIR_XXX0(unsigned int Valor) {
    unsigned int temp;
    unsigned char mil,cien,diez;
    char NUMERO[6];
    temp = (unsigned int)(Valor);
    mil = (unsigned char)(temp/1000); temp = temp - mil*1000;
    cien = (unsigned char)(temp/100); temp = temp - cien*100;
    diez = (unsigned char)(temp/10);
    NUMERO[0] = '0'+mil;
    NUMERO[1] = '0'+cien;
    NUMERO[2] = '0'+diez;
    NUMERO[3] = '0';
    NUMERO[4] = '.';
    NUMERO[5] = 0;
    PRINT_STRING_BG(NUMERO);
}
void ESCRIBIR_XXX0(float Valor) {
    unsigned int temp;
    unsigned char cien,diez,uno,decima;
    char NUMERO[7];
    temp = (unsigned int)(Valor*10);
    cien = (unsigned char)(temp/1000); temp = temp - (unsigned int)(cien*1000);
    diez = (unsigned char)(temp/100); temp = temp - (unsigned int)(diez*100);
    uno = (unsigned char)(temp/10); temp = temp - (unsigned int)(uno*10);
    decima = (unsigned char)(temp);
    NUMERO[0] = '0'+cien;
    NUMERO[1] = '0'+diez;
    NUMERO[2] = '0'+uno;
    NUMERO[3] = '.';
    NUMERO[4] = '0'+decima;
    NUMERO[5] = ' ';
    NUMERO[6] = 0;
    PRINT_STRING_BG(NUMERO);
}
}

```

## ANEXO N: ESQUEMA DE SIMULACIÓN 2L

El modelo completo del inversor puente trifásico (2L), su carga y sistema de monitoreo se detallan en el en este anexo. En la Figura N-1 destaca el “inverter” y el “fault detector”. En el primero se implementó: el inversor puente trifásico, el sistema que simula las fallas internas, y los sensores de corriente. Este módulo recibe como señales de entrada lo siguiente: (1) pulsos PWM para disparar cada uno de los IGBTs, y (2) las señales de falla. Son las señales de falla las manipuladas para inducir cada uno de los tipos de fallas en la simulación. Las señales de salida son:

- a) Las magnitudes (sensores) de corriente de alimentación y de fases.
- b) La alimentación de corriente en la barra DC.
- c) La conexión a la carga del inversor.

La Figura N-2 muestra cómo fue implementado el módulo del inversor. Se puede apreciar cómo fueron interconectados cada uno de los IGBTs, para formar el puente trifásico. Cada uno de los IGBTs recibe su designada señal de disparo y señal de falla. Además, se aprecia que existe un sensor de corriente DC denominado “LEM\_DC”, y otros tres sensores de corriente de fase llamados “LEM\_A”, “LEM\_B” y LEM\_C. Los hexágonos numerados indican interconexiones eléctricas con el exterior del módulo. Los óvalos numerados denotan interconexión de señales con el exterior. Esta notación se aplica para todas las simulaciones.

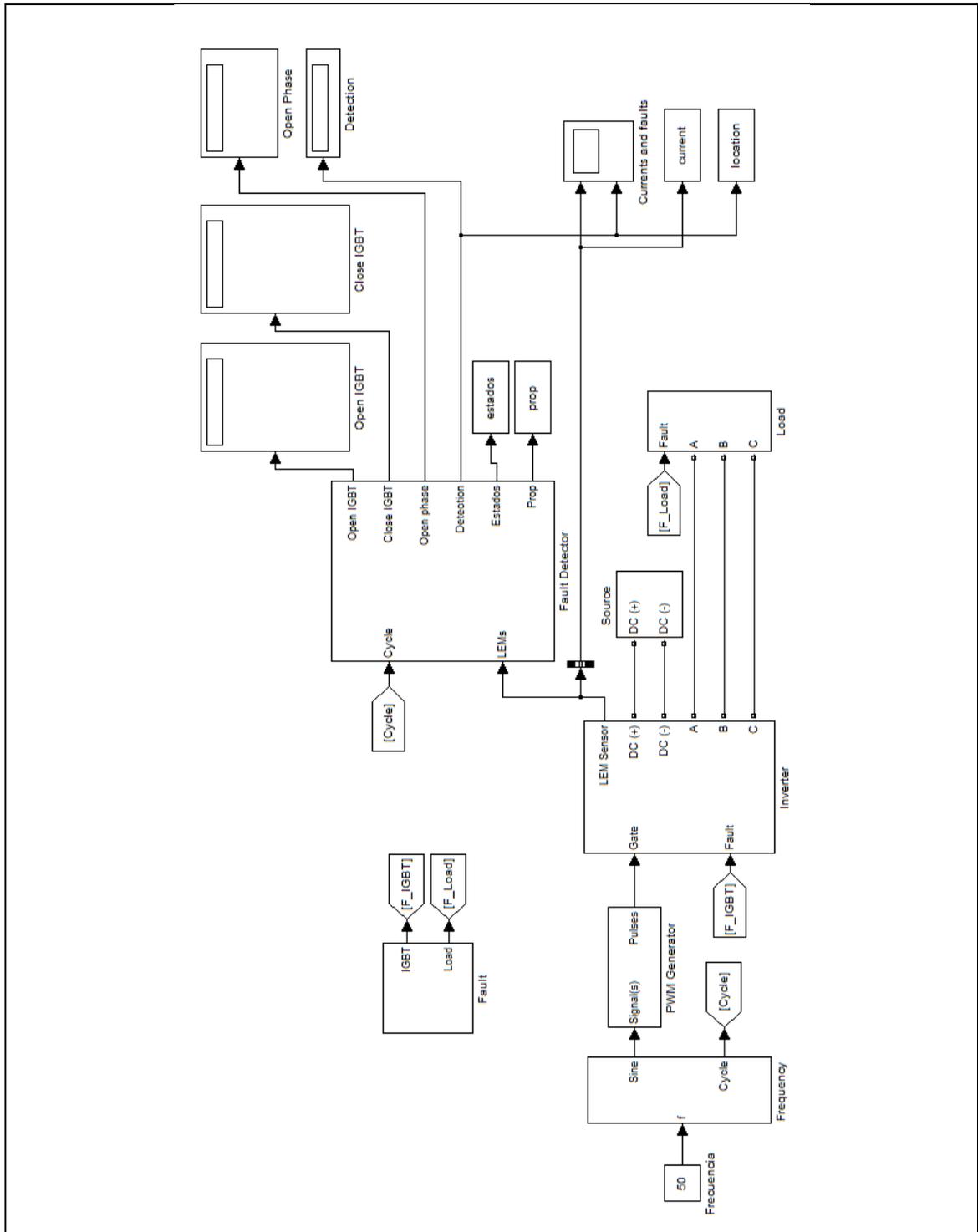


Figura N-1: Modelo completo del inversor puente trifásico, carga y sistema de monitoreo.

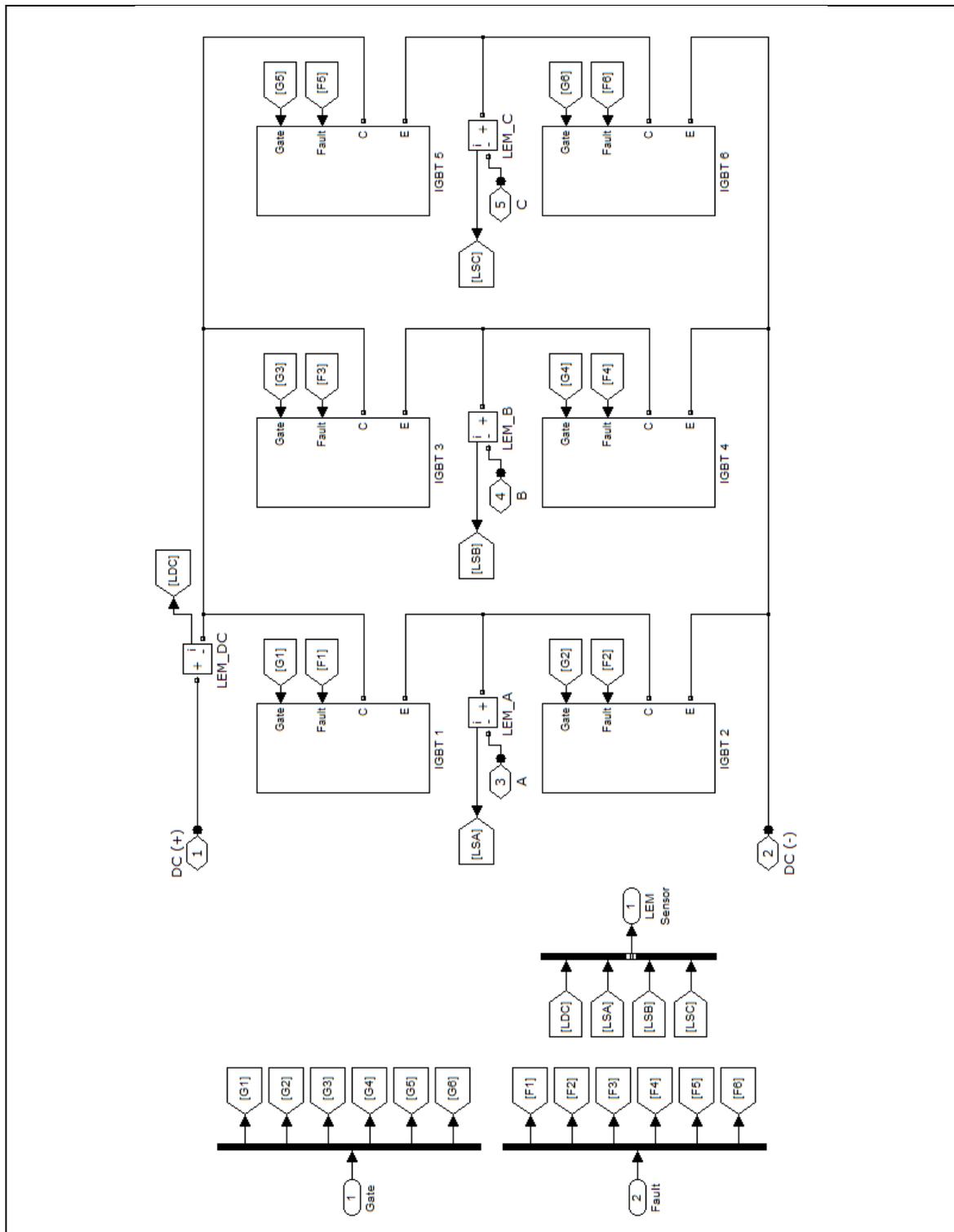


Figura N-2: Implementación del inversor puente trifásico

La Figura N-3 muestra el interior de un IGBT simulado. Todos los IGBTs de la simulación son iguales. En la parte izquierda de la figura, se aprecia el módulo IGBT propiamente tal, que viene ya implementado en el software Simulink. El módulo recibe las señales de disparo por el terminal “g”. En vez de realizar una conexión directa, desde la señales “gate” se agregaron condiciones para el disparo del IGBT. Desde el terminal de señal 2 “fault” provienen los dos tipos de falla a simular. La línea superior transporta una señal binaria para emular una falla abierta, mientras que la inferior emula una falla de circuito cerrado. Para que el IGBT pueda ser disparado (conducir), debe de ocurrir una señal de falla de IGBT cerrado, o bien que haya una señal de disparo, además de no haber una falla abierta simulada. Todo lo anterior permite simular lo que ocurre internamente de cada IGBT, que a su vez permite simular el inversor con sus fallas. Y, por lo tanto, simular el sistema de monitoreo propuesto.

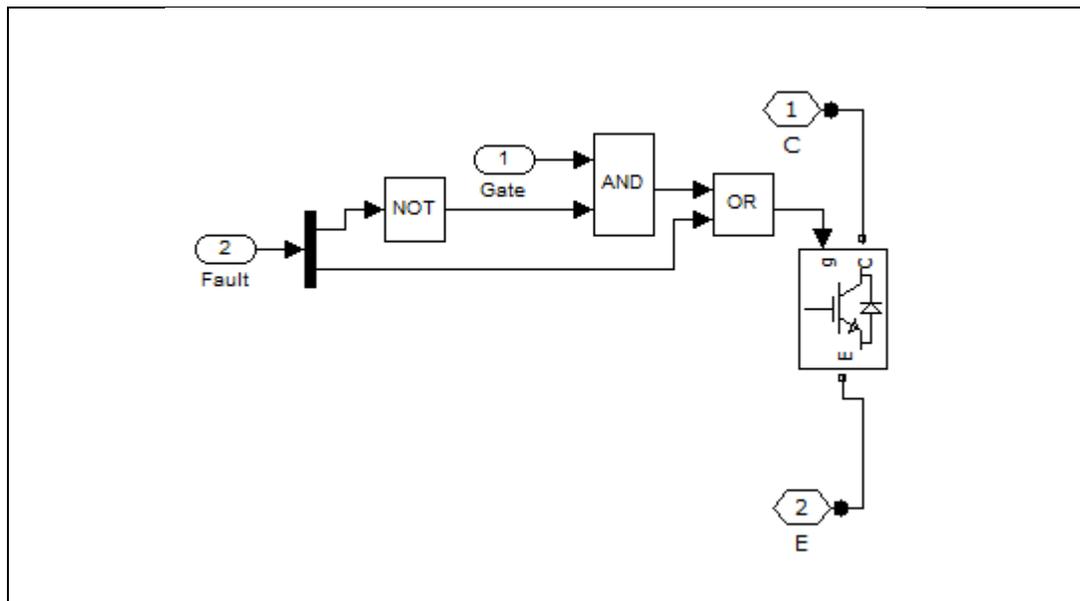


Figura N-3: Modelación de cada módulo IGBT, incluyendo las fallas de este.

El segundo gran módulo implementado es el sistema de monitoreo. La Figura N-4 muestra su interior. A éste llegan únicamente las señales de los sensores de corriente. Los tres módulos importantes son (1) “physics snapshot”, el cual es

ejecutado a 50 kHz, y extrae la información desde los sensores para determinar lo que ocurre con cada semiconductor. (2) “over time properties” que registra lo que ocurre con cada IGBT durante un ciclo, y (3) “Fault identifier” que concluye, dado lo observado durante el ciclo, la condición de salud de cada IGBT. El interior del “physics snapshot” es mostrado en la Figura N-5. Las corrientes son interpretadas como estados, asignándoles un número. Así lo muestra la Figura N-6. El módulo “over time properties” es mostrado en la Figura N-7. Ahí se integra cada uno de los modos de operación de los semiconductores, para luego ser transferidos, en cada ciclo, hasta el “Fault identifier” que se muestra en la Figura N-8. Es ahí, donde las muestras tomadas deben de cumplir las condiciones necesarias, para ser interpretadas como fallas en el inversor.

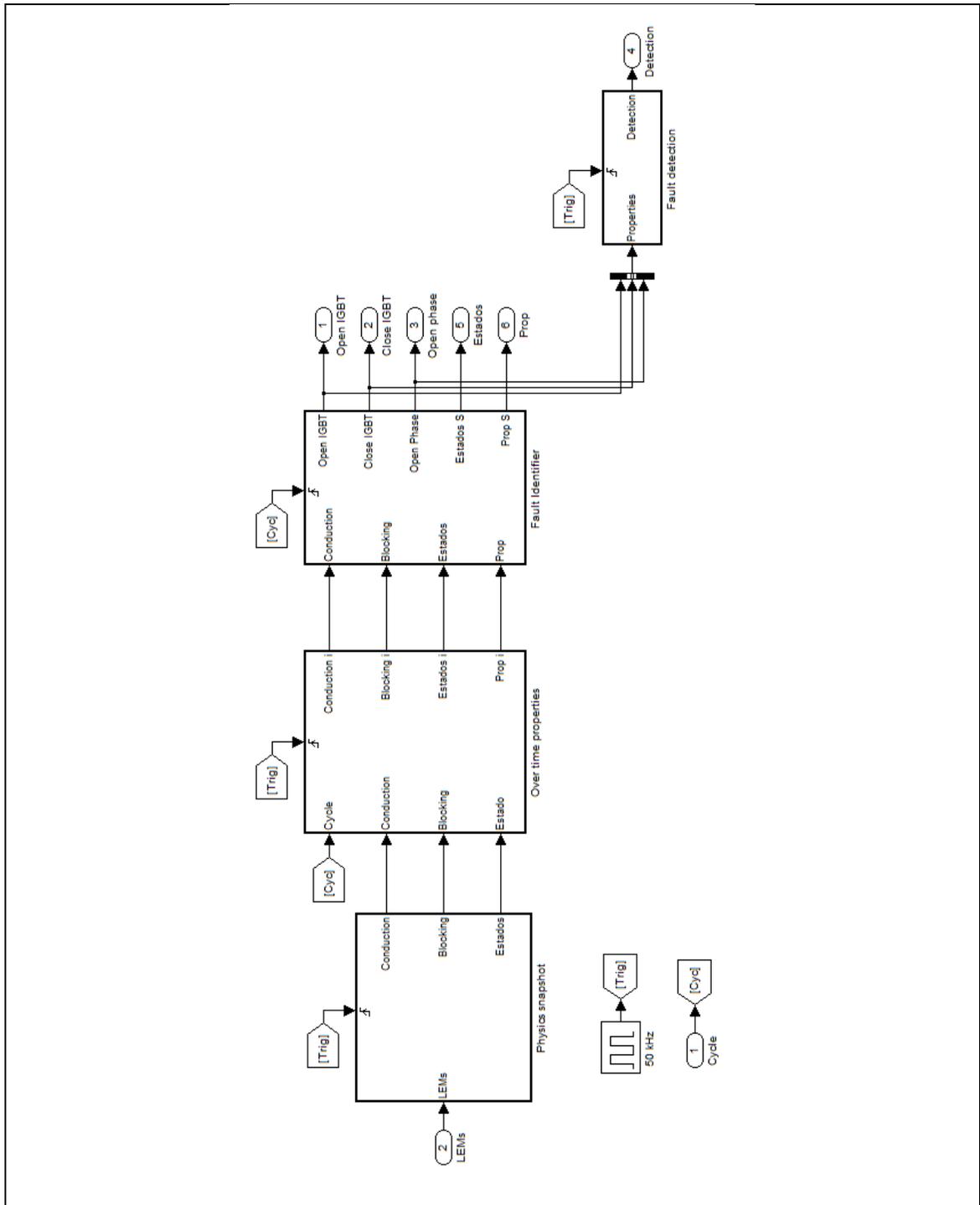


Figura N-4: Implementación del sistema de monitoreo.

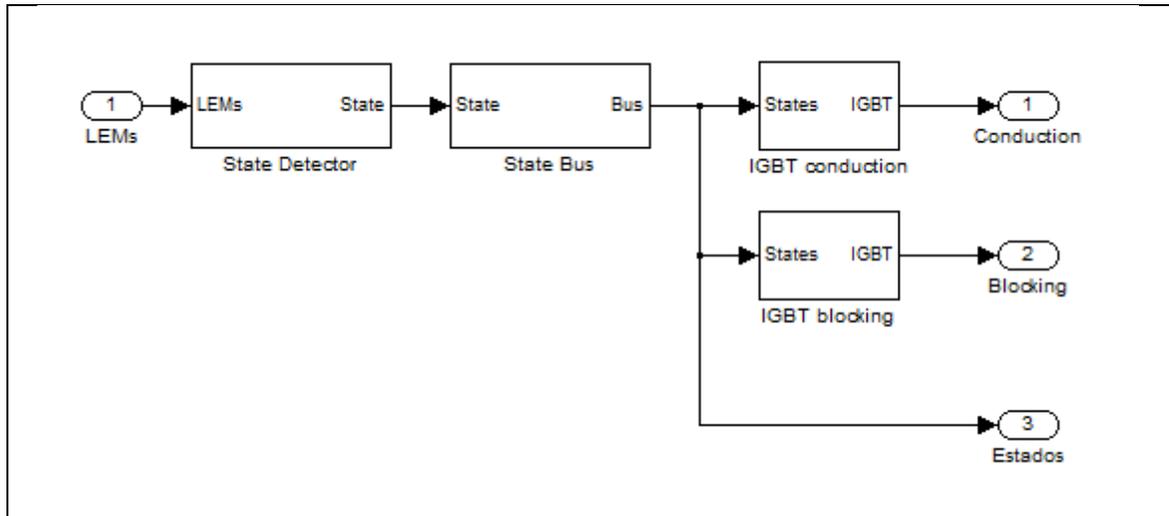


Figura N-5: Implementación del “physics snapshot” que deduce las propiedades de los IGBTs

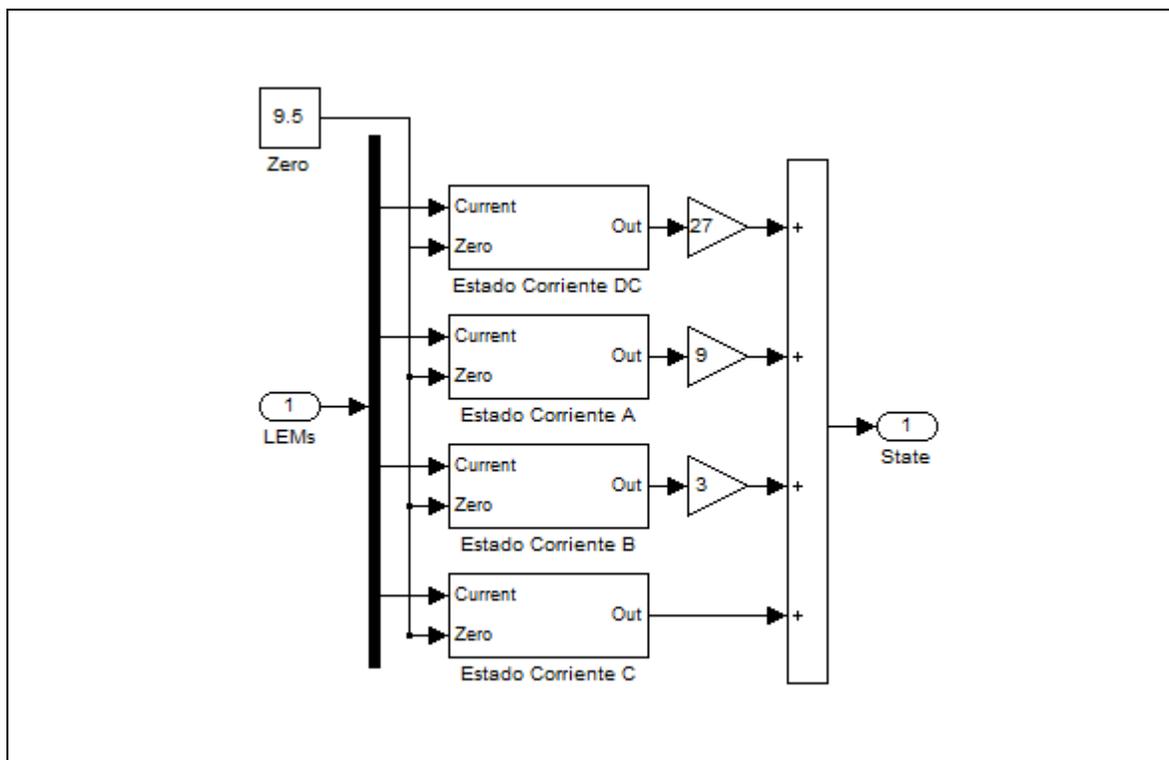


Figura N-6: Implementación del identificador de estados

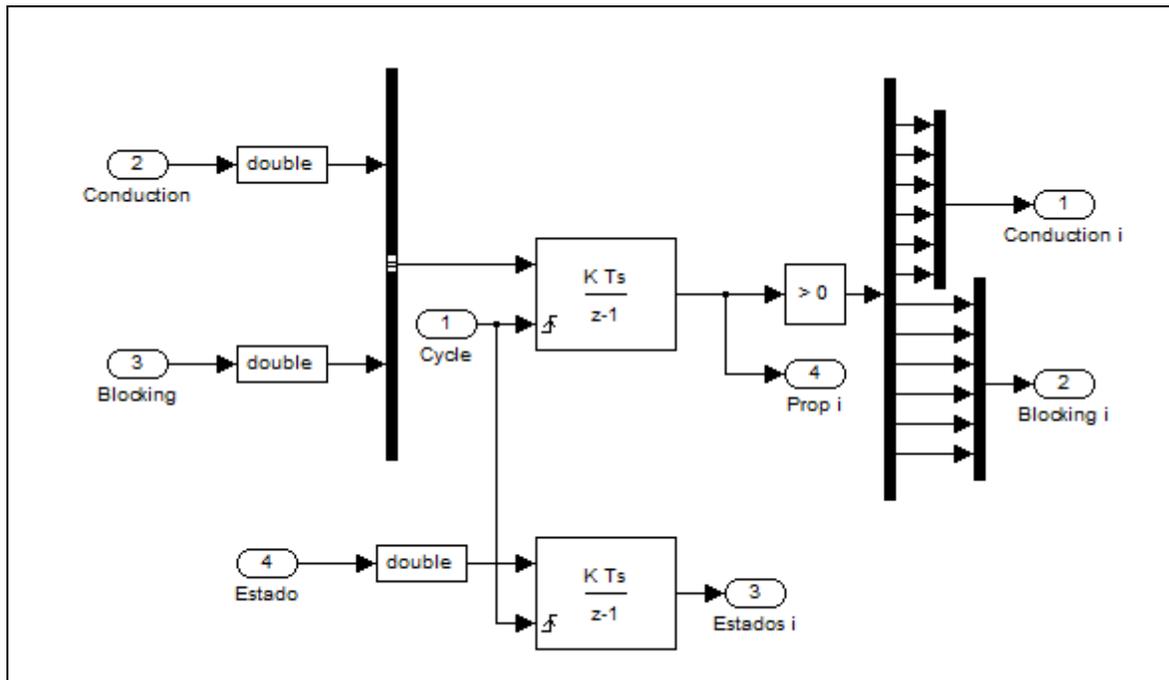


Figura N-7: Implementación del módulo "overtime properties", que lleva la contabilidad de los modos de operación del IGBT.

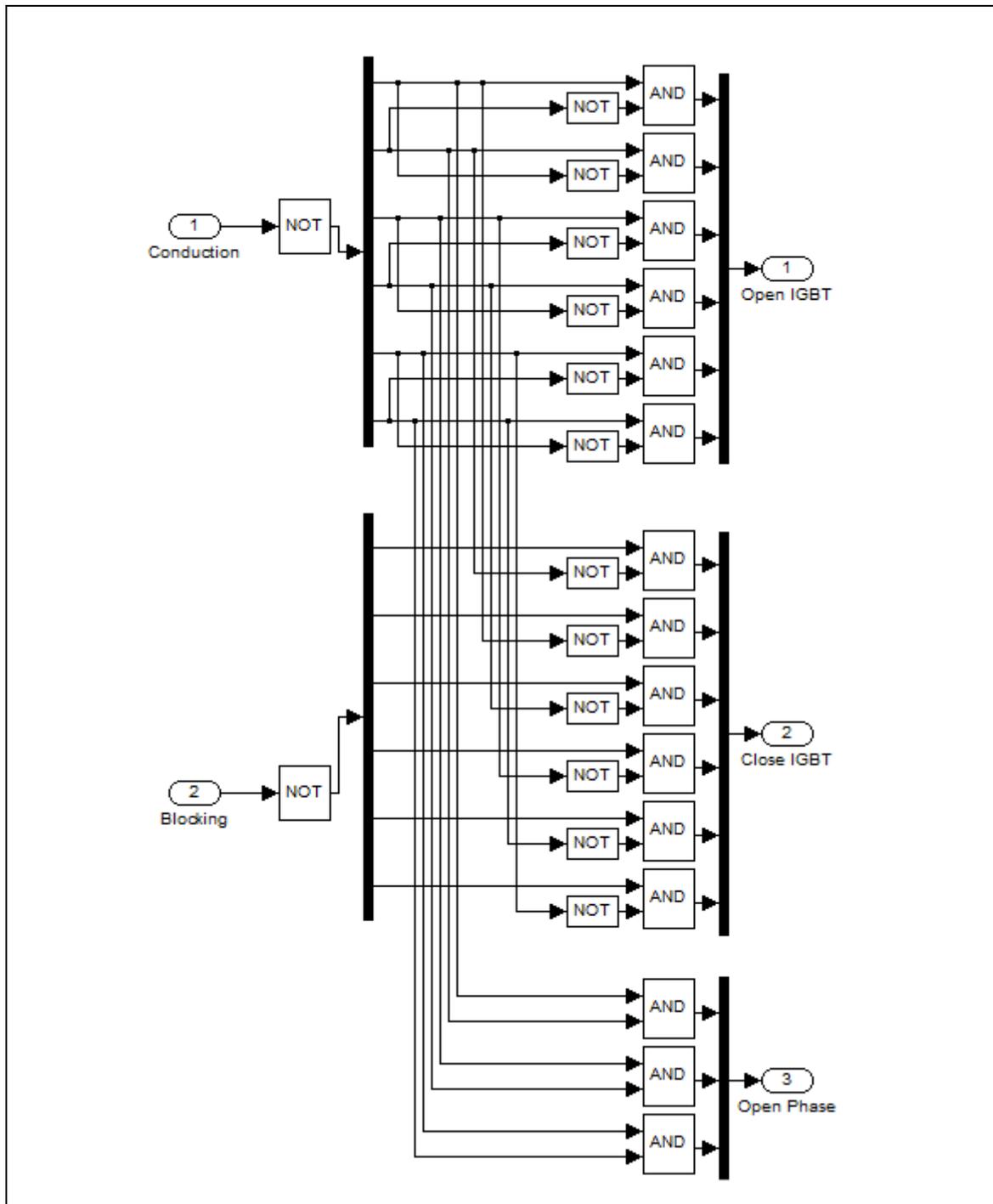


Figura N-8: Implementación del módulo “fault identifier”.

## **ANEXO O: ESQUEMA DE SIMULACIÓN 3L-CHB**

La implementación de las simulaciones relacionadas con el inversor multinivel de tres niveles tipo CHB es bastante similar a la simulación del puente trifásico de dos niveles. Por tanto, gran parte de los componentes se mantuvieron exactamente igual. La primera modificación necesaria, es ajustar la topología del inversor de prueba. Esto incluye también el sistema de control de los disparos y las fuentes de alimentación, junto con los sensores de corriente a utilizar. Como es un inversor de tres niveles, se requiere necesariamente de dos sensores de corriente DC adicional. La Figura O-1 muestra la implementación del inversor. Esta está constituida por tres puentes-H, cada uno alimentado independientemente. El interior de los módulos puente-H, es mostrado en la Figura O-2. Se puede apreciar que el puente-H sólo posee 4 IGBTs, y cada uno de ellos fue implementado para simular fallas, idénticamente como lo fue hecho para el puente trifásico descrito con anterioridad. En el módulo del sistema de monitoreo se modificó el sistema encargado de identificar los estados observados. Al ser necesario sensar la corriente de sólo dos líneas, una DC y otra AC, el sistema de identificación es más sencillo (Figura O-3). Cabe notar que se requiere observar el estado para cada una de las tres fases del sistema de manera independiente. Esto porque este inversor está constituido por 3 puentes-H que pueden ser monitoreados de manera independiente. También se hicieron modificaciones a los módulos encargados de identificar la conducción (Figura O-4) y de bloqueo (Figura O-5).

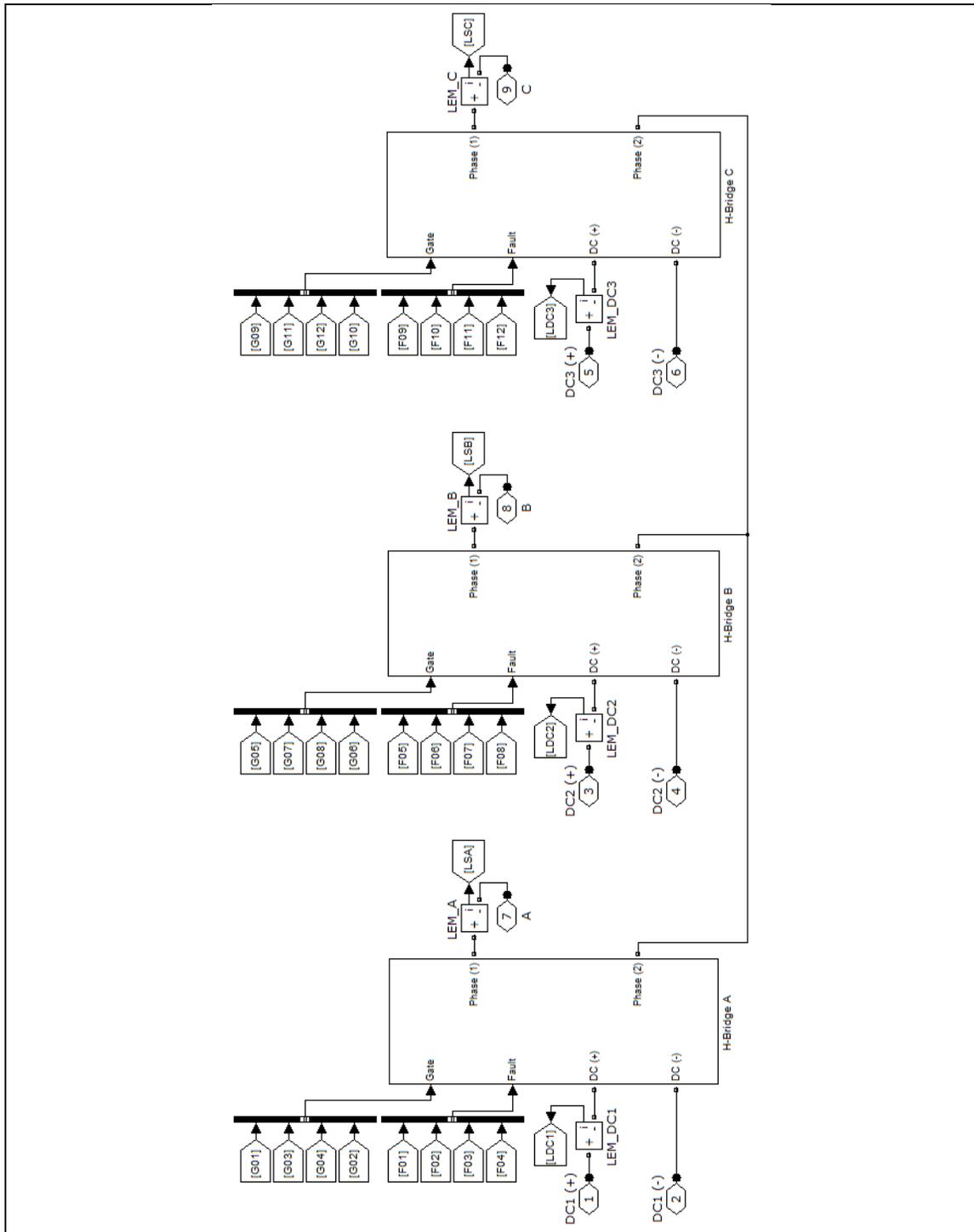


Figura O-1: Implementación del inversor CHB de tres niveles, basado en 3 puentes-H

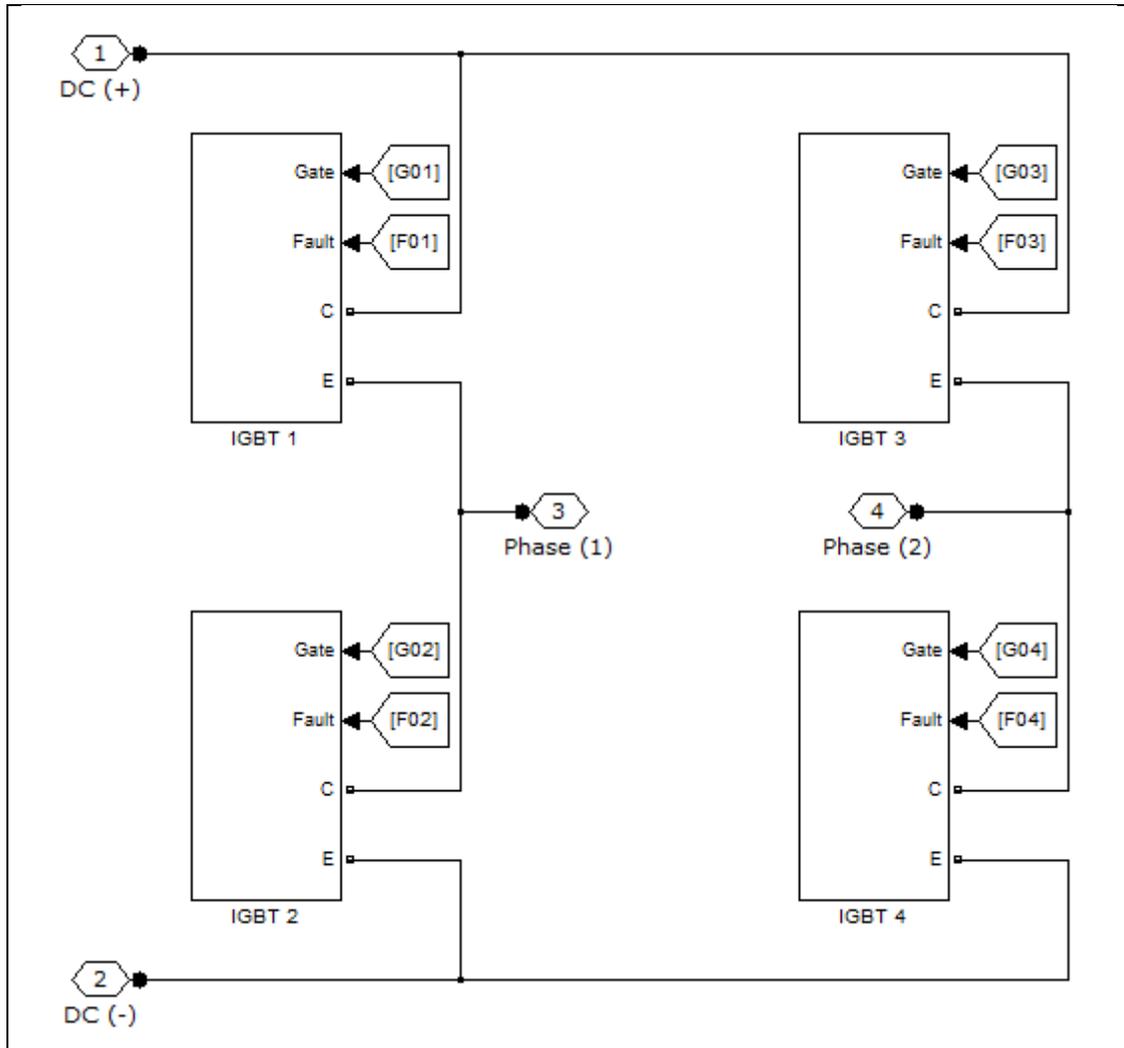


Figura O-2: Implementación de un puente-H, para inversor CHB

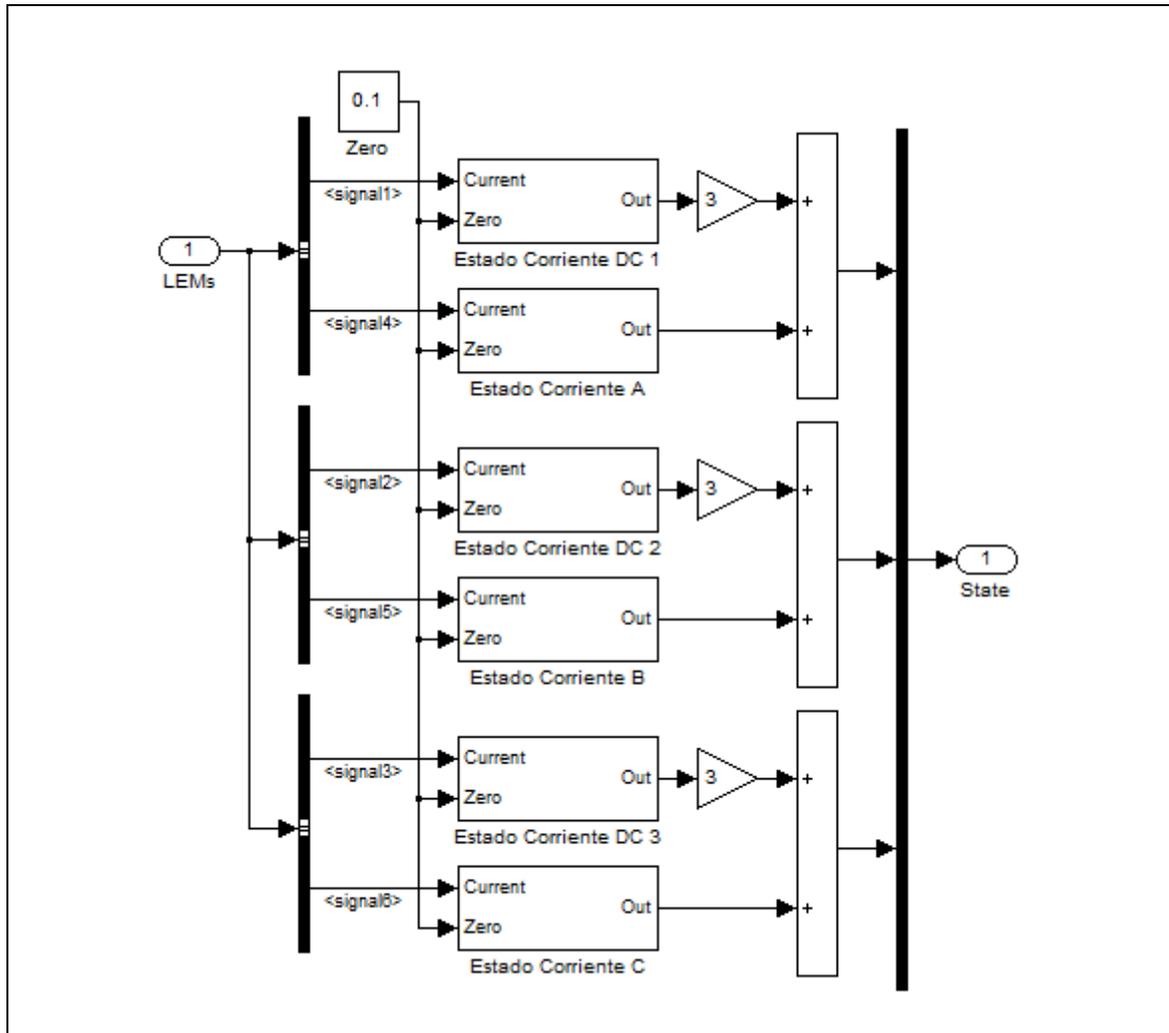


Figura O-3: Implementación del identificador de estados para puente-H

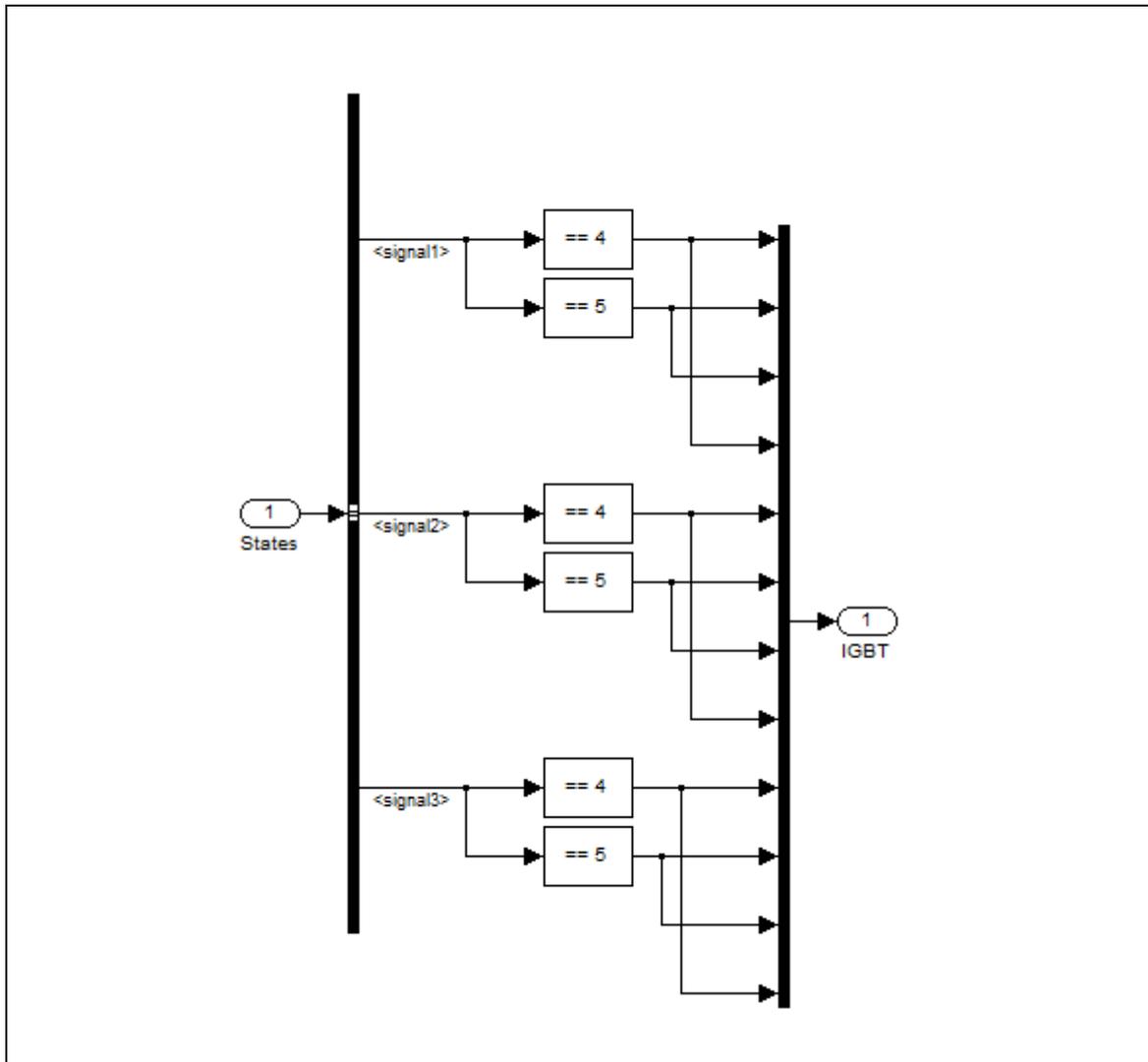


Figura O-4: Módulo encargado de identificar la conducción en IGBTs del puente-H

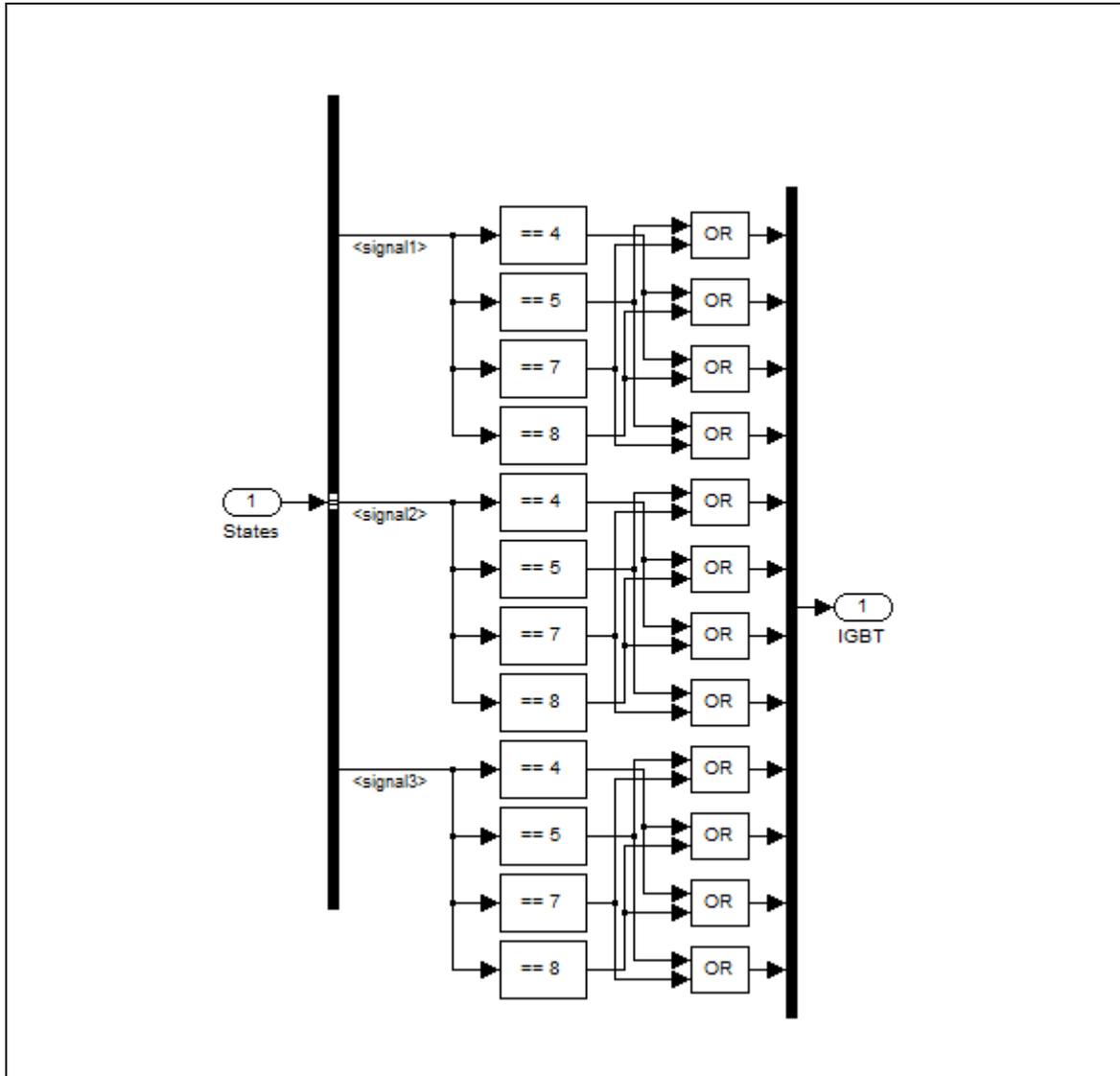


Figura O-5: Módulo encargado de identificar el bloqueo en IGBTs del puente-H.

### **ANEXO P: ESQUEMA DE SIMULACIÓN 3L-NPC**

El último de los inversores que se simuló, fue el inversor multinivel de tres niveles tipo NPC. Siguiendo la misma lógica utilizada para el inversor multinivel CHB, se modificó la simulación del inversor puente trifásico. La modificación del módulo del inversor NPC es mostrada en la Figura P-1. En esta figura se puede ver la topología caracterizada por 12 IGBTs, además de los 6 diodos adicionales requeridos por la topología. Se incluyeron 3 sensores de corriente DC y 3 sensores de corriente para las fases del inversor. Para controlar el inversor, se realizaron modificaciones a la función generadora de PWM, de acuerdo con los requerimientos de esta topología específica.

Respecto a la implementación del sistema de monitoreo, se modificó el sistema detector de estados (Figura P-2). Dado que se reciben tres señales de corriente DC, y tres señales de corriente de fase, el sistema debe de ser capaz de identificar un mayor número de estados observables. En la Figura P-3, se muestra el módulo encargado de observar el modo de conducción de la primera fase. Dado que existe una gran cantidad de IGBTs y de estados observables, la cantidad de combinaciones posibles que entregan información sobre la fase W, es considerable. Como último paso, se adaptó el módulo identificador de fallas (Figura P-4). En ella se muestra la interrelación entre el modo de conducción de un IGBT, con respecto a una falla abierta o cerrada. Para luego ser identificada la falla real del sistema, dado que determinados tipos de fallas producen efectos cruzados en los estados observados.

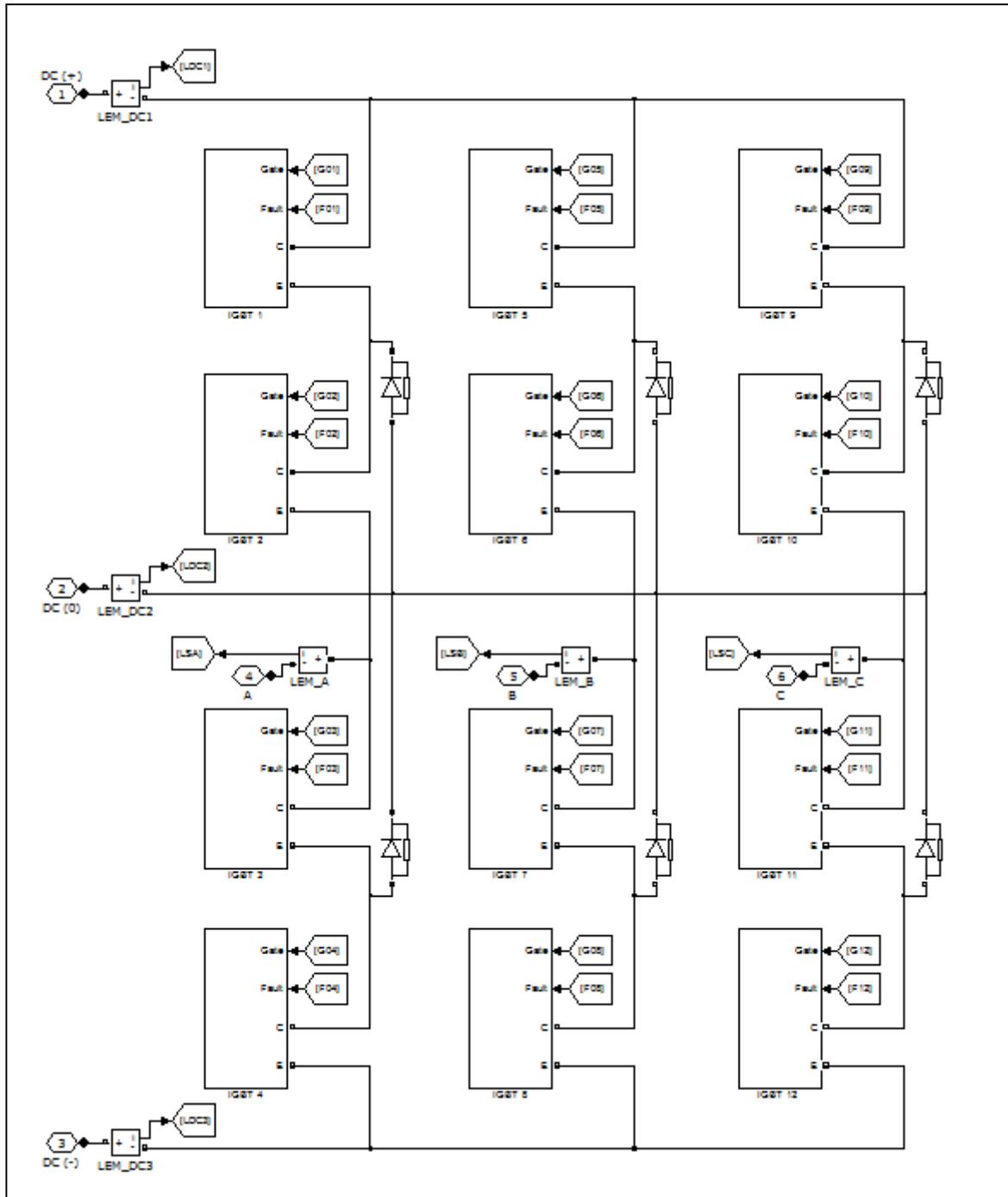


Figura P-1: Implementación del inversor puente NPC de tres niveles

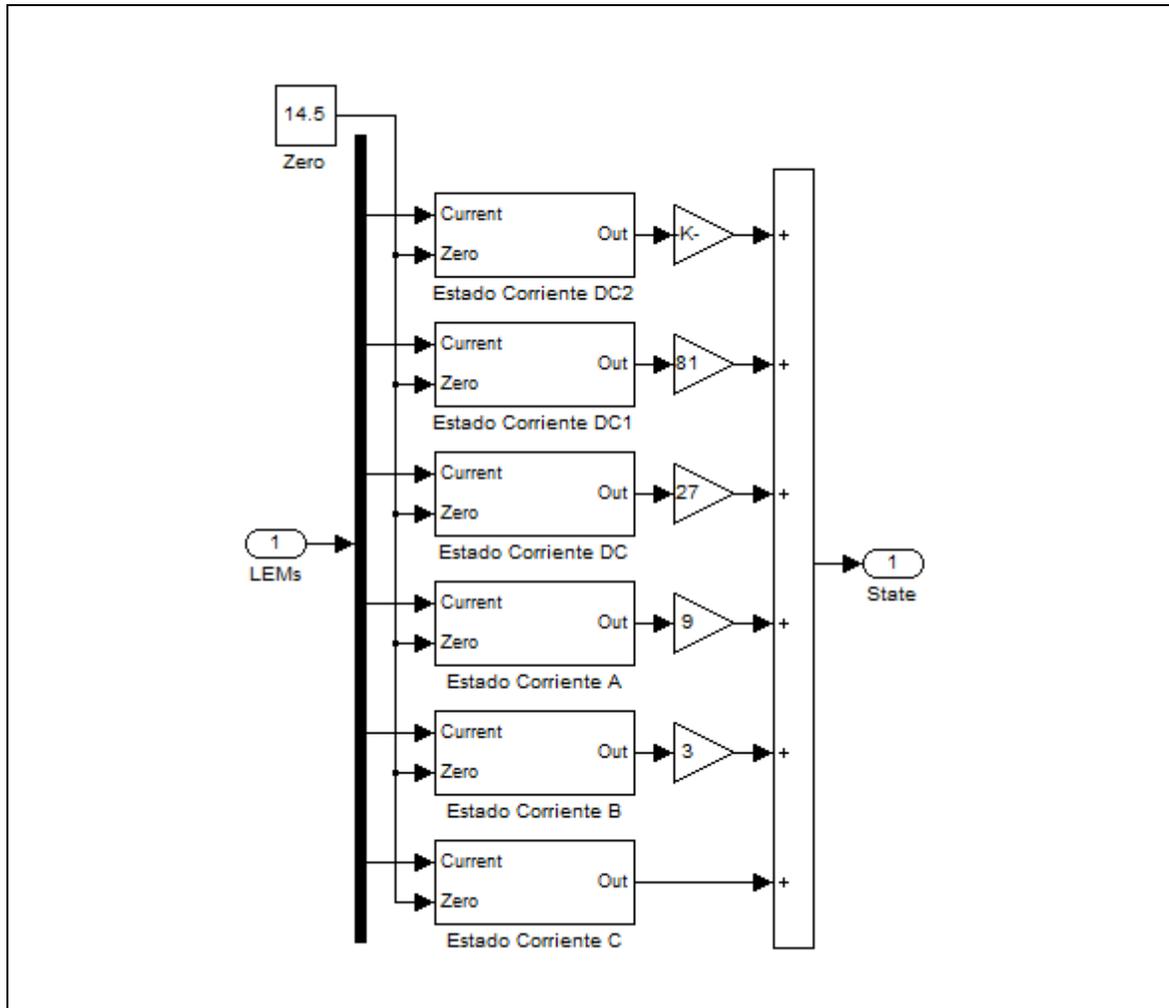


Figura P-2: Implementación del identificador de estados para inversor NPC

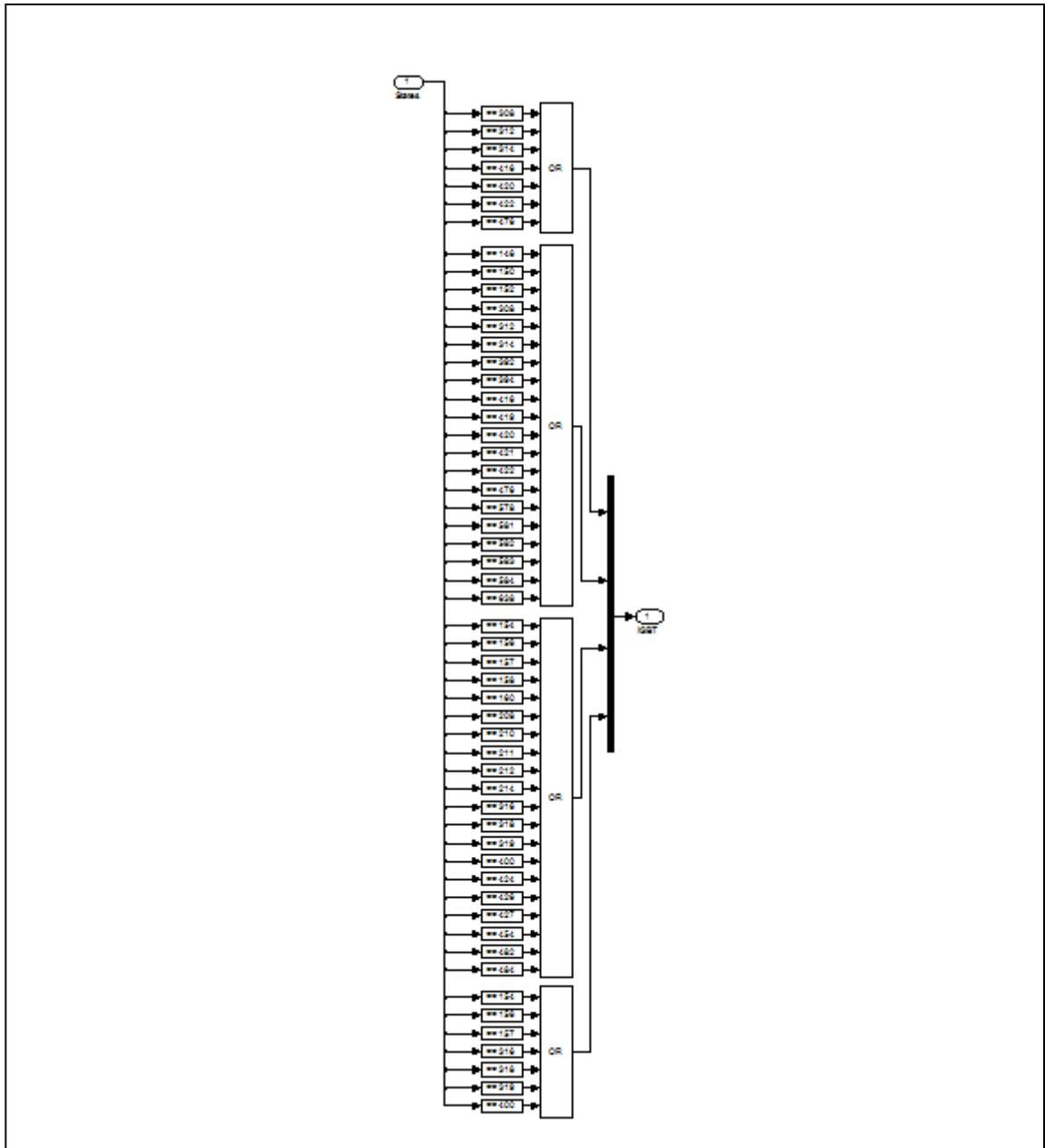


Figura P-3: Módulo encargado de identificar la conducción en la fase W del puente NPC

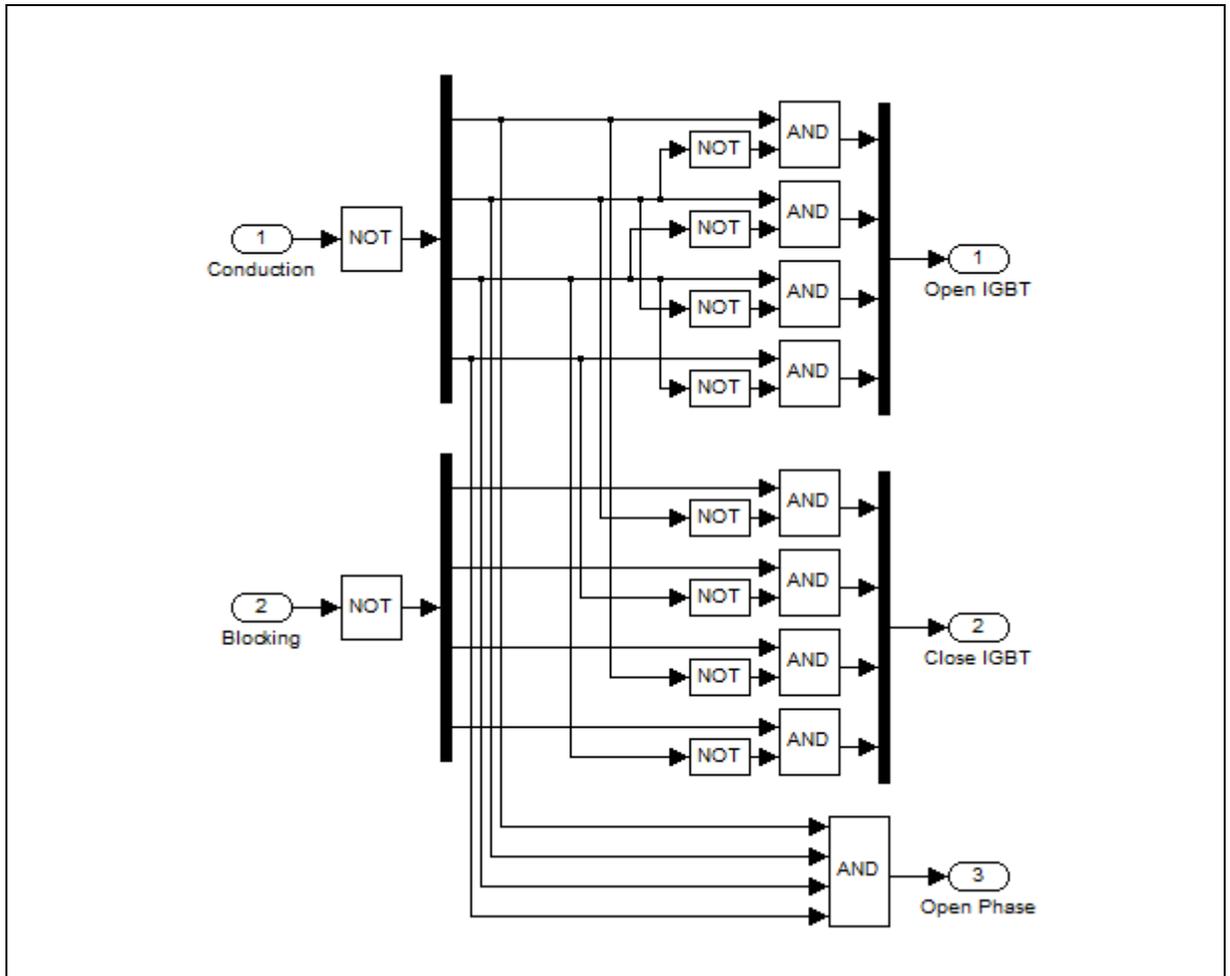


Figura P-4: Implementación del módulo “fault identifier” para inversor NPC en la fase W

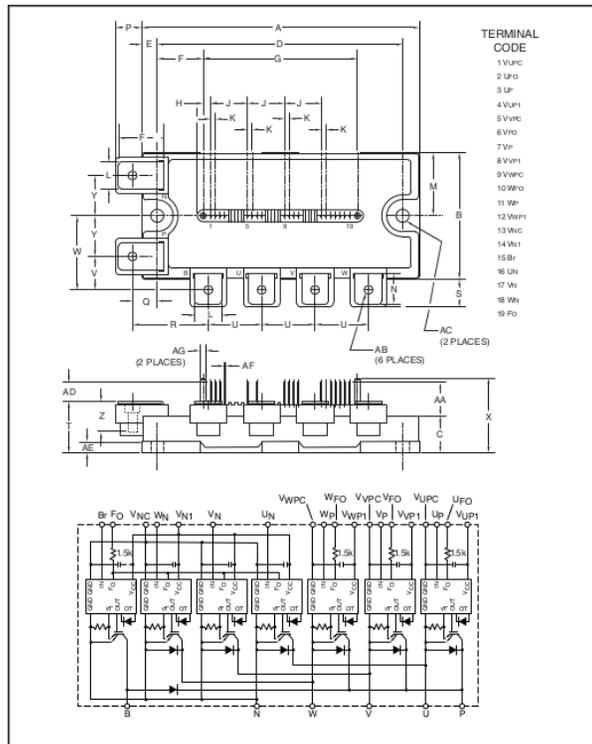
## ANEXO Q: DATASHEET DE INVERSOR TRIFÁSICO



Powerex, Inc., 173 Pavilion Lane, Youngwood, Pennsylvania 15697 (724) 925-7272  
www.pwr.com

PM100RL1A060

**Intellimod™ L1-Series**  
Three Phase  
IGBT Inverter + Brake  
100 Amperes/600 Volts



**Description:**  
Powerex Intellimod™ Intelligent Power Modules are isolated base modules designed for power switching applications operating at frequencies to 20kHz. Built-in control circuits provide optimum gate drive and protection for the IGBT and free-wheel diode power devices.

**Features:**

- Complete Output Power Circuit
- Gate Drive Circuit
- Protection Logic
  - Short Circuit
  - Over Temperature Using On-chip Temperature Sensing
  - Under Voltage
- Low Loss Using 5th Generation IGBT Chip

**Applications:**

- Inverters
- UPS
- Motion/Servo Control
- Power Supplies

**Ordering Information:**

Example: Select the complete part number from the table below -i.e. PM100RL1A060 is a 600V, 100 Ampere Intellimod™ Intelligent Power Module.

Type	Current Rating Amperes	V <sub>CEs</sub> Volts (x 10)
PM	100	60

**Outline Drawing and Circuit Diagram**

Dimensions	Inches	Millimeters
A	4.72	120.0
B	2.17	55.0
C	0.63	16.0
D	4.17	106.0
E	0.28	7.0
F	0.78	19.75
G	2.62	66.5
H	0.13	3.25
J	0.63	16.0
K	0.08	2.0
L	0.47	12.0
M	1.08	27.5
N	0.57	13.5
P	0.43	11.0
Q	0.42	10.75
R	1.29	32.75

Dimensions	Inches	Millimeters
S	0.46	11.75
T	0.86+0.04/0.02	22.0+1.0/-0.5
U	0.91	23.0
V	0.57	14.5
W	1.26	32.0
X	1.24	31.5
Y	0.69	17.5
Z	Screw Depth 12	
AA	0.51	13.0
AB	M5 Metric	M5
AC	0.22 Dia.	5.5 Dia.
AD	0.28	7.0
AE	0.12	3.0
AF	0.02 Sq.	0.5 Sq.
AG	0.10 Dia.	2.5 Dia.



Powerex, Inc., 173 Pavilion Lane, Youngwood, Pennsylvania 15697 (724) 925-7272 www.pwr.com

**PM100RL1A060**  
**Intellimod™ L1-Series**  
**Three Phase IGBT Inverter + Brake**  
 100 Amperes/600 Volts

**Absolute Maximum Ratings,  $T_j = 25^\circ\text{C}$  unless otherwise specified**

Characteristics	Symbol	PM100RL1A060	Units
Power Device Junction Temperature	$T_j$	-20 to 150	$^\circ\text{C}$
Storage Temperature	$T_{\text{stg}}$	-40 to 125	$^\circ\text{C}$
Mounting Torque, M5 Mounting Screws	—	31	in-lb
Mounting Torque, M5 Main Terminal Screws	—	31	in-lb
Module Weight (Typical)	—	380	Grams
Supply Voltage, Surge (Applied between P - N)	$V_{\text{CC(surge)}}$	500	Volts
Self-protection Supply Voltage Limit (Short Circuit protection Capability)*	$V_{\text{CC(prot.)}}$	400	Volts
Isolation Voltage, AC 1 minute, 60Hz Sinusoidal	$V_{\text{ISO}}$	2500	Volts

**IGBT Inverter Sector**

Collector-Emitter Voltage ( $V_D = 15\text{V}$ , $V_{\text{CIN}} = 15\text{V}$ )	$V_{\text{CES}}$	600	Volts
Collector Current ( $T_C = 25^\circ\text{C}$ ) (Note 1)	$\pm I_C$	100	Amperes
Peak Collector Current ( $T_C = 25^\circ\text{C}$ )	$\pm I_{\text{CP}}$	200	Amperes
Collector Dissipation ( $T_C = 25^\circ\text{C}$ ) (Note 1)	$P_C$	390	Watts

**IGBT Brake Sector**

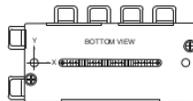
Collector-Emitter Voltage ( $V_D = 15\text{V}$ , $V_{\text{CIN}} = 15\text{V}$ )	$V_{\text{CES}}$	600	Volts
Collector Current ( $T_C = 25^\circ\text{C}$ ) (Note 1)	$\pm I_C$	50	Amperes
Peak Collector Current ( $T_C = 25^\circ\text{C}$ )	$\pm I_{\text{CP}}$	100	Amperes
Collector Dissipation ( $T_C = 25^\circ\text{C}$ ) (Note 1)	$P_C$	284	Watts
Diode Forward Current	$I_F$	50	Amperes
Diode Rated DC Reverse Voltage ( $T_C = 25^\circ\text{C}$ )	$V_{\text{R(DC)}}$	600	Volts

**Control Sector**

Supply Voltage (Applied between $V_{\text{UP1}}-V_{\text{UPC}}$ , $V_{\text{VP1}}-V_{\text{VPC}}$ , $V_{\text{WP1}}-V_{\text{WPC}}$ , $V_{\text{N1}}-V_{\text{NC}}$ )	$V_D$	20	Volts
Input Voltage (Applied between $U_P-V_{\text{UPC}}$ , $V_P-V_{\text{VPC}}$ , $W_P-V_{\text{WPC}}$ , $U_N-V_N$ , $W_N-Br-V_{\text{NC}}$ )	$V_{\text{CIN}}$	20	Volts
Fault Output Supply Voltage (Applied between $U_{\text{FO}}-V_{\text{UPC}}$ , $V_{\text{FO}}-V_{\text{VPC}}$ , $W_{\text{FO}}-V_{\text{WPC}}$ , $F_{\text{O}}-V_{\text{NC}}$ )	$V_{\text{FO}}$	20	Volts
Fault Output Current ( $U_{\text{FO}}$ , $V_{\text{FO}}$ , $W_{\text{FO}}$ , $F_{\text{O}}$ Terminals)	$I_{\text{FO}}$	20	mA

\* $V_D = 13.5 - 16.5\text{V}$ , Inverter Part,  $T_j = 125^\circ\text{C}$

Note 1:  $T_C$  (under the chip) Measurement Point



Axis	UP		VP		WP		UN		VN		WN		Br	
	IGBT	FWDi												
X	28.6	28.6	65.4	65.4	87.4	87.4	38.6	38.6	54.6	54.6	76.6	76.6	18.0	19.3
Y	-9.0	-0.4	-9.0	-0.4	-9.0	-0.4	6.5	-1.1	6.5	-1.1	6.5	-1.1	-8.5	5.4



Powerex, Inc., 173 Pavilion Lane, Youngwood, Pennsylvania 15697 (724) 925-7272 www.pwr.com

PM100RL1A060  
Intellimod™ L1-Series  
Three Phase IGBT Inverter + Brake  
100 Amperes/600 Volts

### Electrical and Mechanical Characteristics, $T_j = 25^\circ\text{C}$ unless otherwise specified

Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Units
<b>IGBT Inverter Sector</b>						
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$V_D = 15\text{V}, V_{CIN} = 0\text{V}, I_C = 100\text{A}, T_j = 25^\circ\text{C}$	—	1.75	2.35	Volts
		$V_D = 15\text{V}, V_{CIN} = 0\text{V}, I_C = 100\text{A}, T_j = 125^\circ\text{C}$	—	1.75	2.35	Volts
Diode Forward Voltage	$V_{EC}$	$-I_C = 100\text{A}, V_{CIN} = 15\text{V}, V_D = 15\text{V}$	—	1.7	2.8	Volts
Inductive Load Switching Times	$t_{on}$		0.3	0.8	2.0	$\mu\text{s}$
	$t_{rr}$	$V_D = 15\text{V}, V_{CIN} = 0 \Leftrightarrow 15\text{V}$	—	0.4	0.8	$\mu\text{s}$
	$t_{C(on)}$	$V_{CC} = 300\text{V}, I_C = 100\text{A}$	—	0.4	1.0	$\mu\text{s}$
	$t_{off}$	$T_j = 125^\circ\text{C}$	—	1.0	2.3	$\mu\text{s}$
	$t_{C(off)}$		—	0.3	1.0	$\mu\text{s}$
Collector-Emitter Cutoff Current	$I_{CES}$	$V_{CE} = V_{CES}, V_D = 15\text{V}, T_j = 25^\circ\text{C}$	—	—	1.0	mA
		$V_{CE} = V_{CES}, V_D = 15\text{V}, T_j = 125^\circ\text{C}$	—	—	10	mA
<b>IGBT Brake Sector</b>						
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$V_D = 15\text{V}, V_{CIN} = 0\text{V}, I_C = 50\text{A}, T_j = 25^\circ\text{C}$	—	1.75	2.35	Volts
		$V_D = 15\text{V}, V_{CIN} = 0\text{V}, I_C = 50\text{A}, T_j = 125^\circ\text{C}$	—	1.75	2.35	Volts
Forward Voltage	$V_{FM}$	$I_F = 50\text{A}$	—	1.7	2.8	Volts
Collector-Emitter Cutoff Current	$I_{CES}$	$V_{CE} = V_{CES}, V_D = 15\text{V}, T_j = 25^\circ\text{C}$	—	—	1.0	mA
		$V_{CE} = V_{CES}, V_D = 15\text{V}, T_j = 125^\circ\text{C}$	—	—	10	mA
<b>Control Sector</b>						
Circuit Current	$I_D$	$V_D = 15\text{V}, V_{CIN} = 15\text{V}, V_{N1}-V_{NC}$	—	8	16	mA
		$V_D = 15\text{V}, V_{CIN} = 15\text{V}, V_{XP1}-V_{XPC}$	—	2	4	mA
Input ON Threshold Voltage	$V_{th(on)}$	Applied between $U_P-V_{UPC}$ ,	1.2	1.5	1.8	Volts
Input OFF Threshold Voltage	$V_{th(off)}$	$V_P-V_{VPC}, W_P-V_{WPC}, U_N-V_N, W_N-BF-V_{NC}$	1.7	2.0	2.3	Volts
Short Circuit Trip Level ( $-20^\circ\text{C} \leq T_j \leq 125^\circ\text{C}, V_D = 15\text{V}$ )	SC	Inverter Part	200	—	—	Amperes
		Brake Part	100	—	—	Amperes
Short Circuit Current Delay Time	$t_{off(SC)}$	$V_D = 15\text{V}$	—	0.2	—	$\mu\text{s}$
Over Temperature Protection (Detect $T_j$ of IGBT Chip)	OT	Trip Level	135	—	—	$^\circ\text{C}$
		Reset Level	—	20	—	$^\circ\text{C}$
Supply Circuit Under-voltage Protection ( $-20 \leq T_j \leq 125^\circ\text{C}$ )	UV	Trip Level	11.5	12.0	12.5	Volts
		Reset Level	—	12.5	—	Volts
Fault Output Current*	$I_{FO(H)}$	$V_D = 15\text{V}, V_{CIN} = 15\text{V}$	—	—	0.01	mA
		$V_D = 15\text{V}, V_{CIN} = 15\text{V}$	—	10	15	mA
Fault Output Pulse Width*	$t_{FO}$	$V_D = 15\text{V}$	1.0	1.8	—	ms

\*Fault output is given only when the internal SC, OT and UV protections schemes of either upper or lower arm device operates to protect it.



Powerex, Inc., 173 Pavilion Lane, Youngwood, Pennsylvania 15697 (724) 925-7272 www.pwr.com

PM100RL1A060  
 Intellimod™ L1-Series  
 Three Phase IGBT Inverter + Brake  
 100 Amperes/600 Volts

#### Electrical and Mechanical Characteristics, $T_j = 25^\circ\text{C}$ unless otherwise specified

Characteristics	Symbol	Test Conditions	Min.	Typ.	Max.	Units
-----------------	--------	-----------------	------	------	------	-------

#### Thermal Characteristics, $T_j = 25^\circ\text{C}$ unless otherwise specified

Characteristic	Symbol	Condition	Min.	Typ.	Max.	Units
Junction to Case Thermal Resistance	$R_{th(j-c)Q}$	IGBT (Per 1 Element) (Note 1)	—	—	0.32*	$^\circ\text{C/Watt}$
Inverter Part	$R_{th(j-c)D}$	FWDI (Per 1 Element) (Note 1)	—	—	0.52*	$^\circ\text{C/Watt}$
Junction to Case Thermal Resistance	$R_{th(j-c)Q}$	IGBT (Note 1)	—	—	0.44*	$^\circ\text{C/Watt}$
Brake Part	$R_{th(j-c)D}$	FWDI (Note 1)	—	—	0.75*	$^\circ\text{C/Watt}$
Contact Thermal Resistance	$R_{th(c-f)}$	Case to Fin Per Module, Thermal Grease Applied (Note 1)	—	—	0.038	$^\circ\text{C/Watt}$

#### Recommended Conditions for Use

Characteristic	Symbol	Condition	Value	Units
Supply Voltage	$V_{CC}$	Applied across P-N Terminals	$\leq 400$	Volts
Control Supply Voltage**	$V_D$	Applied between $V_{UP1}$ - $V_{UPC}$ , $V_{VP1}$ - $V_{VPC}$ , $V_{WP1}$ - $V_{WPC}$ , $V_{NP1}$ - $V_{NCP}$	$15.0 \pm 1.5$	Volts
Input ON Voltage	$V_{CIN(on)}$	Applied between $U_P$ - $V_{UPC}$ ,	$\leq 0.8$	Volts
Input OFF Voltage	$V_{CIN(off)}$	$V_P$ - $V_{VPC}$ , $W_P$ - $V_{WPC}$ , $U_N$ - $V_{NCP}$ , $W_N$ - $B_f$ - $V_{NCP}$	$\geq 9.0$	Volts
PWM Input Frequency	$f_{PWM}$	—	$\leq 20$	kHz
Arm Shoot-through Blocking Time	$t_{DEAD}$	Input Signal	$\geq 2.0$	$\mu\text{s}$

\* If you use this value,  $R_{th(j-c)}$  should be measured just under the chips.

\*\* With ripple satisfying the following conditions:  $dv/dt$  swing  $\leq \pm 5V/\mu\text{s}$ , Variation  $\leq 2V$  peak to peak.